CENTRO DE INVESTIGACION CIENTIFICA Y DE EDUCACION SUPERIOR DE ENSENADA

DESARROLLO DE UNA INTERFAZ ETHERNET/PC USANDO COMO MEDIO DE COMUNICACION EL PAR TELEFONICO

T E S I S

MAESTRIA EN CIENCIAS

JORGE FERNANDO RODRIGUEZ KU

Ensenada, Baja California, Enero de 1989.

RESUMEN de la tesis de Jorge Fernando Rodríguez Kú, presentada como requisito parcial para la obtención del grado de MAESTRO EN CIENCIAS DE LA COMPUTACION. Ensenada, Baja California, México, enero de 1989.

DESARROLLO DE UNA INTERFAZ ETHERNET/PC USANDO COMO MEDIO DE COMUNICACION EL PAR TELEFONICO.

Resumen aprobado por:

M. en C. Carlos Duarte Muñoz.
Director de Tesis.

Se diseño una interfaz de red para comunicar localmente microcomputadoras PC compatibles, utilizando el par trenzado como medio de comunicación y transmitiendo a una tasa de señalización de 10 Megabits por segundo.

Adicionalmente se busco la compatibilidad con los sistemas programáticos de la compañía Novell, Inc. usando componentes de la compañía National Equipment.

El esquema de modulación usado envía los pulsos altos, "unos", por un par trenzado, y los pulsos bajos, "ceros" por otro. Este representa una modificación al de la compañía Digital Data de México, el cual usa un solo par trenzado, para transmitir las señales dato y como máximo a 4.5 Megabits por segundo.

Con esta implementación del par telefónico, concluimos que se puede transmitir a una velocidad de 10 Megabits sin tener que pagar un costo mayor como el de una tarjeta Ethernet con cable coaxial.

La limitante al momento está en la máxima distancia alcanzada entre equipo y equipo conectados, la cual es de 100 metros.

CENTRO DE INVESTIGACION CIENTIFICA Y DE
EDUCACION SUPERIOR DE ENSENADA, B.C.

DEPARTAMENTO DE CENTRO DE COMPUTO

DESARROLLO DE UNA INTERFAZ ETHERNET/PC USANDO COMO MEDIO DE COMUNICACION EL PAR TELEFONICO.

TESIS

que para cubrir parcialmente los requerimientos necesarios para obtener el grado de MAESTRO EN CIENCIAS presenta:

JORGE FERNANDO RODRIGUEZ KU

Ensenada, Baja California, Enero de 1989.

TESIS APROBADA PARA SU DEFENSA POR:

M.C. Carlos Roberto Duarte Múñoz, Director del Comité

M.C. Hugo Homero Hidalgo Silva, Miembro del Comité

M.C. José Luis Briseño Cervantes, Miembro del Comité

Ing. Salvador Castañeda Avila, Miembro del Comité

M.C. Cuauhtémoc Nava Button, Miembro del Comité

Ing. Salvador Castañeda Avila, Jefe del Centro de Cómputo Electrónico

M.C. Cuauhtémoc Nava Button, Director Académico

Tesis presentada en Enero 20, 1989

DEDICATORIA

A mis padres y hermanos.

AGRADECIMIENTOS

Al M. en C. Carlos Duarte Muñoz por su dirección en el desarrollo de este trabajo.

A todos los miembros del comité de tesis por sus comentarios y correciones al manuscrito.

A todos mis profesores, compañeros y amigos.

A la compañía Digital Data de México.

Al Consejo Nacional de Ciencia y Tecnología.

CONTENIDO

		Página.
I	INTRODUCCION.	1
II	GENERALIDADES NORMA IEEE 802.3/ETHERNET.	5
	II.1 Características generales.	5
	II.2 Teoría de operación.	5
	II.3 Componentes básicos del protocolo Ethernet.	6
	II.4 Especificaciones Ethernet.	8
III	IMPLICACIONES EN LA COMUNICACION ENTRE LA INTERFAZ Y EL DUCTO DE LA PC	16
	III.1 Conexión de la interfaz de red con el ducto de la PC a través de DMA.	16
	III.2 Señales en operación en la tarjeta de red.	18
	III.3 Acceso a periféricos.	19
	III.4 Interrupciones.	20
	III.5 DMA.	21
	III.6 Esquema de modulación.	22
IV	DESCRIPCION DISEÑO DE LA INTERFAZ	25
	IV.1 Arquitectura del adaptador de la interfaz de red.	26
	IV.2 Mapa de memoria.	29
	IV.3 El espacio de Entrada/Salida.	32
	IV.4 Establecimiento de interrupciones.	33
	IV.5 Controlador de la interfaz de red (NIC), el DP8390.	33
	IV.5.1 Diagrama a bloques y descripción funcional.	34

LISTA DE FIGURAS

Figura.		Página.
1.	Formato del paquete para transmisión.	9
2.	La codificación Manchester.	15
3.	Señales de gestión, transmisión, tierra y fuente de poder.	16
4.	Comunicación del ducto de la PC con memoria.	18
5.	Conexión con puertos.	20
6.	Diagrama de tiempos de la lectura a puertos.	21
7.	El administrador de DMA.	22
8.	Diagrama de tiempos de la operacion de DMA.	23
9.	Esquema de modulación de la tarjeta.	24
10.	Arquitectura de la interfaz de red.	25
11.	Transferencia de datos entre el NIC y el área de memoria temporal RAM.	27
12.	Lectura/escritura de registros del NIC.	27
13.	Direcciones de memoria local.	30
14.	Formato del PROM.	31
15.	Localidades de Entrada/Salida en el espacio de Entrada/Salida de la PC.	32
16.	Diagrama de bloques y descripción funcional del NIC.	36
17.	Mapeo de las direcciones de los registros internos del NIC.	48
18.	Registros de DMA remoto.	49
19.	Estructura de los contadores.	54
20.	Modos de operación del NIC.	54
21.	16 bits de direcciones y 8 bits de datos.	56
22.	16 bits de direcciones y 16 bits de datos.	57

LISTA DE FIGURAS (Continuación)

Figura		Página.
23.	32 bits de direcciones y 8 bits de datos.	57
24.	32 bits de direcciones y 16 bits de datos.	58
25.	Conexión de resistencias terminadoras.	59
26.	Duración de cada pulso.	60
27.	Frente de recepción.	60
28.	Conectores DB9.	63
29.	Frente de transmisión.	64
30.	Conexión del PROM de inicio remoto.	65
31.	Diagrama de conexión del DP8390.	70
32.	Estaciones conectadas con interfaz y cable a un servidor de disco.	111
33.	Estaciones conectadas a un servidor de archivo.	112
34.	Topología de estrella.	113
35.	Topología de anillo.	114
36.	Topología de ducto.	115
37.	Módelo ISO de referencia.	117

LISTA DE TABLAS

Tabla		página.
I.	Señales del ducto de la PC.	17
II.	Señales en operación para comunicación entre la interfaz de red y el ducto de la PC.	19
III.	Conexión con puertos.	20
IV.	Formato de almacenamiento para procesadores del tipo 808X.	41
V.	Formato general para la transmisión de paquetes.	42
VI.	Formato de transmisión para paquetes del tipo 808X.	45
VII.	Bits activados o inicializados en el proceso de inicialización.	50
VIII.	Asignación de puntas del conector de red.	64
IX.	Separación máxima entre microcomputadoras conectadas.	66
X.	Operación de la red bajo carga.	67
XI.	Tiempo de acceso a disco (segundos).	68

DESARROLLO DE UNA INTERFAZ ETHERNET/PC USANDO COMO MEDIO DE COMUNICACION EL PAR TELEFONICO

I INTRODUCCION.

El desarrollo sorprendente que han presentado las microcomputadoras, así como el crecimiento de su área de aplicación, ha dado lugar a la necesidad de diseñar y desarrollar interfaces de comunicación entre microcomputadoras, principalmente las bien conocidas PC's de IBM o las PC compatibles. Esto se debe basicamente, a las ventajas que presenta el que varias microcomputadoras en una misma organización puedan compartir información. El rendimiento económico alcanzado al poder efectuar esta comunicación es considerable, ya que por ejemplo, si se contara con 10 microcomputadoras, cada una con su disco duro e impresora, ésto de seguro nos ocasionaría una seria subutilización de equipo y de espacio de memoria, debido a que probablemente se cuente con información o utilerías repetidas en cada una de las computadoras. Este desperdicio de memoria y equipo periférico se puede evitar conectando varios equipos entre si a una misma impresora o unidad de disco, reduciendo, en este caso, 10 veces el costo de la inversión en el equipo periférico.

Adicionalmente si se conecta un modulador/demodulador a uno de los equipos conectados entre si, se podría tener comunicación con equipos tan distantes como cientos o miles

de kilométros, mediante la línea telefónica, o algún otro medio de comunicación llevando a cabo alguna aplicación específica como podría ser la que se conoce como correo electrónico.

El problema planteado de comunicar computadoras que se encuentren localizados a distancias de hasta un kilométro de separación entre equipo y equipo ya ha sido resuelto: mediante programación o construyendo una interfaz dedicada, encargada de administrar la comunicación entre ellos.

Las interfaces construídas a la fecha que usan el cable coaxial, son eficientes dado que este medio de comunicación es inmune en gran medida al ruido, aún de interferencias eléctricas; adicionalmente la degradación que sufren las señales en el recorrido no es de consideración, y esto permite alcanzar distancias considerables entre equipos enlazados y una tasa de señalización de 10 Megabits por segundo. Como inconveniente se tiene que el valor del coaxial es elevado, y que la interfaz usa circuitos integrados especiales, que la hacen onerosa.

Las interfaces construidas con un par trenzado (cable telefónico) son más económicas que las anteriores, pero tienen los inconvenientes de una disminución en tasa de señalización alcanzada, hasta 4 Megabits por segundo, y que la distancia entre equipos conectados disminuye en

comparación con la anterior. Como una ventaja importante se presenta la reducción del costo total de la red debido al uso del par telefónico, ya que generalmente las organizaciones que emplean redes ya cuentan con una infraestructura de cableado telefónico.

Así, resultaría ventajoso diseñar una interfaz para comunicar localmente microcomputadoras que sea económica, más que aquellas que usen el cable coaxial como medio de comunicación, y que provea un alcance considerable entre equipos conectados. Sería igualmente ventajoso la compatibilidad que ésta pueda tener con los sistemas programáticos dominantes en el mercado.

El objetivo del trabajo es el diseño y desarrollo de una interfaz de comunicación entre microcomputadoras, utilizando como medio de comunicación el par telefónico, transmitiendo a 10 Megabits por segundo, y haciendola compatible con los sistemas programáticos de la compañía Novell.

El diseño de la interfaz se basará en el esquema de modulación que usa la compañía Digital Data de México S. A. de C. V. en sus tarjetas de red, usando como medio transmisión el par trenzado. Presentará la variante de usar dos cables telefónicos,o sea 4 hilos, para poder transmitir a una velocidad de 10 Megabits por segundo, sin detrimento considerable en el alcance de la red.

Para administrar la comunicación entre computadoras, éstas deben transmitir de acuerdo a ciertas reglas o convenciones que gobiernan el formato y el control de la información que fluye en una red. Estas leyes o reglas se conocen como protocolos de comunicación. El protocolo de comunicación que se usará será uno parecido al Ethernet, y variará en el esquema de modulación, dado que no utilizará el código Manchester.

El trabajo se llevó a cabo de acuerdo a lo siguiente : el capítulo I expone el problema a resolver y la solución planteada. En el capítulo II se presentan las características de la norma Ethernet. El capítulo III analiza superficialmente las señales en juego en el ducto de la PC con la tarjeta de red al efectuar algún tipo de comunicación. El capítulo IV expone el diseño de la interfaz, así como las características del esquema de modulación empleado en la tarjeta de la red por la compañía Digital Data de México. El capítulo V, es el de las conclusiones obtenidas. Lista brevemente el trabajo desarrollado al alambrar la interfaz y los resultados obtenidos al comparar la interfaz diseñada con tarjetas de red que usan el cable coaxial, o el par trenzado. Enuncia la programación usada para llevar a cabo la evaluación de la tarjeta.

II GENERALIDADES NORMA IEEE 802.3 / ETHERNET

II.1 Características generales.

Esta norma es un sistema de comunicación de acceso múltiple que transmite datos dígitales entre sistemas de cómputo localmente distribuídos. El canal de comunicaciones es un medio pasivo de emisión sin poseer un control central, el acceso al canal por estaciones que desean transmitir se coordina en una forma distribuida por las estaciones mismas usando una política de contensión de acceso al canal (Shoch, 1982). Así mismo tiene una amplia aceptación en pequeños medianos y grandes sistemas y deja a disposición la comunicación de hasta 10 Megabits por segundo.

II.2 Teoría de operación.

El Ethernet general usa un canal de comunicación compartido de bajo ruido con una política de control distribuída conocida como acceso múltiple con detección de portadora y detección de colisión, o CSMA/CD. De esta manera no existe un gobernador central administrando el acceso al canal de comunicación y no hay asignación de espacios de tiempo preestablecidos.

Se dice que una estación es competidora, si ésta desea hacer uso del canal de comunicación, algunas veces

denominado como el Ether, hasta que adquiere el canal. Una vez que la estación ha adquirido el canal, estará habilitada para transmitir su mensaje.

Para usar el canal, las estaciones que quieren transmitir, primero observan si el medio de comunicación está ocupado por alguna transmisión, lo cual se conoce como "detectar la portadora". Si el canal se encuentra ocupado, la estación no efectúa su transmisión pero continua monitoreando el canal de acceso, se pone en espera definiendo su actuación, hasta que detecta que el medio no se encuentra ocupado. En ese momento procederá a efectuar su transmisión.

Puede suceder, sin embargo, que dos o más estaciones decidan transmitir al mismo tiempo. Si ésto pasa, se dice que existe una "colisión", lo cual conducirá a que los mensajes de las estaciones involucradas en la transmisión se corrompan. Cuando esto sucede la transmisión del resto del mensaje deberá abortarse, y para asegurarse que todas las demás estaciones no transmitirán durante la colisión, un procedimiento se encargará de retener el canal, no permitiendo el acceso a él, y cada estación involucrada en la colisión configurará su paquete para retransmisión en un tiempo posterior aleatorio. Este tiempo aleatorio depende del número de colisiones sucesivas ocurridas; de tal forma que puedan resolverse.

II.3 Componentes básicos del Protocolo Ethernet.

El procedimiento de acceso CSMA/CD puede usar cualquier medio de comunicación disponible, por ejemplo: radio, par trenzado, cable coaxial, difusión infrarroja, fibra óptica, etc. Sus cuatro componentes principales son (Shoch, 1982):

a) Estación.

Es básicamente un dispositivo direccionable, conectado al Ethernet. Por lo general es una computadora, la que en este caso se conoce tambien como estación de trabajo o servidora.

b) Gestor.

Es el conjunto de funciones y algoritmos para administrar el acceso al canal, las funciones que llevan a cabo estos algoritmos son: convenciones de señalamiento, codificación y decodificación, conversión serie a paralelo, reconocimiento de direcciones, detección/recuperación de errores, administración de espacios de trabajo locales, administración del canal CSMA/CD y empaquetado. Estas funciones las podemos agrupar lógicamente en dos secciones independientes del gestor: el transmisor y el receptor.

c) Interfaz del gestor - sistema de transmisión.

Una de las interfaces principales en el diseño de un

sistema Ethernet es aquella mediante la cual el gestor de una estación se acopla con el sistema de transmisión, ya que el gestor hace gran parte del trabajo en el proceso de la administración del medio de comunicación. Esta incluye una ruta para datos a y desde el sistema de trasmisión y los sistemas de control de mensajes: por ejemplo un dato recibido en el gestor puede usarse para verificar la portadora, y puede utilizarse otro tipo de dato para avisar que el sistema de transmisión ha detectado una colisión. Es posible activar un transceptor (dispositivo para enviar y recibir) desde una fuente de poder independiente, aunque usualmente es parte de la interfaz gobernadora. En muchos sistemas de trasmisión, la conexión desde el gestor se hace mediante un transceptor, y esta interfaz por lo tanto se conoce como interfaz para cable transceptor.

d) Sistema de transmisión.

Este sistema incluye un medio de transmisión, los dispositivos apropiados para transmitir y recibir, llamados transceptores, y opcionalmente, repetidores para extender el alcance del medio. El protocolo para administrar el acceso al sistema de transmisión se implementa en el gestor.

II.4 Especificaciones Ethernet.

Las especificaciones del protocolo Ethernet son las

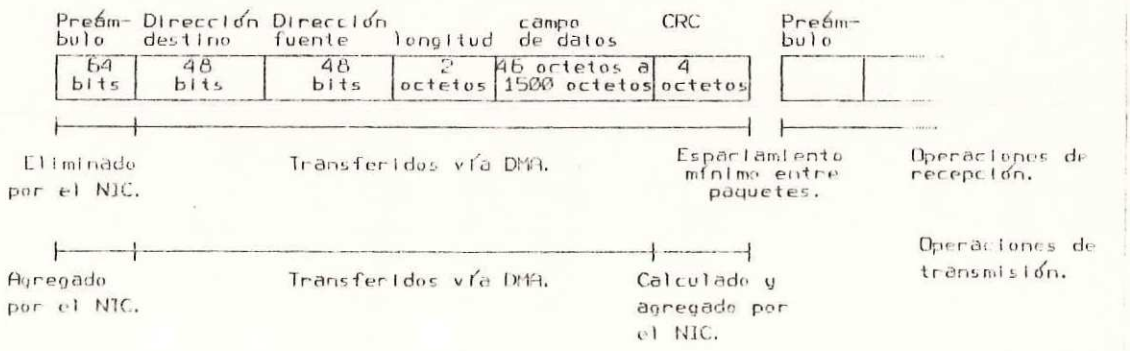
siguientes:

Formato del paquete de transmisión.

Las estaciones conectadas a la red deben ser capaces de transmitir y recibir en el formato con un espaciamiento de paquete establecido por el protocolo Ethernet. Cada paquete se ve como una secuencia continua de octetos transmitiendose primero el bit menos significativo comenzando con el preámbulo, la fígura 1 nos ilustra el formato.

Tamaño máximo del paquete.

El mayor paquete que se puede transmitir es de 1526 octetos, de los cuales, 8 son de preámbulo, 14 de encabezado, 1500 de datos y 4 del verificador de redundancia cíclica CRC.



Fígura 1. Formato del paquete para transmisión.

Tamaño mínimo del paquete.

El tamaño mínimo es de 72 octetos, los cuales están configurados de la siguiente manera: 8 de preámbulo, 14 de encabezado, 46 de datos y 4 del verificador de redundancia cíclica.

El preámbulo.

El preámbulo es un patrón de sincronía con una longitud de 64 bits, contiene 1's y 0's alternados, finalizando con dos 1's consecutivos, es decir: 1010...1011.

La dirección destino.

Este campo de 48 bits especifica la estación a la que será transmitido el mensaje. Durante el proceso de recepción cada una de las estaciones examina este campo para determinar si a ella es a la que le enviaron el mensaje. Esto puede depender también del tipo de direccionamiento usado, el cual se indica por el primer bit del campo. Si éste es cero, el paquete será dirigido a una dirección única; si es uno, indicará que es para un cierto grupo de estaciones. Un caso, especial es aquel en el que la dirección contiene únicamente unos, e indica que el mensaje es para todas las estaciones conectadas a la red.

Dirección fuente.

Este campo de 48 bits contiene la dirección única de la estación transmisora.

Campo de tipo.

Este campo de 16 bits se usa para identificar el protocolo de mayor nivel asociado con el paquete, y determinará cómo se interpretará el campo de datos.

Campo de datos.

Este campo contiene un número entero de octetos que están comprendidos entre los 46 y los 1500 octetos. La cantidad mínima nos asegura que un paquete válido será diferenciable de los fragmentos de una colisión.

Secuencia verificadora de paquete.

Este campo de 32 bits contiene un verificador de redundancia cíclica (CRC) asociado con el paquete, el cual está definido por el polinomio generador (Shoch, 1982):

$$G(x) = x^{32} + x^{26} + x^{23} + x^{22} + x^{16} + x^{12} + x^{11} + x^{10} + x^8 + x^7 + x^5 + x^4 + x^2 + x + 1. \quad (1)$$

Este CRC se calcula cubriendo los campos de las direcciónes destino y fuente, el campo de tipo y el de datos. El primer bit transmitido del campo de la dirección destino es el término de mayor orden del mensaje polinomial que ha de ser dividido por G(x) para producir un residuo R(x). El término de mayor orden de R(x) es el primer bit transmitido del campo verificador de la secuencia de paquete. Para generar el CRC se emplea típicamente un algoritmo que usa un registro de corrimiento retroalimentado el cual se inicia en unos (Shoch, 1982). Después de que el último bit de datos se ha transmitido, los contenidos de este registro, el residuo, se invierten y se transmiten como el campo CRC.

Espaciamiento mínimo de tiempo entre paquetes.

Este espaciamiento es de 9.6 microsegundos, el cual es el tiempo mínimo que se debe esperar, entre una transmisión y el inicio de la otra. Esto es para diferenciar entre el final de una transmisión y el comienzo de otra. El espaciamiento no debe exceder de 51.2 microsegundos, ya que en caso contrario indicará la existencia de una colisión.

Máximo tiempo de retraso.

Este es de 51.2 microsegundos para un bit.

Detección de colisiones.

Cualquier secuencia de bits recibidos cuya longitud sea menor que la longitud mínima del paquete valido, sé tomará como un fragmento de colisión, y será descartado.

Procedimiento de control.

El procedimiento de control es el descrito en la sección 2.2 (CSMA/CD, acceso multiple por monitoreo de portadora y con detección de colisión), y unos aspectos adicionales a este procedimiento son:

Retransmisión.

Después de que una estación ha detectado una colisión y ha abortado la transmisión, se debe calcular un tiempo de espera aleatorio para volver a transmitir el paquete. El intervalo de tiempo aleatorio se calcula usando el algoritmo de reintento que se describe en foma general en la siguiente sección. Después de 16 intentos de transmisión se toma una decisión mediante programación para definir, si se retransmite el paquete o se aborta la transmisión (Shoch, 1982).

Algoritmo de reintento.

Los retrasos de retransmisión se calculan usando el algoritmo Exponencial Binario Truncado con la ayuda de contención de transmisión de hasta 1024 estaciones. El tiempo de retardo antes del n-ésimo intento es un número aleatorio distribuído desde 0 a 2^{n-1} para $0 < n <= 10$, siendo n=0 el intento de transmisión original. Para los intentos 11 a 15, el intervalo se trunca y permanece entre 0 a 1023. La unidad de tiempo para el retardo de transmisión es de 512 bits de tiempo o sea 51.2 microsegundos (Shoch, 1982).

Codificación de los paquetes transmitidos.

En la especificación de Ethernet original se emplea la codificación Manchester (Shoch, 1982) para transmisión de paquetes. Este tipo de codificación tiene un ciclo de trabajo de un 50% y asegura una transición en la mitad de cualquier celda de bit. La primera mitad de la celda de bit contiene el complemento del valor del bit, y la segunda mitad contiene el valor verdadero del bit.

Este esquema de modulación nos ofrece un mejor uso del espacio y el tiempo. Supera las desventajas de otros códigos donde una serie de ceros producen un cero resultante. Esto significa que si existe ruido, los espacios vacíos se llenaran con éste ruido y posiblemente produzcan una señal "uno" erronea, situación que no ocurre en el código

Manchester. La figura 2 nos ilustra este tipo de codificación.

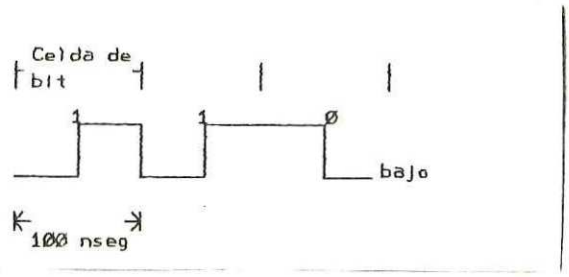


Figura 2. La codificación Manchester. Tiene un ciclo libre en un 50%, y asegura una transición en la mitad de toda celda de bit. La primera mitad de la celda contiene el complemento del valor del bit, y la segunda el valor verdadero.

Velocidad de transmisión.

La velocidad de transmisión es de 10 Megabits por segundo.

III IMPLICACIONES EN LA COMUNICACION ENTRE LA INTERFAZ Y EL DUCTO DE LA PC.

Por el hecho que el sistema realizará la función de transmitir datos desde/hacia la memoria de la PC, es conveniente que conozcamos mejor el mecanismo empleado para hacer este tipo de transferencias y las señales que intervienen en este proceso.

III.1 Conexión de la interfaz de red con el ducto de la PC a través de DMA.

Para efectuar la conexión entre el sistema que hay que diseñar y la PC se requieren señales de gestión y de transmisión de datos y direcciones, como se muestra en la figura 3.

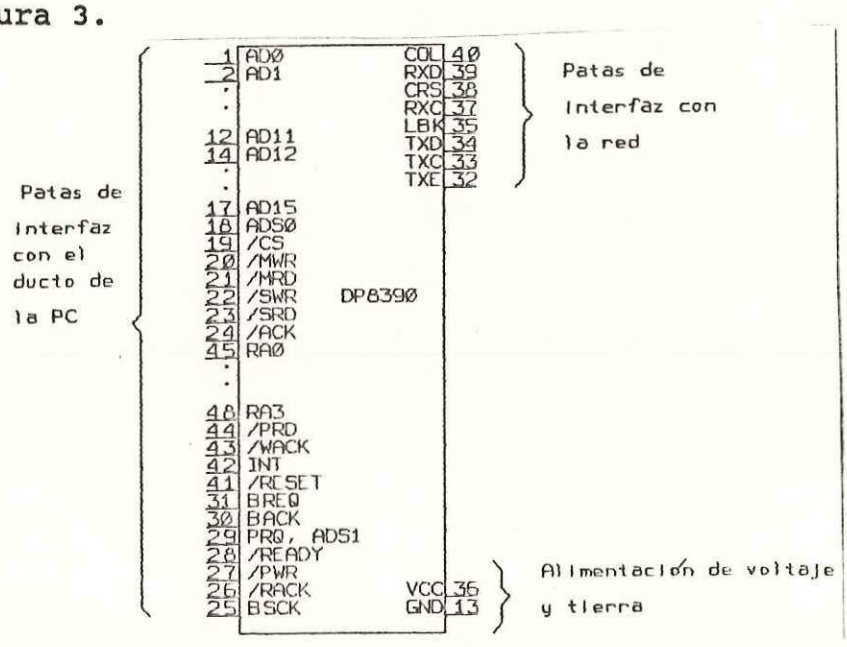


Figura 3. Señales de gestión, transmisión, tierra y fuente de poder.

Las señales correspondientes al ducto de la PC son las indicadas en la tabla I:

Tabla I. Señales del ducto de la PC.

8 líneas de datos bidireccionales.

20 líneas de direcciones (salidas).

4 líneas de gestión de lectura/escritura de entrada/salida y memoria (salidas).

/IOR

/IOW

/MEMR

/MEMW

6 líneas de solicitud de interrupción (entradas).

IRQ1 .. IRQ7

3 líneas de solicitud de acceso directo a memoria DMA (entradas).

DRQ1 .. DRQ3

3 líneas de reconocimiento de DMA (salidas).

DACK1 .. DACK3

1 línea de gestión para distinguir entre accesos de la UCP y accesos de DMA. (salida)

AEN

1 línea de inicialización general.

RESET

Durante las transferencias DMA el administrador de DMA habilita un canal para E/S (línea doble de la figura 4) permitiendo el acceso directo entre la UCP y la tarjeta de red. Las señales involucradas en estas transferencias se ilustran en la figura 4.

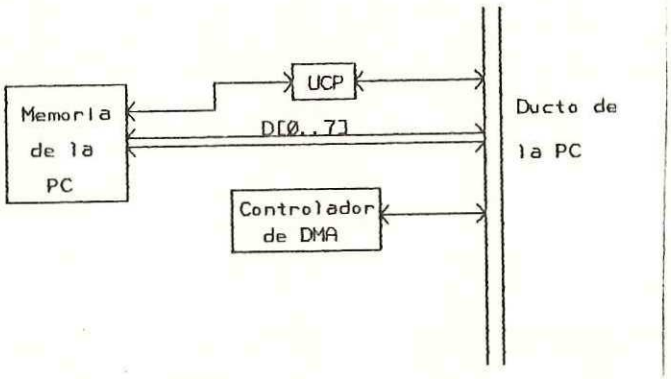


Figura 4. Comunicación del ducto de la PC con memoria.

III.2 Señales en operación en la tarjeta de red.

Las señales que intervienen en la comunicación entre la interfaz de red y el ducto de la PC, así como quién las gobierna se dan en la tabla II.

Tabla II. Señales en operación para comunicación entre la interfaz de red y el ducto de la PC.

Señales en operación	Manejadas por	
Ducto de direcciones A[0..19]	UCP	DMA
Ducto de datos D[0..7]	UCP	DMA
Control de lectura/escritura /IOR, /IOW	UCP	DMA
Interrupciones IRQ2 .. IRQ5	UCP	> UCP
Control de DMA DRQ1, DRQ3	DMA	> DMA
DACK1, DACK3	DMA	< DMA
RESET	> UCP	
AEN	< UCP	
CH_READY	< UCP	

> entran

< salen

III.3 Acceso a periféricos.

Las señales de la tabla III ilustran la operación de transferencia de información entre la UCP y un dispositivo conectado a él, ver figura 5, y diagrama de tiempos en figura 6.

Las señales A[0..19] indican el dispositivo deseado, D[0..7] llevan el dato, e /IOR e /IOW indican el sentido de la transacción (lectura/escritura).

Tabla III. Comunicación con puertos.

Señales de la UCP	función
1.- A[0..19] y, D[0..7]	Movimiento de datos desde o hacía
/IOR	la UCP. El sentido está gobernado
/IOW	por las señales /IOR, e /IOW.
2.- IRQ2..IRQ5	Solicitar servicio a la UCP.
3.- RESET	inicializarlo.

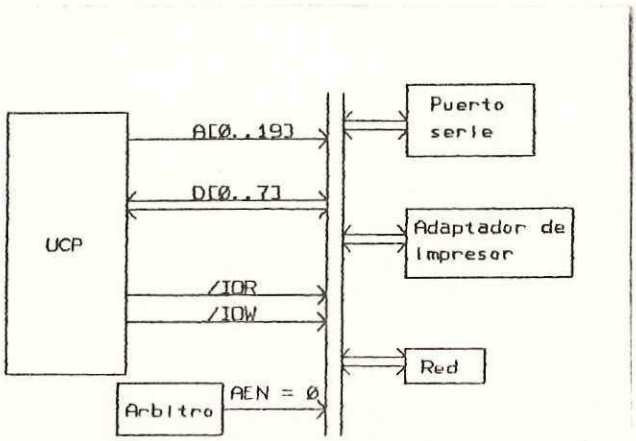


Figura 5. Conexión con puertos.

III.4 Interrupciones.

Las interrupciones son entradas a la UCP y son gobernadas por las señales IRQ2..IRQ5. Estas pueden deberse a dos tipos de condiciones:

a.- Fin de operación normal.- En este caso se incluyen la transmisión o la recepción de un bloque exento de errores.

b.- Fin de operación anómalo.- Este puede deberse a :

Error de integridad de datos.

Error por indisposición.

Se detectó un exceso de colisiones.

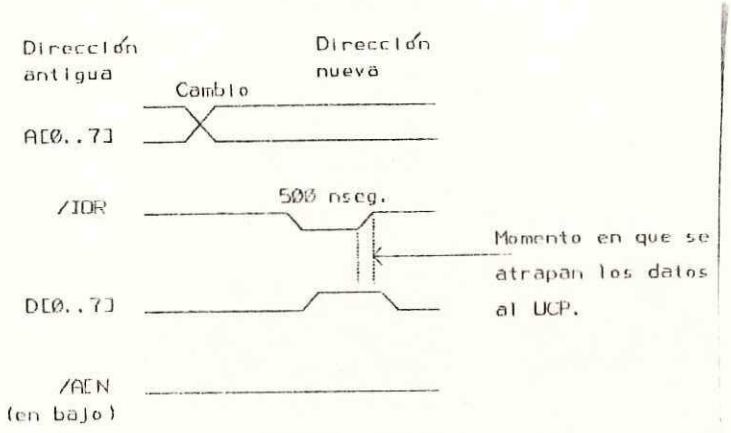


Figura 6. Diagrama de tiempos de la lectura a puertos.

III.5 DMA.

Cuando se desea accesar la memoria sin estar sujeto al

gobierno de la UCP, se puede hacer mediante la supervisión del gestor de DMA. Para hacer esto se necesita antes solicitar el ducto, lo cual se realiza mediante un protocolo de petición y concesión de acceso al ducto de la PC. Las señales que intervienen en una operación de DMA son :

A[0..19]

D[0..7]

/IOR, /IOW

DRQ1,DRQ3

DACK1,DACK3

/MEMW y /MEMR

La figura 7 es un esquema a bloques de una operación de DMA. La figura 8 nos presenta el diagrama de tiempos.

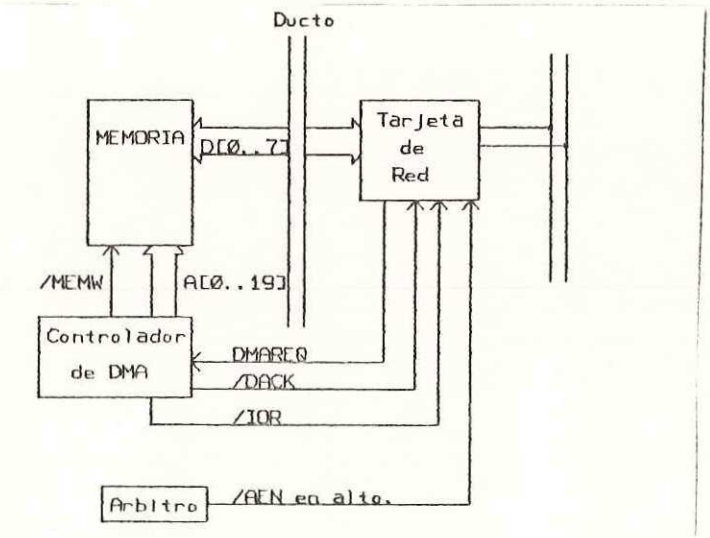


Figura 7. El administrador de DMA.

III.6 El esquema de modulación.

El esquema de modulación que se empleará en este proyecto es una modificación del utilizado por Digital Data de México S. A. de C. V. en sus interfaces de red.

Actualmente este sistema de modulación permite la transmisión de datos sobre un par trenzado a una distancia máxima de 100 mts., a una rapidez de transmisión de 4 Megabits por segundo.

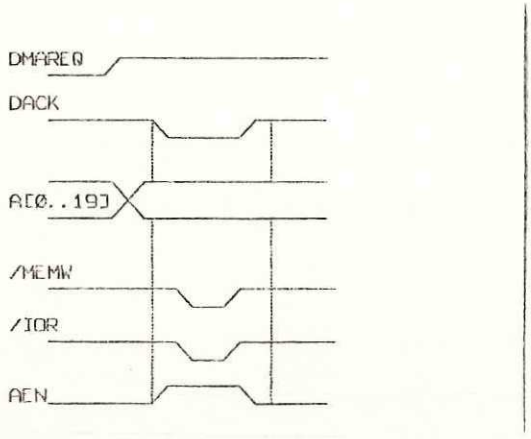


Figura 8. Diagrama de tiempos de la operación de DMA.

Como el sistema que se ha de diseñar requiere una tasa de serialización de 10 Megabits por segundo, el empleo del esquema de modulación de Digital Data impone restricciones severas en cuanto a la máxima distancia cubierta para la red, dado que la degradación de la señal en un medio como el cable

trenzado se incrementa cuanto mayores son las tasas de serialización de datos (Stallings, 1985). Es por esto que él sistema por emplear en nuestro diseño, considera la inclusión de dos pares trenzados que se repartirán en forma equitativa el flujo de datos, empleando un esquema de distribución/demulticanalización. De esta forma cada par trenzado manejará un flujo de datos a 5 Megabits por segundo, lo que permitirá una tasa efectiva de 10 Megabits por segundo, sin detrimento en la máxima distancia cubierta por el sistema.

La figura 9 muestra esquemáticamente la disposición de este sistema de modulación.

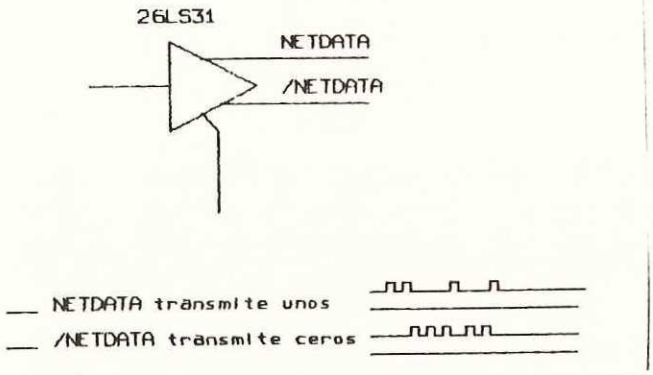
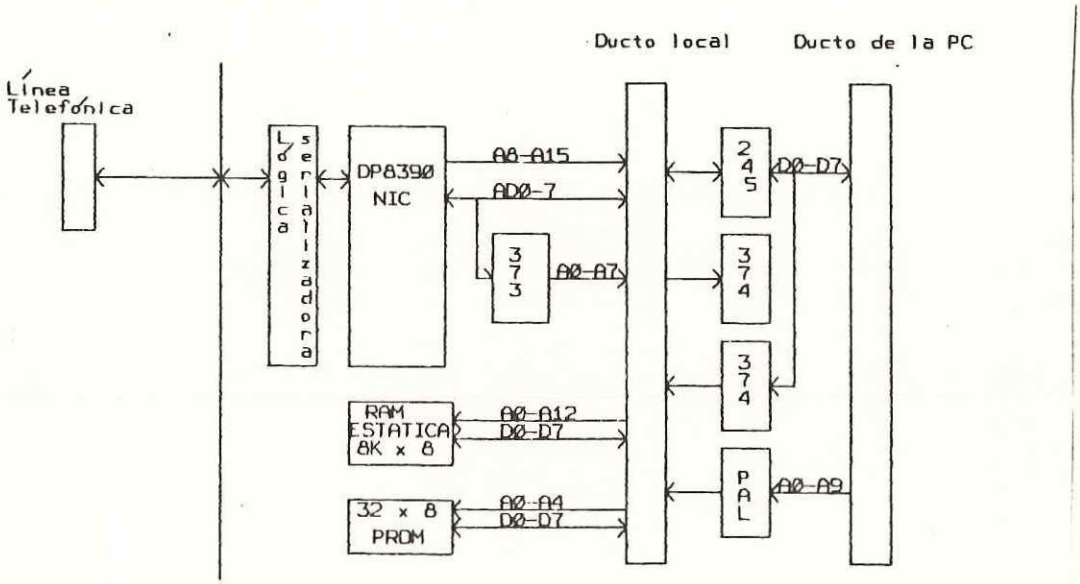


Figura 9. Esquema de modulación de la red.

IV DESCRIPCION Y DISEÑO DE LA INTERFAZ.

IV.1 Arquitectura de la interfaz de red.

La arquitectura de la interfaz de red es la que se propone en la fígura 10 y está centrada alrededor de un componente principal que es el circuito de gestión de la tarjeta de red (NIC), el DP8390, fabricado por "National Semiconductor" para el protocolo Ethernet (National Semiconductor, 1987). Este dispositivo permite gobernar el flujo de datos, desde/hacia la memoria de una computadora huésped y el medio de comunicación, sin la intervención de la UCP de la computadora anfitrión.



Fígura 10. Arquitectura de la interfaz de red.

La transferencia de información implica dos procesos:

uno de los cuales se conoce como el DMA (acceso directo a memoria) local, y consiste de una transferencia de memoria local (memoria contenida en la interfaz) al gestor de la interfaz (NIC). El otro proceso conocido como DMA remoto, transfiere información entre la memoria local y la memoria del sistema huésped a través de uno de los puertos de entrada/salida de la interfaz. La información más a detalle acerca de estos procesos se dan en la sección correspondiente al DP8390.

Para la implantación de los procesos anteriores se proporciona una RAM (memoria de acceso aleatorio) estática de 8 Kbits por 8, que funcionará como área de almacenamiento temporal, para transmisión o recepción de datos, figura 11. La memoria temporal se divide en dos espacios: para recepción y para transmisión. Este esquema de doble DMA que requiere de una memoria temporal es necesario para la manutención de datos, dado que las velocidades de DMA de las PC's no permiten transmitir o recibir datos a una tasa sostenida de 10 megabits por segundo por mucho tiempo, lo cual puede ocasionar que se pierdan datos, o éstos lleguen con errores, si no se tuviera el almacenamiento temporal que los amortiguara.

Para la transferencia de datos entre el ducto de la PC y el ducto local de la interfaz se proponen dos cerrojos LS374, los cuales retienen temporalmente los datos y forman o establecen un puerto bidireccional de entrada/salida con el ducto de la PC.

El transceptor de 8 bits (dispositivo para enviar y recibir información), el LS245, permite a la PC huesped tener acceso al NIC para programación o verificación de sus registros, ver figura 12.

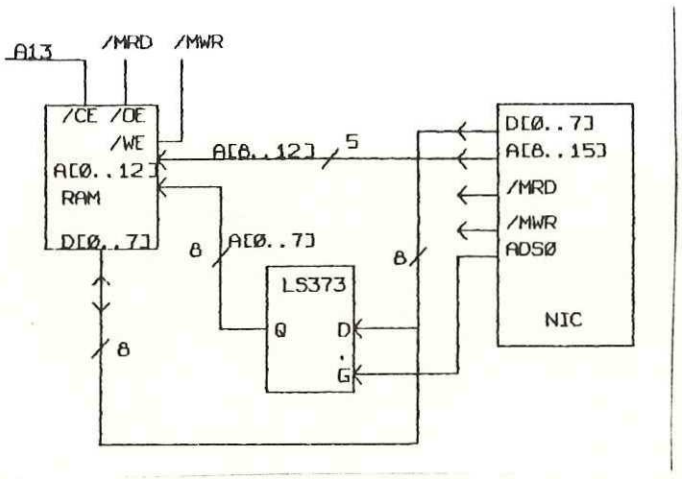


Figura 11. Transferencia de datos entre el NIC y el área de memoria temporal RAM.

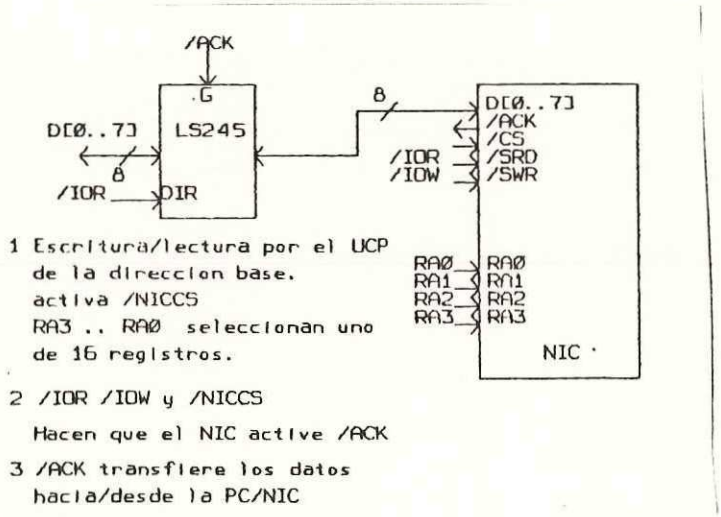


Figura 12. Lectura/escritura de registros del NIC.

El protocolo de comunicación Ethernet maneja la identificación de las tarjetas de red mediante una dirección única asignada a cada tarjeta. Para almacenarla se proporciona un PROM (memoria programable de sólo lectura) de 32 K por 8.

Dado que el NIC accesa una memoria de 8 bits, entonces sólo se requiere de un único cerrojo demulticanalizador para los 8 bits menos significativos de dirección, el LS373.

Para la decodificación de direcciones del NIC y propositos de soporte en el intercambio conversacional de DMA se usa el arreglo lógico programable, PAL20L8. La selección del NIC para cada función especifica se efectúa de acuerdo a las siguientes ecuaciones, que se generan de acuerdo a la dirección base de la tarjeta y la función que se desea efectuar.

```
/NICCS = /AEN * A9 * A8 * /A7 * /A6 * /A5 * /A4 * IOWR +   (2)
         /AEN * A9 * A8 * /A7 * /A6 * /A5 * /A4 * IORD
/RESET = /AEN * A9 * A8 * /A7 * A6 * A5 * A4 * A2 * IORD  (3)
/PROMCS = /NICA13 * /MRD                                   (4)
/WACK = /AEN * A9 * A8 * /A7 * /A6 * /A5 * A4 * /A2 * IOWR +
        DACK * IOWR                                        (5)
/RACK = /AEN * A9 * A8 * /A7 * /A6 * /A5 * A4 * /A2 * IOR +
```

$$DACK + IOR \quad (6)$$

$$/IOCHRDY = /ACK * /NICCS * IOWR + /ACK * /NICCS * IORD \quad (7)$$

Para efectos de no perder datos al estar seleccionando los registros internos del NIC se insertan estados de espera al ducto de la PC por medio de la señal /IOCHRDY. Esto se debe a que al seleccionarse el NIC, éste se puede encontrar ocupado efectuando otras operaciones, tal como transferencias locales. Cuando el NIC está disponible, se da una señal /ACK y no se insertan más estados de espera.

Los registros del NIC se pueden leer o escribir cuando se activa la señal /NICCS.

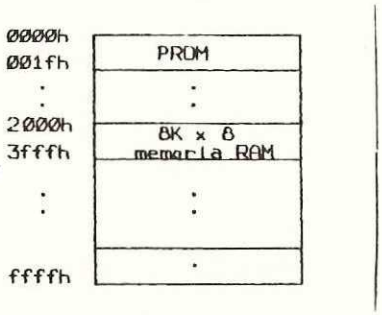
Las señales /RACK y /WACK las usa el canal de DMA remoto del NIC para reconocer el fin de una operación única de lectura o escritura a través de los puertos de Entrada/Salida remotos, proporcionados en los cerrojos LS374.

La señal /PROMCS proporciona la decodificación de dirección para accesar al PROM que contiene la dirección de la tarjeta.

IV.2 Mapa de memoria.

El NIC dispone de 16 lineas de datos y direcciones, lo que le permite direccionar hasta 64 K octetos de espacio de

memoria. En este diseño solamente se usarán 13 líneas, y solo se direccionarán 8 K octetos de memoria. Estos 8 K octetos se emplearán para efectos de almacenamiento temporal de datos y estarán alojados en una memoria de acceso aleatorio de 8K por 8. A este espacio de memoria se le conoce como espacio de memoria local y su disposición en el sistema se ilustra en la fígura 13.



Fígura 13.Direcciones de memoria local.

Los datos que se encuentren en esta área de memoria de acceso directo se transfieren entre la PC huésped y la interfaz mediante el canal de DMA remoto del NIC. Este espacio de memoria temporal RAM se empleará para almacenar mensajes recibidos o mensajes para transmitir.

El PROM que contiene la dirección física de la tarjeta también tiene un lugar dentro del espacio de memoria del NIC.

La información que contiene la identificación de cada una de las tarjetas se encuentra almacenada en el PROM 74S288 con un formato que tendrá inicialmente la dirección identificadora de la tarjeta y le seguirá una suma de verificación. Esta suma se calcula efectuando la operacion de "o" exclusivo entre los seis octetos de direcciones uno con otro, según la ecuación:

suma de verificación = dir 1 # dir2 # ... # dir6

Donde # es el operador 'o' exclusivo.

La lectura del PROM la efectúa la rutina de inicialización de la tarjeta de red, la cual realiza primero la suma verificadora y después carga los registros del NIC con la dirección física que se encuentra en el PROM. El esquema del formato se ilustra en la figura 14.

Dirección	Contenido
ØØh	Dirección Ø (Direc. física octeto más significativo)
Ø1h	Dirección 1
Ø2h	Dirección 2
Ø3h	Dirección 3
Ø4h	Dirección 4
Ø5h	Dirección 5 (Direc. física octeto menos significativa)
Ø6h	Suma verificadora (O exclusivo de las direc. Ø-5)opcional
Ø7h	No. de revision.
Ø8h	No. de lote de fabricación
Ø9h	Fecha de fabricación (mes)
1Øh	Fecha de fabricación (año)
11h-1fh	Reservado

Figura 14. Formato del PROM.

IV.3 El espacio de Entrada/Salida.

Dado que la tarjeta interfaz puede estar conectada en equipos con muy diversas configuraciones, se requiere de cierta flexibilidad para que el usuario pueda adaptarla a su sistema en particular.

Las configuraciones para establecer las direcciones base de Entrada/Salida, el nivel de interrupción empleado, y el canal de DMA por usar, se seleccionarán a través de puentes. En nuestro caso se ha designado a J4 como el puente que selecciona la dirección de Entrada/Salida, interrupciones, y asignación de los canales de DMA.

Nuestro diseño incluye un conjunto de localidades de Entrada/Salida que servirán para gobernar a la interfaz. Este conjunto de localidades se agrupa en un mapa de Entrada/Salida que se presenta en la figura 15.

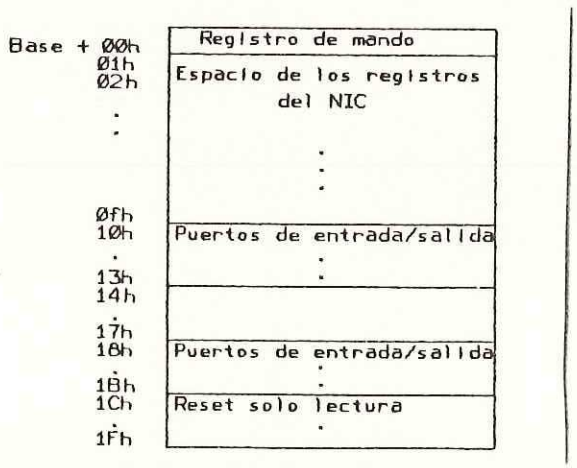


Figura 15. Localidades de Entrada/Salida en el espacio de Entrada/Salida de la PC.

El registro de mando del NIC se ubica siempre en la dirección base + 0. Los demás registros del NIC se encuentran entre base + 01 a base + 0F. Estos registros estan partidos en dos páginas de 256 octetos cada una, la selección de cada página dependerá de los valores que tomen los bits PS0 y PS1 en el registro de mandos, los cuales seleccionan una de cuatro páginas. Una explicación más detallada se da a continuación, en la descripción del DP8390 y sus registros.

IV.4 Establecimiento de interrupciones.

Para el control de las solicitudes de atención que la interfaz efectúa a la UCP se fija una línea de interrupción, en este caso se usará la línea 3. Estas llamadas de atención pueden deberse a que : la interfaz desea envíar un paquete de información al sistema o quiera indicar el fin de una transmisión.

IV.5 El Gestor de la Interfaz de Red (NIC), el DP8390.

El DP8390 es un dispositivo de alta integración que está diseñado para facilitar la comunicación en redes de área local del tipo acceso múltiple por verificación de portadora con detección de colisión, CSMA/CD, incluyendo Ethernet y Cheapernet.

Este dispositivo realiza todas las funciones de las capas de gestión de acceso para la transmisión y recepción de paquetes acorde con la norma IEEE 802.3 y facilita la administración de ellos mediante un canal dual de DMA y el gobierno de un registro PEPS (primero que entra primero que sale) interno. La descripción física de este circuito se da en el apéndice A.

Para minimizar el número de partes del sistema, y consecuentemente el costo, la administración y la lógica de soporte de memoria están integradas en el NIC.

Las características del NIC son :

i) Compatible con IEEE 802.3/Ethernet II, Cheapernet, Starlan.

ii) Capaz de conectarse con microprocesadores de 8, a 32 bits.

iii) Implementación de una administración simple y versátil de memoria temporal.

iv) Disponibilidad de dos canales de DMA de 16 bits.

v) Un registro PEPS interno de 16 octetos para almacenar temporalmente datos en transmisión o recepción, y almacenamiento de las estadísticas de la red.

vi) Lógica de reconocimiento de dirección, incluyendo manejo de direcciones del tipo emisión general (broadcast).

IV.5.1 Diagrama a bloques y descripción funcional.

El funcionamiento del NIC se da a continuación, en base

al diagrama de la figura 16 (National Semiconductor, 1987).

Al llegar los datos en formato serie, éstos son ensamblados en octetos por medio del deserializador receptor que comienza a funcionar cuando detecta actividad en el cable por medio de la señal "detección de portadora". Concurrentemente el dato serie que se recibe se transfiere también al generador/verificador de redundancia cíclica, que se encargará de verificar la integridad de los mensajes. El deserializador receptor incluye también un detector de sincronía, que detectará el SFD (inicio del delimitador del marco) para establecer dónde se encuentran los del delimitador de octeto , dentro del flujo serie de bits. Después de cada ocho ciclos de reloj recibidos, el octeto se transfiere a un registro PEPS y se incrementa el contador de octeto recibido. Los primeros seis que siguen al SFD (delimitador de inicio de unidad) son procesados por la lógica de reconocimiento de dirección, encargada de inspeccionar la dirección recibida. Si ésta lógica no reconoce el paquete como una dirección válida, los datos se descartan y el registro PEPS se limpiará o se pondra en ceros con objeto, de estar preparado para recibir el siguiente.

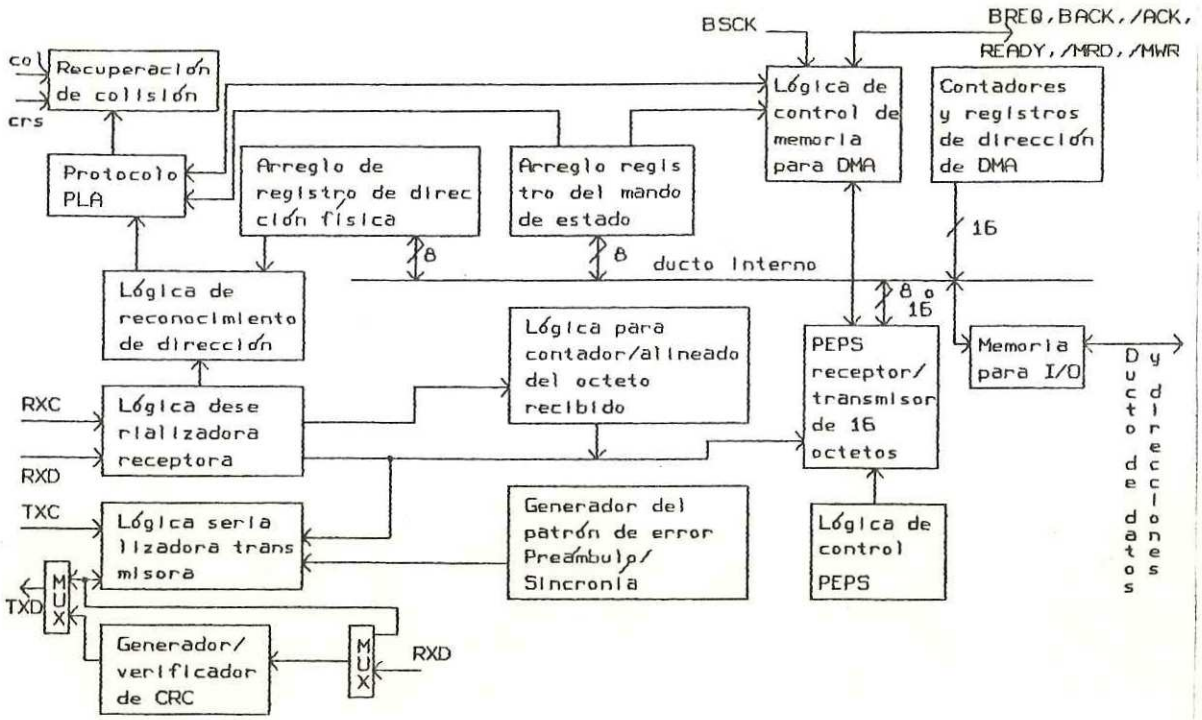


Figura 16. Diagrama de bloques y descripción funcional del NIC.

Lógica de verificación.

Durante transmisión, la lógica de revisión de redundancia cíclica genera un CRC local para la secuencia de bits transmitidos que opera sobre todos los campos que ocurren después del octeto de sincronía y es transmitido después del bit más significativo del último octeto de datos del mensaje. Durante recepción la lógica genera un código de redundancia cíclica que opera sobre el mensaje entrante. Posteriormente, el campo del CRC generado se compara secuencialmente con el campo del CRC recibido. Si el CRC local y el recibido son iguales, se generará un patrón específico de bits para indicar que no existen errores de

datos. Los errores de transmisión aparecen como patrones diferentes, los cuales al ser detectados dan como resultado una eliminación del mensaje.

Serializador.

La lógica serializadora lee datos en paralelo desde el PEPS y los serializa para transmisión. Este serializador es temporizado por un generador de reloj transmisor de 10 MHz. En el inicio de cada transmisión se adicionan bits de preámbulo que sirven como patron de sincronía. El preámbulo consiste en una secuencia de 31 parejas de unos y ceros seguidos de 2 unos. Después de que el último octeto de datos ha sido serializado, el campo de 32 bits FCS (Secuencia de verificación del marco) se desplaza fuera del generador de CRC. En el caso de una colisión, el preámbulo y el generador de sincronía se usan para generar un patrón indicador de 32 bits en el que todos son unos.

Todas las direcciones de destino múltiple se filtran usando la técnica de "Hashing" (Tanenbaum, 1983). Si la dirección múltiple indiza un bit que ha sido fijado en el arreglo de bits filtro del arreglo de registros de dirección múltiple, el paquete se acepta, de otra manera es eliminado por la lógica del protocolo de control. Cada una de las direcciones destino se comparan con una dirección que

contiene puros unos, la cual se reserva para mensajes de tipo atención general "Broadcast", es decir mensajes que deben ser recibidos por todas las estaciones instaladas.

Registro PEPS.

El NIC contiene un registro PEPS de 16 octetos que se emplea para almacenar temporalmente datos por transmitir o por recibir. Durante transmisión, el DMA escribe datos dentro del PEPS y el serializador de transmisión los lee y los transmite. Durante recepción, la lógica deserializadora receptora escribe datos dentro del PEPS, los cuales son transferidos al almacenamiento temporal por medio del DMA local. La lógica de control del PEPS se usa para contar el número de octetos que se han almacenado, de manera que después de una cuenta prestablecida, el DMA puede empezar a accesar al NIC y escribir o leer datos a o desde el PEPS antes que ocurra un rebose o un déficit del PEPS.

El PLA de protocolo contiene la lógica responsable de la implementación del protocolo Ethernet, incluyendo recuperación por retransmisión aleatoria en caso de colición. También forma paquetes durante la transmisión y elimina los campos de preámbulo y sincronía durante recepción.

Como se indicó con anterioridad, el NIC administra dos canales de DMA de 16 bits uno local y el otro remoto. Durante recepción el DMA local se emplea para almacenar

paquetes en un espacio temporal, mientras que durante transmisión, el DMA local transfiere paquetes desde la memoria temporal al registro PEPS. Un segundo canal, el DMA remoto se usa para transferir datos entre el espacio temporal local y la memoria del sistema huésped. El DMA local y el remoto se controlan internamente, teniendo mayor prioridad el canal de DMA local. Ambos canales usan un reloj externo común para generar todas las señales de temporizado y control. El control del DMA remoto se efectúa a través de las señales comunes de petición del ducto.

El canal receptor de DMA local usa una estructura de cola circular, compuesta de memoria temporal de tamaño establecido de 256 octetos para el almacenamiento de paquetes recibidos. La localización del espacio temporal del receptor en forma de cola circular se programa mediante dos registros: el de inicio de página y el de fin página. Los paquetes Ethernet están compuestos de unos de tamaño pequeño y otros de tamaño mayor, así que el tamaño de la memoria de amortiguamiento "buffer" de 256 octetos proporciona un tamaño adecuado entre paquetes grandes y pequeños para el uso eficiente de memoria.

La asignación de espacios de memoria temporales para almacenamiento de paquetes está controlada por la lógica de administración del NIC, que proporciona tres funciones básicas: encadenamientos de espacios de memoria recibidos en paquetes grandes, recuperación de los espacios de memoria

cuando se eliminan, y la recirculación de páginas de espacio de memoria que han sido leídas por el sistema huésped.

En la inicialización, una porción de los 64 K del espacio de direcciones se reserva para el espacio de memoria receptor. Dos registros de ocho bits, el registro de inicio de dirección de página (PSTART) y el registro de fin de dirección de página (PSTOP) definen los límites físicos de dónde residen los espacios de memoria. El NIC trata la lista de espacios de memoria como una cola circular, cada vez que la dirección de DMA alcanza la dirección de fin de página, el DMA se reinicializa a la dirección de inicio de página.

IV.5.2 Formato de almacenamiento para paquetes recibidos.

La tabla IV describe el formato de almacenamiento seguido por el canal de DMA local para poner los datos en memoria en los microprocesadores del tipo 808X. Este formato se puede programar, dependiendo del tipo de procesador usado, utilizando el registro de configuración de datos contenido en la interfaz de conexión.

Tabla IV. Formato de almacenamiento para procesadores del tipo 808X.

Formato de almacenamiento.

AD15 AD8	AD7 AD0
Puntero al siguiente paquete.	Estado de recepción.
contador de octetos de de recepción 1	contador de de octetos de recepción 0
octeto 2	octeto 1

IV.5.3 Transmisión de paquetes.

El canal de DMA local se usa también para la transmisión de paquetes. Para esto, se asignan tres registros que controlan la transferencia, los cuales son: el registro de inicio de transmisión de página (TPSR), y los registros contadores de octetos transmitidos (TBCR0, TBCR1). Cuando el NIC recibe un mando para transmitir el paquete apuntado por estos registros, los datos contenidos en la memoria temporal se transladarán hacia el PEPS, como se requiere para una

transmisión. El NIC generará y adicionará los campos de preambulo, sincronía y CRC.

Para efectuar la transmisión, el NIC requiere que los paquetes se ensamblen contiguamente con el formato de la tabla V. El contador de octeto de transmisión incluye la dirección destino, dirección fuente, la longitud del campo y los datos. No incluye el preámbulo y el CRC. Cuando se trasmiten datos de longitud menor a 46 octetos, el paquete debe ajustarse al tamaño mínimo que es de 64 octetos. El responsable de la adición y remoción de estos octetos de relleno es el programador. Aún cuando la programática de la red es quien realmente lo realiza, ya que la operación de la red debe ser lo mas transparente posible al usuario.

Tabla V. Formato General para la transmisión de paquetes.

Contador de octetos TX	Dirección destino	6 octetos.
	Dirección fuente	6 octetos.
	Longitud de tipo	2 octetos.
	Dato	>= de 46 octetos.
	Relleno si dato < de 46 octetos.	

Antes de que la transmisión de comienzo, se deben inicializar los siguientes registros: el TPSR (Registro de inicio de transmisión) y TBCR0, TBCR1(registros contadores

de octetos transmitidos). Para iniciar la transmisión de paquetes se debe activar el bit TXP en el registro de mandos. Una vez que esto sucede, se limpia el registro de estado de transmisión y el NIC empieza la preatracción de datos por transmitir datos desde memoria (a menos que el NIC este transmitiendo en ese momento). Si el lapso de tiempo entre paquetes se ha acabado, el NIC empezará la transmisión.

Las condiciones que se deben cumplir para que se empiece a transmitir un paquete son:

1. Debe haber transcurrido un mínimo de 6.4 microsegundos desde que se transmitió el último paquete.
2. Al menos un octeto debe haber entrado al PEPS, lo cual indica que la primera transmisión se ha iniciado.
3. Si se ha detectado una colisión, el temporizador de retransmisión será cero.

En sistemas típicos, antes de que se terminen los 6.4 micro segundos de tiempo entre paquetes, el NIC ya ha prebuscado la primera emisión de octetos. El tiempo durante el cual el NIC transmite el preámbulo puede usarse para cargar el PEPS.

Si se detecta actividad en la red antes de que se haya almacenado un octeto en el PEPS, entonces el NIC se comportará como un receptor. En el caso de colisiones durante

la transmisión, la lógica de administración de espacios de memoria monitorea la circuitería transmisora para determinar si ha ocurrido una colisión. Si se ha detectado una colisión, la lógica de administración de memoria reiniciará el PEPS y restaurará los punteros de transmisión de DMA para efectuar la retransmisión del paquete. El bit COL (apendice B) en el registro TSR(registro de estado de transmisión) se activará y se incrementará el registro que lleva la cuenta del número de colisiones (NCR). Si se efectúan 15 retransmisiones en una colisión, ésta transmisión se abortará, y el bit ABT (apéndice B) en el registro TSR se activará. (El NCR presentará ceros si se ha dado un número excesivo de colisiones).

El formato de transmisión de paquetes para microprocesadores del tipo 808X lo ilustra la tabla VI y éste se define en el registro de configuración de datos.

Los bits BOS y WTS (apéndice B) del registro de configuración de datos se igualan a cero y uno respectivamente.

IV.5.4 DMA remoto.

El canal de DMA remoto se usa para ensamblar paquetes para transmisión y para eliminar paquetes recibidos del espacio de memoria de amortiguamiento receptor. Puede usarse también como un canal de DMA esclavo para movimiento de

bloques de datos o mandos entre la memoria huésped y el espacio de memoria de amortiguamiento local.

Tabla VI. Formato de transmisión para paquetes del tipo 808X.

D15 D8	D7 D0
DA1	DA0
DA3	DA2
DA5	DA4
SA1	DA0
SA3	DA2
SA5	DA4
T/L1	T/L0
DATA 1	DATA 0

El DMA remoto puede encontrarse en uno de tres modos de operación, estos son: escritura, lectura remota, y envío de paquetes.

La transferencia del tipo escritura remota se usa para mover bloques de datos desde la memoria del sistema a la memoria de almacenamiento temporal. En este caso el DMA remoto lee datos desde el puerto de entrada/salida y los escribe secuencialmente en el espacio de memoria local empezando en la dirección de inicio remota. Después de cada

transferencia, la dirección de DMA se incrementará y el contador se decrementará. El DMA se da por terminado cuando el contador de octetos remoto ha llegado a cero.

La lectura remota se usa para mover bloques de datos desde el espacio de memoria local a la memoria del sistema huésped. El DMA remoto leerá datos secuencialmente desde el espacio de memoria local, iniciando en la dirección de inicio remota, y escribirá datos al puerto de entrada/salida. Después de cada transferencia, la dirección de DMA se incrementará y el contador de se decrementará. El DMA termina cuando el registro contador de se hace cero.

El DMA remoto puede inicializarse automáticamente para transferir un paquete único desde el espacio receptor. La UCP inicia esta transferencia llevando a cabo un mando "envía paquete". El DMA se inicializará, al valor del registro apuntador de límite, y el par de registros contadores remotos se inicializarán al valor de los campos en el contador de recepción, los cuales se encuentran en el encabezado de cada paquete. Después de que el dato se ha transferido, el puntero límite se avanza para permitir que los espacios de memoria se usen para nuevos paquetes. La lectura remota se dará por terminada cuando el contador sea igual a cero. El DMA remoto estará listo, entonces, para leer el siguiente paquete del espacio de memoria receptor. Si el puntero de DMA rebasa el registro de fin de página, éste se reinicializará a la dirección de inicio de página. Esto permitirá al DMA remoto eliminar paquetes que hayan traslapado la parte superior del

espacio de memoria receptor.

Para que el NIC ejecute correctamente el mando de autoenvío, el registro contador remoto superior (RBCR1) debe cargarse inicialmente con 01h.

IV.5.5 Registros Internos.

Todos los registros internos del NIC son de 8 bits y están particionados en dos páginas. Cada página se puede seleccionar por medio de los bits PS0 y PS1 del registro de mando (apéndice B). Los bits RA0 a RA3 se usan para direccionar registros dentro de cada página. Los registros de la página 0 son aquellos que se accesan frecuentemente durante la operación del NIC, mientras que los registros de la página 1 se usan para su inicialización. La razón de particionar los registros, es para evitar el tener que efectuar dos ciclos de lectura/escritura en registros usados frecuentemente.

El mapa de direcciones de los registros es como el que se ilustra en la fígura 17.

La asignación de las direcciones y las páginas en que se encuentran se dan en el apéndice C. La descripción de cada uno de los registros se da en el apéndice B.

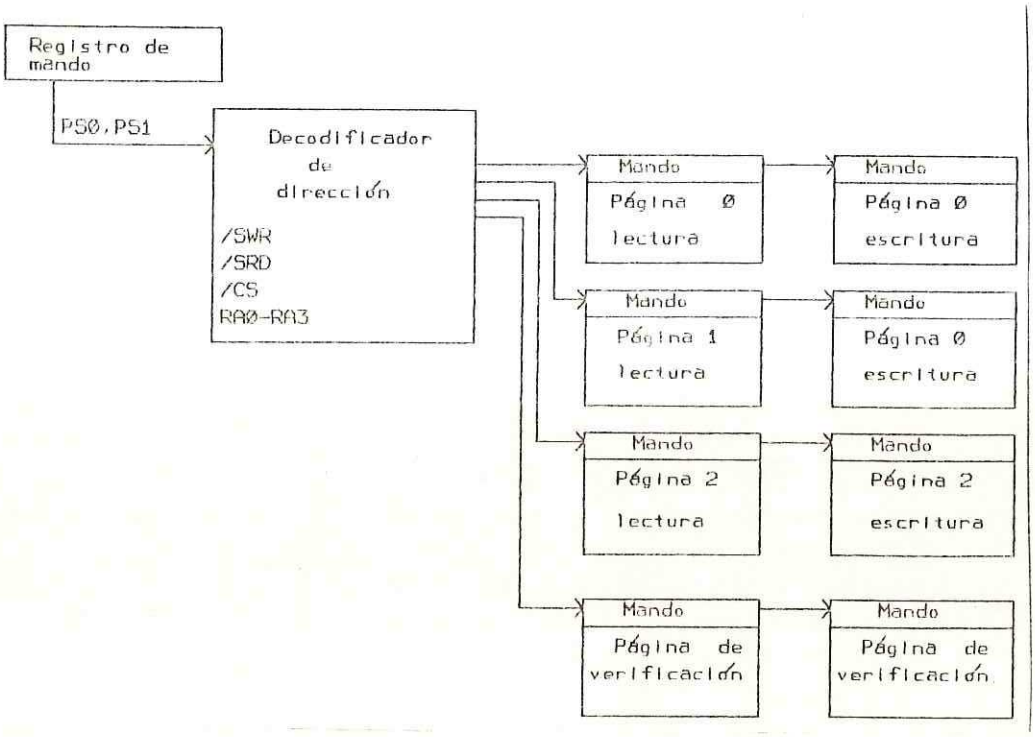


Figura 17. Mapeo de las direcciones de los registros internos del NIC.

IV.5.6 Registros de DMA.

Los registros internos de DMA se dividen en tres grupos, transmisión, recepción y DMA remoto. Los registros de transmisión se usan para inicializar el canal de DMA local durante la transmisión de paquetes, mientras que los registros de recepción se usan para inicializar el canal de DMA local durante la recepción de paquetes. Los registros de fin de página, inicio de página, página actual y límite, los usa la lógica de administración de espacios de memoria para supervisar el espacio de memoria receptor. Los registros de

DMA remoto se usan para inicializar el DMA remoto. Un esquema de ellos, con su tamaño se da en la figura 18.

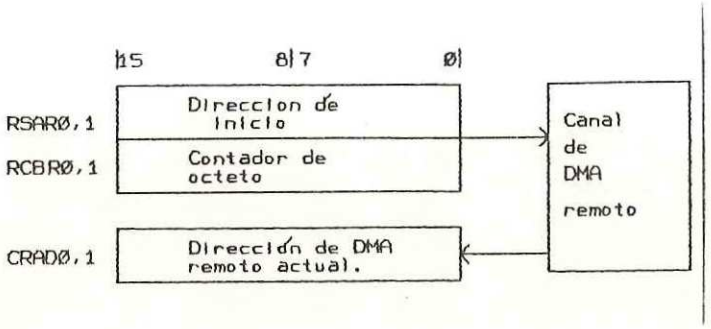


Figura 18. Registros de DMA remoto.

IV.5.7 Procedimientos de inicialización.

El NIC debe inicializarse antes de empezar la transmisión o recepción de paquetes desde la red. La inicialización eléctrica se efectua activando la línea de inicialización del gestor de red, esta acción limpia y fija los bits que se muestran en la tabla VII.

Tabla VII. Bits activados o inicializados en el proceso de inicialización.

Registro	bits reinicializados	bits activados
Registro de mando(CR)	TXP,STA	RD2,STP
Estado de Interrupción (ISR)		RST
Enmascaramiento de interrupción	todos los bits	
Control de datos(DCR)		LAS
Configuración para transmisión	LB1, LB0	

El NIC permanece en un estado ocioso hasta que se efectúa un mando de inicio por programación. Esto garantiza que ningún paquete será transmitido o recibido y que el NIC permanecerá como un dispositivo esclavo hasta que los registros internos apropiados hayan sido programados. Después de la inicialización, el bit STP del registro de mando será puesto a "0" y los paquetes podran ser recibidos y transmitidos.

La siguiente secuencia de inicialización es obligatoria:

1.- El registro de mando de programa se ubica en la página 0.

2.- Inicializar el registro de configuración de datos DCR con la configuración apropiada.

3.- Limpiar los registros contadores remotos (RBCR0,

RBCR1), esto es llenarlos con ceros.

4.- Inicializar el registro de configuración de recepción RCR a modo de monitor.

5.- Inicializar el registro de configuración de transmisión TCR.

6.- Inicializar el espacio de memoria receptor: Inicio de página igual al registro límite (BNRY) (Inicializar el registro de página actual con el mismo valor). El registro de fin de página (PSTOP) se inicializa en la posición final de la memoria de amortiguamiento en forma de cola circular.

7.- Limpiar el registro ISR (registro de estado de interrupción, ver apéndice B), llenándolo de unos.

8.- Inicializar el registro IMR (registro de máscara de interrupción).

9.- Ubicar el registro de mando del programa a la página 1. Inicializar la dirección física y el filtro multidestino.

i.- Los registros de dirección física, PAR0 - PAR5, se inicializan al valor de la dirección física asignada al nodo. (PAR0 - PAR5 son los registros de dirección física usados para comparar las direcciones destino de los paquetes de entrada, ya sea para aceptarlos o descartarlos).

ii.- Los filtros multidirección, MAR0 - MAR7, se programan de acuerdo a las direcciones múltiples especificadas que serán reconocidas por el nodo

(MAR0 - MAR7 son los registros que proporcionan el filtrado de direcciones multidestino).

iii.- Programar el registro de página actual haciéndolo igual al registro de inicio de página.

10.- Programar el registro de mando para su ubicación en la página 0, y efectuar una inicialización a STP y STA para poner en línea al NIC.

11.- Programar el RCR (registro de configuración de recepción).

Antes de recibir paquetes, el usuario especifica la localidad del espacio de memoria receptor. Este se programa en los registros de inicio y de fin de página. En suma los registros límite y de página actual deben inicializarse al valor del registro de inicio de página. Estos registros se modificarán durante la recepción de paquetes.

IV.5.8 Las funciones de gestión de la red.

Para lograr un mejor desempeño en una red de área local se requieren incorporar ciertas funciones de administración tales como: estadísticas de colisiones, mensajes abortados, etc. Para estas funciones el NIC proporciona los requerimientos mínimos para la administración de la red en mecamática. Los requerimientos restantes pueden satisfacerse

con contadores mediante programación. Existen tres eventos que empleando únicamente programación no podrían satisfacerse con contadores, durante la recepción de paquetes. Estos eventos son : errores de CRC, de alineamiento de marco, y paquetes perdidos.

Dado que los paquetes erroneos pueden ser eliminados, el estado asociado con estos paquetes se pierde a menos que la UCP pueda accesar el registro de estado de recepción antes de que el siguiente paquete arribe. En situaciones donde el siguiente paquete llega rápidamente. La UCP se queda sin oportunidad de hacer ésto, a no ser que se diseñe un espacio de trabajo especial. El NIC cuenta el número de paquetes con errores de CRC y alineamiento de marco, y para esto emplea contadores de 8 bits para reducir los traslapes. Los contadores generarán interrupciones siempre que se activen los bits más significativos, lo que da facilidades para que un programa pueda acumular las estadísticas de la red y reactivar los contadores, antes de que ocurra un rebose. Los contadores son limitados, así cuando uno de ellos alcanza un conteo de 192h, este se satura. Se proporciona un contador adicional para llevar el número de paquetes perdidos del DP8390 debido al rebose del espacio de memoria o encontrados fuera de línea. La estructura de los contadores se muestra en la figura 19.

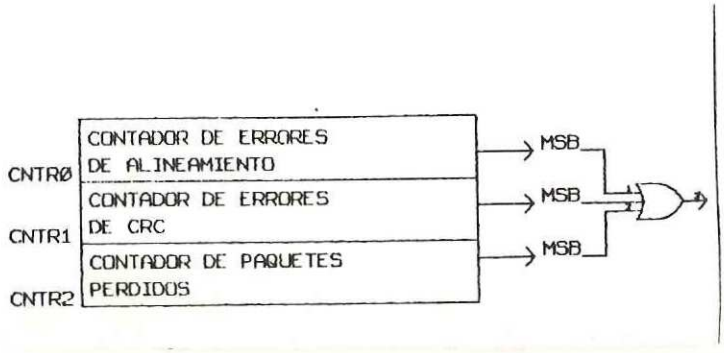


Figura 19. Estructura de contadores.

IV.5.9 Administración del ducto y su temporizado.

El NIC opera en tres modos posibles; ducto maestro (mientras efectúa el DMA), ducto esclavo (cuando lo accesa la UCP), y en estado ocioso, como lo ilustra la figura 20.

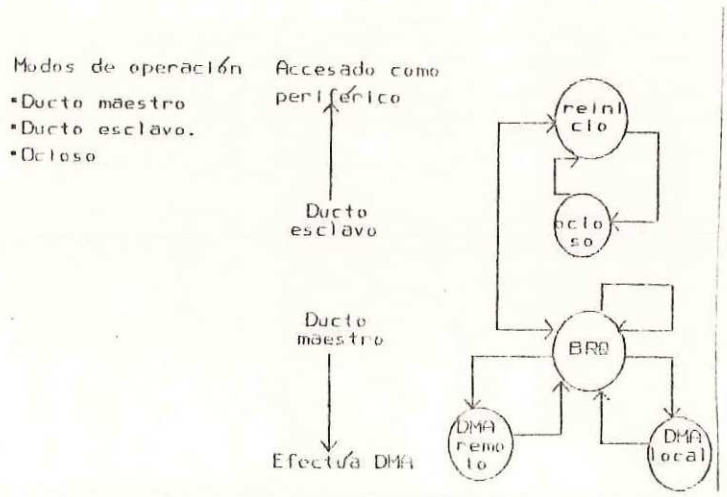


Figura 20. Modos de operación del NIC.

Inmediatamente después de un reinicio, el NIC se activa como un esclavo, lo cual implica que el receptor y el transmisor queden deshabilitados. El estado de reinicio puede volver a suceder bajo tres condiciones, por programación (con el mando STOP), el eléctrico (entrada de reinicio) o un error que aborte al receptor o al transmisor (rebose o deficit del PEPS). Después de la inicialización de registros, el NIC efectúa un mando de reinicio y entra a un estado de ocio. El NIC permanece en un estado de ocio hasta que no haya una solicitud de DMA. Este estado de ocio es alterado por un requerimiento desde el PEPS en el caso de transmisión o recepción, o desde el DMA remoto en el caso de operaciones de DMA. Después de adquirir el ducto en un intercambio BREQ/BACK, la transferencia de DMA local o remota se termina y el NIC entra nuevamente al estado de ocio.

IV.5.10 Temporizado de las transferencias de DMA.

El DMA puede programarse para los siguientes tipos de transferencia:

16 bits de direcciones, transferencia de 8 bits de datos.

16 bits de direcciones, transferencia de 16 bits de datos.

32 bits de direcciones, transferencia de 8 bits de datos.

32 bits de direcciones, transferencia de 16 bits de datos.

Las gráficas para cada uno de estos casos se da en las figuras 21, 22, 23, 24.

Todas las transferencias de DMA usan la línea BSCK como referencia de tiempo. Los modos de 16 bits de dirección requieren 4 ciclos BSCK, como lo indican las figuras 21 y 22.

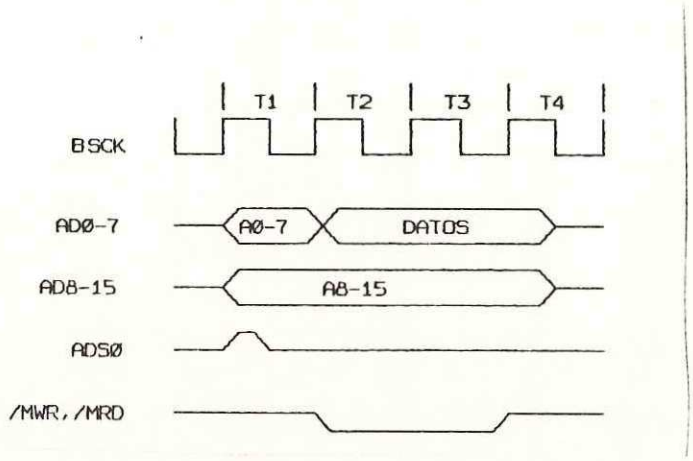


Figura 21. 16 bits de direcciones y 8 bits de datos.

IV.6 Características del esquema de modulación a usar en la interfaz.

Como la interfaz que se va a diseñar debe ser compatible con el esquema de modulación usado por la red de Digital Data de México (RDD), se dan a continuación las características

del tipo de modulación, considerando que la velocidad de transmisión de la tarjeta del presente proyecto será de 10 Megabits por segundo.

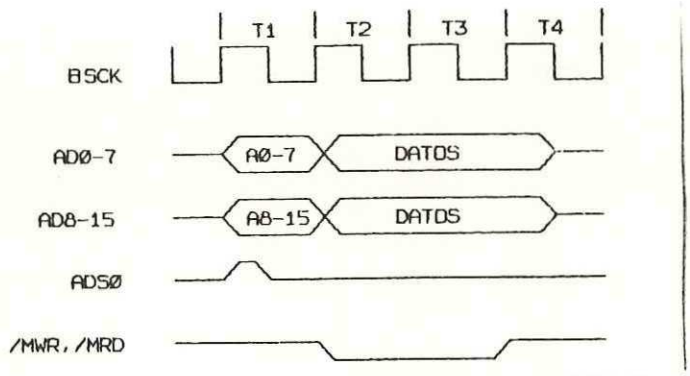


Figura 22. 16 bits de direcciones y 16 bits de datos.

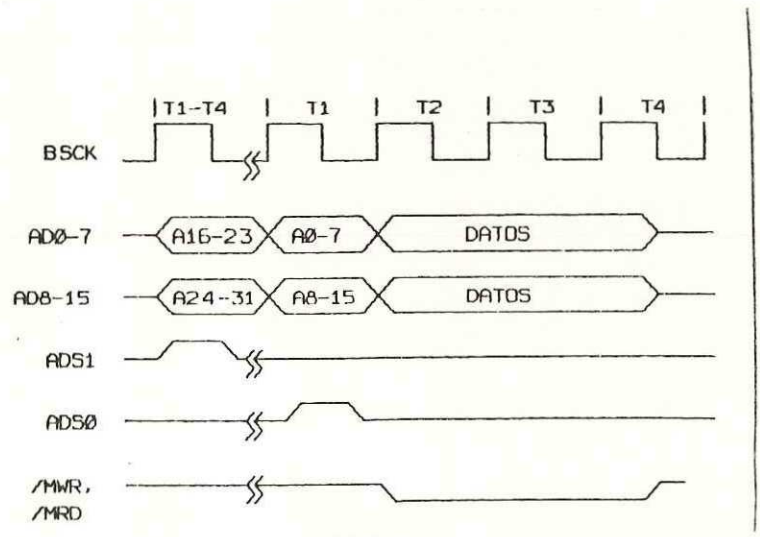


Figura 23. 32 bits de direcciones y 8 bits de datos.

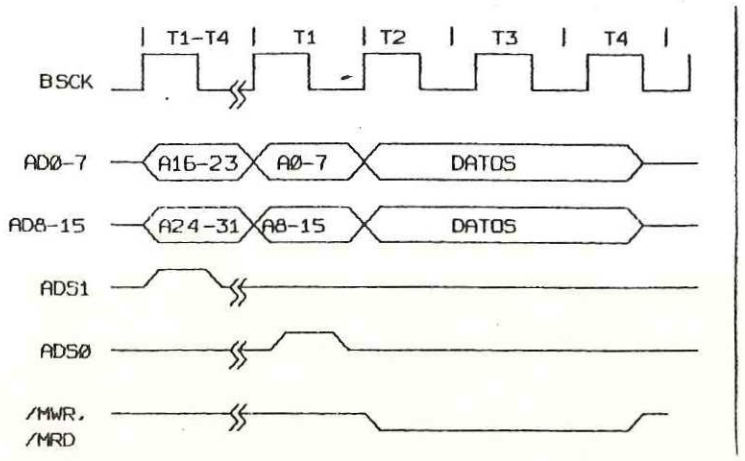


Figura 24. 32 bits de direcciones y 16 bits de datos.

IV.6.1 Descripción de la RDD

La RDD es una red de área local que emplea un método de acceso CSMA/CD bajo un esquema de modulación propiedad de DIDAMEX. Los nodos de la red comparten un par trenzado como medio de transmisión con una impedancia de 100 Ohms, el cual debe estar terminado en sus extremos por resistencias terminadoras de 100 Ohms (como se muestra en la figura 25). Lo anterior se requiere para evitar reflexiones de la señal al propagarse en el medio, y que origina degradación de los datos envíados.

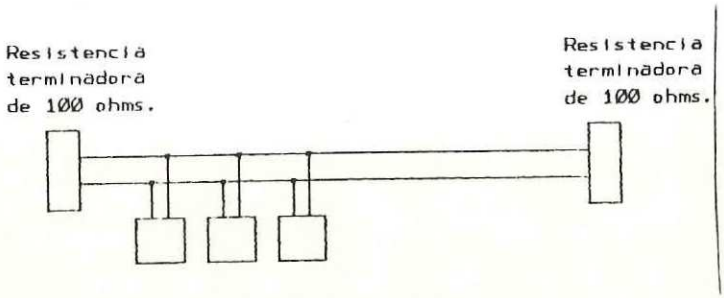


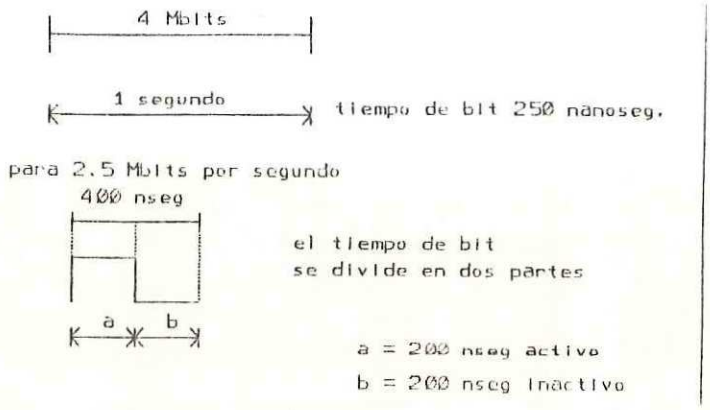
Figura 25. Conexión de resistencias terminadoras.

IV.6.2 Esquema de modulación.

La RDD emplea un esquema de modulación propietario diferencial RS422. Este esquema es autosincronizable, en el sentido que los datos llevan implicitamente un reloj, permitiendo que la secuencia de datos transmitida sea recuperada apropiadamente por el nodo receptor, siempre y cuando la distorsión sufrida durante su transporte por el medio transmisor se encuentre dentro de márgenes aceptables.

El esquema de modulación recibe datos no retorno a cero (NRZ) y los transforma de tal manera que en un alambre del par trenzado se transmiten los 'unos' como pulsos positivos respecto a la referencia, y en el otro alambre los 'ceros', también como pulsos positivos.

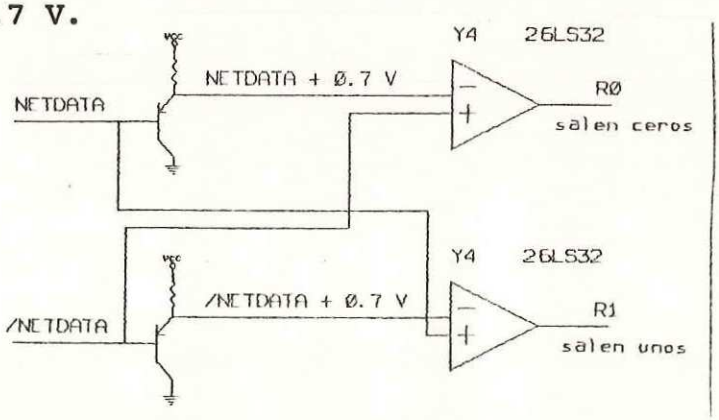
La duración de cada pulso es la mitad del tiempo del bit, la otra mitad, el dispositivo trasmisor se abstiene de poner señal eléctrica en la red. Lo anterior puede verse mas claro en la fígura 26.



Fígura 26. Duración de cada pulso.

IV.6.3 Frente de recepción recomendado.

La fígura 27 muestra un esquema de la forma de recepción recomendado para recobrar los datos diferenciales encontrados en la RDD. Los transistores permiten una inmunidad al ruido de unos 0.7 V.



Fígura 27. Frente de recepción.

IV.6.4 Detección de colisión.

La detección de colisión se efectua midiendo el ancho de los pulsos de reloj recobrado en la red. Se dictamina que hay una colisión, si un ancho de pulso medido excede en aproximadamente 60% al ancho de pulso nominal. Entonces el ancho de pulso que define una colisión, para nuestro caso de transmisión Ethernet es el siguiente:

TASA DE TRASMISION	ANCHO DE PULSO NOMINAL	COLISION
5.0 MBits	100 nseg	si >160 nseg.

La justificación para detectar la colisión de esta manera se basa en el hecho que cuando dos nodos o más estan transmitiendo simultaneamente, la señal eléctrica resultante es la suma de las contribuciones de cada uno de los nodos individuales, y, debido al esquema de modulacion empleado. Esta señal resultante tiene la característica de poseer un ancho de pulso mayor al nominal a menos que los nodos participantes estén transmitiendo la misma información y se encuentren en fase.

Para asegurar que no pueden existir dos nodos que estén transmitiendo datos en fase y no se pueda detectar colisión mediante este esquema, la fase de los datos transmitidos cambia al azar, cada vez que se transmite un nuevo octeto.

IV.6.5 Señal de Congestión "JAM"

Adicionalmente a los datos modulados, existe otra señal que puede ser transmitida por la red. Esta señal se denomina JAM y es transmitida por un nodo cuando éste detecta algún problema y quiere llamar la atención de todos los nodos conectados a la red a fin de que éstos sepan de que el mensaje que trataba de transmitirse en ese momento sufrió algún deterioro y no fué recibido apropiadamente, por lo que deberá ser retransmitido nuevamente. La señal de JAM es transmitida por un nodo conectado a la red cuando detecta alguno de los siguientes eventos: colisión, error en los datos, receptor no listo.

Esta señal consiste en un pulso positivo transmitido por la línea de los ceros que tiene una duración de aproximadamente 30 Mseg. Debido a que el ancho de pulso de esta señal es muy superior al ancho de pulso del reloj nominal de los datos normales, la señal de JAM, al ser recibida por otro nodo, necesariamente activará su detector de colisión, y esto hará a su vez que la tarjeta en cuestión genere su propia señal de JAM. El resultado de esto es que se genera una reacción en cadena en la que todos los nodos terminan generando la señal de JAM, y en consecuencia la actividad en la red se suspende momentáneamente.

De lo anterior se desprende que en un momento dado, la red puede estar en cualquiera de los dos estados siguientes:

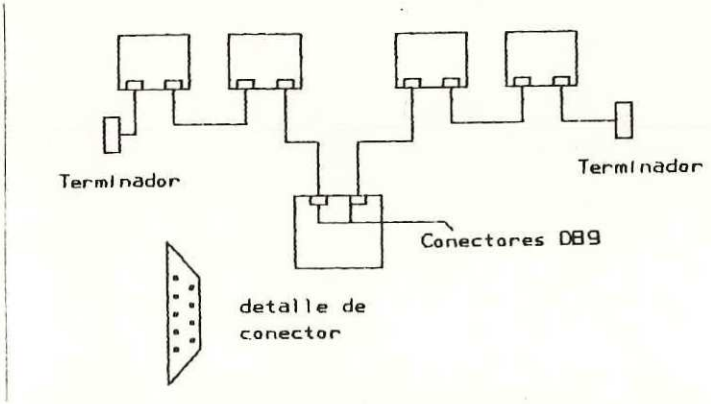
ocupada, ociosa.

A su vez, si la red esta comprometida, la señal que este ocupándola puede ser una transmisión normal de datos o una señal de JAM.

Si la red esta ociosa, es por que momentáneamente no existe actividad eléctrica en el ducto y está disponible para que un nodo determinado pueda empezar a transmitir datos a través del medio de transmisión.

Especificaciones mecánicas y eléctricas.

La red utiliza conectores DB9 para su conexión, los cuales se emplean en una configuracion de encadenamiento tipo "encadenados por prioridades" según se ve en la fígura 28. La asignación de las puntas en los conectores DB9 se presenta en la Tabla VIII.



Fígura 28. Conectores DB9.

Tabla VIII. Asignación de puntas del conector de red.

Señal	punta	Descripción
NETDATA	1	Señal diferencial de datos.
/NETDATA	2	Señal diferencial de datos.
GND	5	Referencia.
CHASSIS GND	9	Tierra del equipo.

Los datos trasmitidos son manejados eléctricamente por un dispositivo RS422 y DS26LS31CN de "National Semiconductor" o equivalente. La estructura de transmisión preferida para le RDD se muestra en la figura 29.

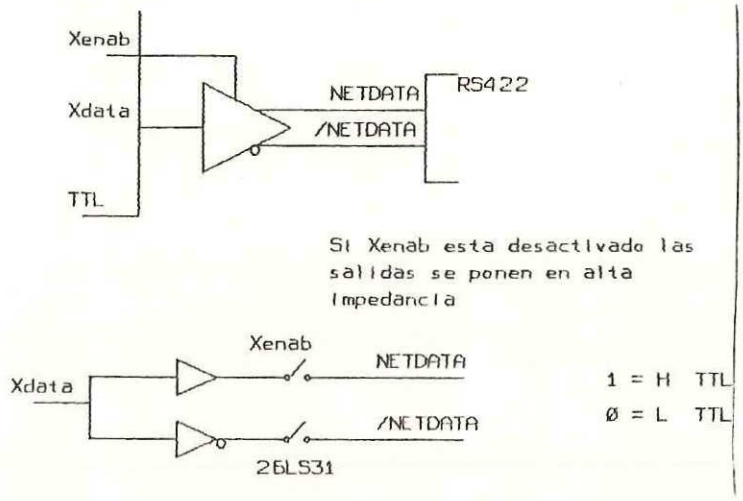


Figura 29. El frente de transmisión.

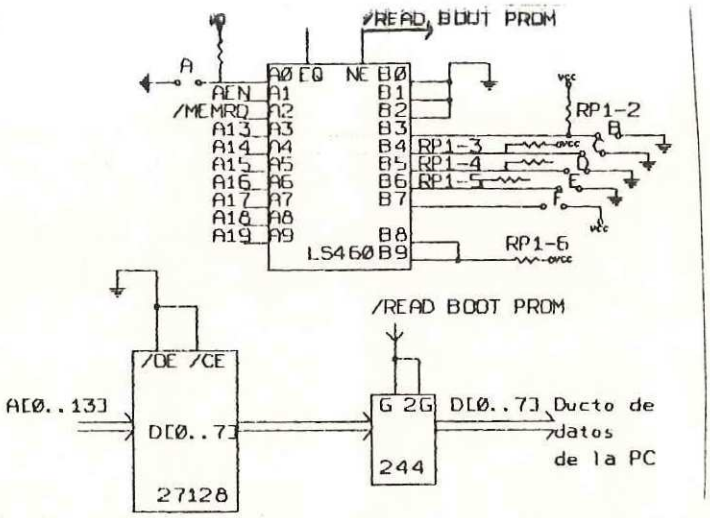
IV.7 El arranque remoto.

Las microcomputadoras conectadas a la red pueden hacer el arranque remoto desde un disco de red (servidor de

archivos) mediante un PROM de inicio remoto.

Este PROM de inicio remoto se debe insertar en cada una de las tarjetas que se desea tengan el cargado remoto.

Al instalar el arranque remoto se debe habilitar el reinicio remoto y asegurarse que la direccion base se ha fijado. La fígura 30 ilustra la conexión del PROM.



Fígura 30. Conexión del PROM de inicio remoto.

IV.8 Diagrama de conexión de la tarjeta de red.

El esquema se ilustra en el apéndice F.

IV RESULTADOS Y CONCLUSIONES.

En este trabajo se diseñó y construyó una interfaz de red local de datos compatible con el protocolo de comunicación Ethernet con las siguientes características:

Velocidad de transmisión: 10 megabits por segundo.

Medio de transmisión: Par telefónico.

Esquema de modulación: Esquema de modulación de Digital Data de México S.A. de C.V.

Compatible con el sistema programático de la compañía Novell Inc.

Las tablas siguientes resumen estadísticas obtenidas al comparar la operación de redes de computadora con cable telefónico con una red que use el cable coaxial. La rapidez de señalización fué de 10 Megabits por segundo.

Tabla IX. Separación máxima entre microcomputadoras conectadas.

Red	separación máxima (mts.)
LattisNet	100
HP StarLAN 10	250
3Com 10-Mbps	100
DIDAMEX	100
Novell(coaxial)	500

Las distancias anteriores se obtuvieron sin instalar

repetidores entre equipo y equipo en las interfaces de estas compañías fabricantes.

Para hallar la velocidad de operación de la red se procesó un programa que crea un archivo secuencial, y efectúa los procesos de lectura y escritura. Hace lo mismo con archivos de acceso aleatorio, los resultados se dan en la tabla X.

Tabla X. Operación de la red bajo carga.

Red	tiempo con 1 estación (segundos)
LattisNet	278
HP StarLAN 10	280
3Com 10-Mbps	283
DIDAMEX	310
Novell(coaxial)	260

La velocidad de acceso al disco se calculó haciendo lecturas y escrituras a un archivo de 100 K octetos, usando registros de 1 K de tamaño. Los números ilustrados en la tabla XI indican el tiempo total necesario para efectuar estas operaciones.

Tabla XI. Tiempo de acceso a disco.

Red	tiempo con 1 estación (segundos)
LattisNet	142
HP StarLAN 10	143
3Com 10-Mbps	142
DIDAMEX	144
Novell(coaxial)	140

El sistema programático procesado en todas las máquinas anteriores para la instalación de la red es el de la compañía Novell versión 2.0a, con servidoras IBM PC AT de 8 MHz.

El conjunto de programas necesarios para operar con una red es, por su complejidad, motivo de otro tema de investigación.

De acuerdo a los resultados expuestos este diseño presenta varias ventajas sobre productos existentes del tipo Ethernet que usan el cable coaxial como medio de comunicación. Entre éstas se pueden mencionar menor costo del producto y de instalación, ya que para su operación se aprovecha la infraestructura de conexión telefónica existente en el sitio en donde se instale la red.

La ventaja económica se incrementa si consideramos que el costo de los componentes usados en el frente de recepción es menor que los usados en una tarjeta que use circuitos integrados que tengan que efectuar la decodificación del

código Manchester, como los usados en las tarjetas de tipo Ethernet con el cable coaxial.

Por las anteriores características del producto, este es atractivo en el mercado, y actualmente está en vías de su comercialización a gran escala por la compañía Digital de Data de México.

Entre las mejoras que pueden hacerse al producto está la de modificar el esquema de modulación para permitir una mayor distancia de conexión entre las microcomputadoras más alejadas entre si. Esta mejora, está fuera del objetivo de éste trabajo, pero será realizada en un proyecto posterior. Por otra lado, para la mejor comercialización de este producto, se requiere el desarrollo de una serie de productos alternos que resuelvan muy diversos problemas, tales como interconexión con redes Ethernet de cable coaxial, o de otro tipo. Estos productos serán desarrollados a su tiempo, por elementos de la compañía Digital Data de México.

LITERATURA CITADA.

Aaron M. Tanenbaum, Moshe Augenstein, 1983, Prentice - Hall, Inc., Englewood Cliffs, New Yersey, 465 pp.

Andrew S. Tanenbaum, 1981, Computer Networks, Prentice - Hall, Inc., Englewood Cliffs, New Yersey, 566 pp.

McNamara John E., 1985, Local Area Networks, Digital Press., Massachusets, 165 pp.

N. Chorafas Dimitris, 1984, Designing & Implementing Local Area Networks, McGraw-Hill Book Company., Peterborough, 346 pp.

National Semiconductor Corporation, 1988, Advanced Peripherals, Data Communications, Local Area Networks, UARTS, printed in U.S.A.

National Semiconductor Corporation, 1986, Advanced Peripherals, IEEE 802.3, Local Area Networks Guide, printed in U.S.A.

National Semiconductor Corporation, 1986, DP839EB Cheper/Ether Kit, printed in U.S.A.

Ross E. J., 1977, Modern Digital Communications, Tabb Books., printed in U.S.A., 345 pp.

Shoch J. F., Y. K. Dalal, D. D. Redell, 1982, Ethernet 1 - 31, in Selected Reprints Local Area Networks, IEEE Computer Society, Ney York, 496 pp.

Stallings William, 1985, Data And Computer Communications, McMillan Publishing Company, New York, 594 pp.

Stan Schatt, 1987, Understanding Local Area Networks, Howard W. Sams & Company, Indianapolis, Indiana, 276 pp.

APENDICE A

DESCRIPCION DE LAS FUNCIONES DE LAS PATAS DEL DP8390.

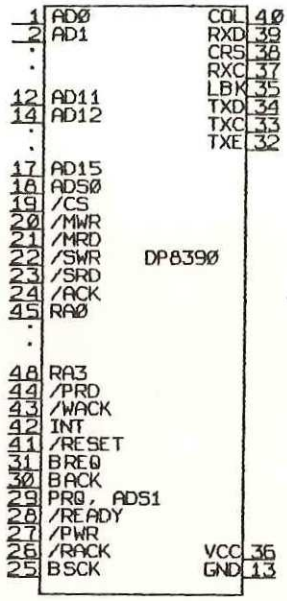


Figura 31. Diagrama de conexión del DP8390.

Conexiones de la interfaz con el ducto.

Símbolo: AD0 - AD15.

No. de patas : 1 - 12 y 14 - 17.

Tipo de función: Entrada/ salida, inactivo.

Descripción: Ducto de datos y direcciones multicanalizado.- Estando el DMA inactivo permiten el acceso a los registros del DP8390, con el DMA inactivo, /CS en bajo y /ACK retornados desde el NIC. Las patas AD0 - AD7 se usan para

leer/escribir los registros de datos y las patas /SRD, /SWR se usan para seleccionar la dirección de transferencia. AD8 - AD15 flotan durante transferencias de entrada/salida. Ducto maestro cuando se da la señal BACK.

Durante el ciclo de memoria T1 AD0 - AD15 contienen direcciones.

Durante t2, t3, t4 AD0 - AD15 contiene datos (modo de transferencia de palabra).

Durante t2, t3, t4 AD0 - AD7 contienen datos, AD8 - AD15 contienen direcciones (modo de transferencia de octeto).

La dirección de la transferencia esta indicada por el NIC mediante las líneas /MWR, y /MRD.

Símbolo: ADSO.

No. de pata: 18.

Función: Entrada/salida, inactivo.

Descripción: habilitador de dirección 0.

Entrada con el DMA inactivo y /CS en bajo, atrapan las entradas RA0-RA3 sobre el flanco de caída. Si esta en alto, el dato presente en RA0-RA3 fluíra a través del candado.

Salida cuando es ducto maestro, atrapa los bits A0 - A15 para memoria externa, durante tansferencias de DMA.

Símbolo: /CS.

No. de pata: 19.

Funcion: Entrada.

Descripción: Selector de circuito.- Coloca el controlador en modo esclavo para que el microprocesador accese los registros internos. Debe ser valido a través de toda la porción del

ciclo del ducto. RA0-RA3 se usan para seleccionar los registros internos. /SWR y /SRD seleccionan la dirección de transferencia de los datos.

Símbolo: /MWR.

No. de pata: 20.

Función: Salida, inactivo.

Descripción: Habilitador de escritura maestra.- Habilitador para transferencias de DMA, activo en bajo durante los ciclos de escritura a memoria (t2, t3, tw). El flanco de subida coincide con la presencia de datos de salida válidos. Permanece en alta impedancia hasta que la señal BACK se da.

Símbolo: /MRD.

No. de pata: 21.

Función: O, Z.

Descripción: Habilitador de lectura maestro.- Habilitador para transferencias de DMA, activo durante ciclos de lectura (t2, t3, tw) para el espacio de memoria de almacenamiento temporal. La entrada de datos debe ser válida en el filo de subida del /MRD. Esta señal está en alta impedancia hasta que se genera la señal BACK.

Símbolo: /SWR.

No. de pata: 22.

Función: Entrada.

Descripción: Habilitador de escritura esclavo.- habilita desde el UCP para escribir dentro de un registro interno seleccionado por RA0 - RA3.

Símbolo: /SRD.

No. de pata: 23.

Función: Entrada.

Descripción: Habilitador de lectura esclavo.- habilitación desde la UCP para leer el contenido de un registro interno seleccionado por RA0 - RA3.

Símbolo: /ACK.

No. de pata: 24.

Función: Salida.

Descripción: Señal de reconocimiento.- Activo en bajo cuando el NIC concede el acceso a la UCP. Se usa para insertar estados de espera a la UCP hasta que el NIC se sincronize para una operación de lectura o escritura a registros.

Símbolo: RA0 - RA3.

No. de pata(s) : 45 - 48.

Función: Entrada.

Descripción: Dirección de registros.- Estas cuatro patas se usan para seleccionar un registro para leer o escribir. El estado de éstas entradas se ignora cuando el NIC no está en modo esclavo. (/CS en alto).

Símbolo: /PRD.

No. de pata: 44.

Función: Salida.

Descripción: Lectura de puerto.- Habilita el dato desde el cerrojo externo en el ducto local durante un ciclo de escritura de memoria a la memoria local (operación de escritura remota). Esto permite una transferencia asíncrona

de datos desde la memoria del sistema a la memoria local.

Símbolo: /WACK.

No. de pata: 43.

Función: Entrada.

Descripción: Conocimiento de escritura.- Llevado a cabo del sistema al NIC para indicar que el dato se ha escrito en el cerrojo externo. El NIC empezará un ciclo de escritura para colocar el dato en memoria local.

Símbolo: INT.

No. de pata: 42.

Función: Salida.

Descripción: Indica que el NIC requiere atención de la UCP despues de recepción, transmisión o fin de transferencias de DMA. La interrupción se desactiva escribiendo al ISR. Todas las interrupciones son enmascarables.

Símbolo: /RESET.

No. de pata: 41.

Función: Entrada.

Descripción: Reinicio.- Es activa en bajo y coloca el NIC en modo de reinicio inmediatamente, no se transmiten o reciben paquetes hasta que se active el bit STA. Afecta los registros de mando, de mascara de interrupción, de configuración de datos, y de configuración para transmisión. El NIC ejecutará una operación de reinicio dentro de los 10 ciclos de BUSK.

Símbolo: BREQ.

No. de pata: 31.

Función: Salida.

Descripción: Petición de ducto.- Es una señal activa en alto usada para solicitar el uso del ducto para transferencias de DMA. Esta señal se genera automaticamente cuando el PEPS necesita atención.

Símbolo: BACK.

No. de pata: 30.

Función:entrada.

Descripción.- Reconocimiento para uso del ducto.- Señal activa en alto, e indica que la UCP ha concedido el ducto al DP8390. Si se desea un acceso inmediato al ducto BREQ debe conectarse a BACK. Fijando BACK a Vcc, se generará un conflicto.

Símbolo: PRQ, /ADS1.

No. de pata: 29.

Función: Salida, Z.

Descripción: Petición de puerto/Habilitador de dirección 1. Modo de 32 bits.- Si LAS esta activo en el registro de configuración de datos, esta linea se programa como ADS1. Se usa para habilitar las direcciones A16 - A31 dentro del cerrojo externo. (A16 - A31 son las direcciones establecidas almacenadas en RSAR0, RSAR1.) ADS1 permanecerá en alta impedancia hasta que se reciba BACK.

Modo de 16 bits.- Si LAS no esta activo en el registro de configuración de datos, esta línea se programa como PRQ y se usa para transferencias de DMA remoto. En este modo PRQ será una salida lógica normalizada.

Nota: Esta línea estará en alta impedancia hasta que el registro de configuración de datos se programe.

Símbolo: /READY.

No. de pata: 28.

Función: Entrada.

Descripción: Esta señal se activa en alto para insertar estados de espera durante transferencias de DMA. El NIC verificará esta señal en t3 durante transferencias de DMA.

Símbolo: /PWR.

No. de pata: 27.

Función: Salida.

Descripción: Escritura a puerto.- Se usa para atrapar los datos desde el NIC al cerrojo externo para transferencias a la memoria huésped durante transferencias de lectura remota. El filo de subida de /PWR coincide con la presencia de un dato válido en el ducto local.

Símbolo: /RACK.

No. de pata 26.

Función: Entrada.

Descripción: Reconocimiento de lectura. Indica que el DMA del sistema o la UCP huésped ha leído el dato colocado en el cerrojo externo por el NIC. El NIC empezará un ciclo de lectura para cargar el contenido del cerrojo.

Símbolo: BSCK.

No. de pata: 25.

Función.- Entrada.

Descripción: Este reloj se usa para establecer el período de ciclo de memoria de DMA. Se usan cuatro ciclos (t1, t2, t3, t4) por ciclo de DMA. Las transferencias pueden extenderse por un incremento en BSCK usando la entrada /READY.

Conexiones de la Interfaz de red.

Símbolo: COL.

No. de pata: 40.

Función: entrada.

Descripción: Detección de colisión.- Esta línea se activa cuando se ha detectado una colisión en el cable coaxial. Durante transmisión se "monitorea" despues de que los campos de preámbulo y sincronía se han transmitido. En el fin de cada una de las transmisiones esta linea se monitorea constantemente para detectar colisiones por el detector de colisión (CD Heartbeat). Símbolo: RXD.

No. de pata: 39.

Función: entrada.

Descripción: Recepción de datos.- Dato serie NRZ, recibido desde el DP8391 (SNI), temporizado dentro del NIC en el filo de subida de RXC.

Símbolo: CRS.

No de pata: 38.

Función: entrada.

Descripción: Verificador de portadora.- Señal proporcionada

por el SNI, e indica que la portadora esta en el coaxial. Señal activa en alto.

Símbolo: RXC.

No. de pata: 37.

Función.- entrada.

Descripción.- Reloj resincronizado desde el DP8391 usado para el temporizado de datos desde el SNI dentro del NIC DP8390.

Símbolo: LBK.

No. de conexión: 35.

Función: Salida.

Descripción: Salida activa en alto cuando el NIC se programa para hacer una prueba de enlaces en el SNI. Esta salida conecta directamente con la conexión de pruebas de enlace (LBK) en el SNI DP8391.

Símbolo: TXD.

No. de conexión: 34.

Función: Salida.

Descripción: Transmisión de datos.- Dato serie NRZ de salida al DP8391 SNI. El dato es válido en el filo de subida de TXC.

Símbolo: TXC.

No. de conexión: 33.

Función: Entrada.

Descripción: Reloj de transmisión.- Reloj usado para proporcionar temporizado para operación interna y para desplazar bits fuera del serializador transmisor. TXC es nominalmente un reloj de 10 MHz proporcionado por el SNI.

Símbolo: TXE.

No. de pata: 32.

Función: Salida.

Descripción: Habilitador de Transmisión.- Esta salida se activa cuando el primer bit del paquete es valido en TXD y va hacia abajo despues de que el último bit del paquete es temporizado fuera de TXD. Esta señal se conecta directamente con el DP8391 (SNI). Señal activa en alto.

Conexiones de Fuente de Poder.

Símbolo: Vcc.

No. de pata: 36.

Símbolo: GND.

No. de pata: 13.

Descripción: Se requieren +5V DC. Se sugiere que se conecte un capacitor entre estas dos patas. Es esencial proporcionar una vía a tierra para la conexión GND, con la menor impedancia posible.

APENDICE B

DESCRIPCION DE REGISTROS INTERNOS DEL DP8390.

El Registro de mando (CR).- Se encuentra en 00h y esta disponible en lectura/escritura.

El registro mando se usa para iniciar transmisiones, habilitar o deshabilitar operaciones de DMA y para la selección de registros de página. Para llevar a cabo un mando el microprocesador fija los bits correspondientes RD2, RD1, RD0, TXP. Los mandos adicionales no deben habilitar a estos bits hasta que el mando de inicio se haya terminado y el NIC haya rehabilitado estos bits. Los cuatro bits restantes PS1, PS0, RD2, y STP, pueden activarse en cualquier momento.

7	6	5	4	3	2	1	0
PS1	PS0	RD2	RD1	RD0	TXP	STA	STP

Bit	Símbolo	Descripción
D0	STP	STOP.- Mando de inicialización por programación. Deja al controlador fuera de línea, de manera que inhibe la recepción y transmisión de mensajes. Cualquier recepción o transmisión en proceso

		continuará hasta su término antes de entrar en el estado de reinicio. Para salirse de este estado, el bit STP debe reinicializarse y el bit STA se debe fijar en alto. El reinicio por programación se ejecutará sólo cuando se indique en el ISR, activándose en 1. El bit STP se activa en alto.
D1	STA	START.- Este bit se usa para activar el NIC después del encendido o cuando el NIC ha sido colocado en modo de reinicialización por programación o por un error. El bit STA se activa en bajo.
D2	TXP	Transmisión de paquete.- Este bit se debe activar para iniciar la transmisión de un paquete. TXP se reinicializa internamente después de que la transmisión se termina o ésta se aborta. Este bit debe activarse solo después de que el contador de octetos de transmisión y los registros de inicio de página de transmisión se han programado.
D3,D4,D5	RD0 RD1 RD2	Mando de DMA remoto.- Estos bits codifican la operación del canal de DMA. RD2 puede activarse para abortar cualquier mando de DMA remoto en proceso, RD2 es reinicializado por el NIC cuando

un DMA remoto se ha terminado. Los registros contadores de octeto remoto deben limpiarse cuando un DMA remoto se ha abortado. La dirección de inicio remota no se restaura a la dirección de inicio si el DMA remoto se aborta.

RD2	RD1	RD0	
0	0	0	no permitido
0	0	1	lectura remota
0	1	0	escritura remota
0	1	1	envío de paquete
1	x	x	aborta/termina DMA remoto

D6,D7 PS0 PS1 Selección de página. Bits que seleccionan a cual registro de página se tiene acceso con las direcciones RA0-3.

PS1	PS0	
0	0	página de registro 0.
0	1	página de registro 1.
1	0	página de registro 2.
1	1	reservado.

El registro de estado de interrupción (ISR).- Se encuentra en la dirección 07h en lectura/escritura.

Este registro es accesado por el procesador huésped para determinar la causa de una interrupción. Cualquier

interrupción puede enmascararse en el registro de máscara de interrupción (IMR). Los bits de interrupción individuales se limpian escribiendo un uno en el bit correspondiente del ISR. La señal INT se mantiene activa tanto tiempo como la señal enmascarada este activa, y no se desactivará hasta que los bits enmascarados en éste registro hayan sido removidos. El ISR debe limpiarse después de encender escribiendo en él unicamente unos.

7	6	5	4	3	2	1	0
RST	RDC	CNT	OVW	TXE	RXE	PTX	PRX

Bit	Símbolo	Descripción
D0	PRX	Recepción de paquete.- Indica que se recibió un paquete libre de errores.
D1	PTX	Paquete transmitido.- Indica que se transmitió un paquete sin errores.
D2	TXE	Error en la recepción.- Indica el tipo de error con que se recibió uno de los paquetes y éstos pueden ser: - Error de CRC. - Error de alineamiento de forma. - Rebose en el PEPS. - Paquete perdido.
D3	TXE	Error en transmisión.- Se activa cuando se

		ha transmitido un paquete con uno o más de los siguientes errores. - No. de colisiones excesivo. - Deficit en el PEPS.
D4	OVW	Precaución en sobreescritura.- Se activa cuando la capacidad del espacio de memoria de respaldo receptora se han excedido. (el DMA local ha alcanzado el puntero límite).
D5	CNT	Contador de rebose.- Se activa cuando el bit más significativo de uno o más contadores de la red se han activado.
D6	RDC	DMA remoto completo.- Se activa cuando la operación de DMA remota ha culminado.
D7	RST	Estado de reinicio.- Se activa cuando se reinicia el NIC, esto ocurre cuando un mando de inicio se aplica en el registro CR. La escritura a este bit no tiene efecto.

Registro de Máscara de Interrupción(IMR).- Se encuentra en la dirección 0fh a escritura.

Este registro se usa para enmascarar interrupciones. Cada uno de los bits máscara corresponde a un bit en el registro de estado de interrupción(ISR). Si un bit de máscara

de interrupción se activa, una interrupción se llevará a cabo siempre y cuando el bit correspondiente en el ISR esté activo. Si cualquier bit en el IMR se activa en bajo, la interrupción no ocurrirá cuando el bit correspondiente en el ISR esté activo. El IMR activa todos sus bits en bajo.

7	6	5	4	3	2	1	0
---	RDCE	CNTE	OVWE	TXEE	RXEE	PTXE	PRXE

Bit	Símbolo	Descripción
D0	PRXE	Habilitador de Interrupción de Paquete Recibido. 0: Interrupción deshabilitada. 1: Habilita interrupciones cuando un paquete se ha recibido.
D1	PTXE	Habilitador de Interrupción para paquete transmitido. 0: Interruptor deshabilitado. 1: Habilita interrupciones cuando un paquete es transmitido.
D2	RXEE	Habilitador de Interrupción para errores de recepción. 0: Interrupción deshabilitada. 1: Habilita interrupciones cuando se ha recibido un paquete con error.

D3	TXEE	Habilitador de Interrupción para errores en transmisión. 0: Interrupción deshabilitada. 1: Habilita interrupciones cuando ocurre un error en la transmisión de paquete.
D4	OVWE	Habilitador de Interrupción para prevención de sobreescritura. 0: Interrupción deshabilitada. 1: Habilita interrupción cuando la lógica de administración de memoria de amortiguamiento no tiene suficiente espacio de memoria para almacenar paquetes entrantes.
D5	CNTE	Habilitador de Interrupción para contador de rebose. 0: Interrupción deshabilitada. 1: Habilita la interrupción cuando el bit más significativo de uno o más de los contadores de estadísticas de la red se ha activado.
D6	RDCE	Habilitador de Interrupción para DMA completo. 0: Interrupción deshabilitada. 1: Habilita interrupciones cuando una transferencia de DMA remota ha culminado.

D7	reservado	reservado.

Registro de Configuración de Datos (DCR) .- Se encuentra en la dirección 0eh a escritura.

Este registro se usa para programar el NIC para una interfaz de memoria de 8 o 16 bits, selecciona el orden del octeto en aplicaciones de 16 bits y establece los límites del PEPS. El DCR debe inicializarse antes de cargar los registros contadores de octetos remoto. El bit LAS se activa en el encendido.

7	6	5	4	3	2	1	0
---	FT1	FT0	ARM	BMS	LAS	BOS	WTS

Bit	Símbolo	Descripción
D0	WTS	Seleccionador de Transferencia depalabra. 0: Selecciona la transferencias de DMA con un ancho de octeto. 1: Selecciona transferencias de DMA con un ancho de dos octetos. WTS establece si la transferencia va a ser de ancho de octeto o de dos octetos para transferencias de DMA local o remota.
D1	BOS	Selección del orden del octeto.

0: El octeto más significativo se coloca en AD15-AD8 y el menos significativo en AD7-AD0. (microprocesadores del tipo 32000, 8086).

1: El octeto más significativo se coloca en AD7-AD0 y el menos significativo en AD15-AD8. (microprocesadores de la familia 6800).

Se ignora cuando WTS está en bajo.

D2 LAS Selección de dirección larga.

0: modo de DMA dual de 16 bits.

1: modo de DMA simple de 32 bits.

Cuando LAS está en alto, los contenidos de los registros de DMA remoto RSAR0,RSAR1 se dan como A16-A31. Se activa en alto.

D3 BMS Selección de modo de emisión.

0: Todas las transferencias de DMA local continúan hasta que el PEPS se ha vaciado o llenado.

1: Todas las transferencias de DMA local continúan hasta que el número de octetos programados en los bits FT0, FT1 han sido transferidos.

D4 AR Autoinicialización remota.

0: Mando de envío no ejecutado, todos los

paquetes eliminados desde el espacio de memoria de amortiguamiento quedan bajo el control del programa.

D5,D6 FT0,FT1 Selección de límite del PEPS.- Codifica el límite del PEPS. Establece el punto en el cual el ducto es solicitado cuando se está llenando o vaciando el PEPS.

NOTA: Los límites del PEPS determinan la longitud de la emisión de DMA.

LIMITES DE RECEPCION.

FT1	FT0	ancho de palabra	ancho de octeto.
0	0	1 palabra	2 octetos.
0	1	2 palabras	4 octetos.
1	0	4 palabras	8 octetos.
1	1	6 palabras	12 octetos.

NOTA: Límites de transmisión = 16 octetos menos el límite recibido.

En procesadores de 16 bits una palabra es igual a dos octetos.

Registro de Configuración de Transmisión(TCR).- Este registro se encuentra en la dirección 0dh y está para escritura.

La configuración de transmisión establece las acciones de la sección transmisora del NIC durante la transmisión de un paquete en la red. LB1, y LB0 seleccionan el modo de

verificación.

7	6	5	4	3	2	1	0
---	---	---	OFST	ATD	LB1	LB0	CRC

Bit	Símbolo	Descripción
D0	CRC	Inhibe la verificación de redundancia cíclica(CRC). 0: CRC agregado por el transmisor. 1: CRC inhibido por el transmisor. En modo de verificación el CRC puede habilitarse o deshabilitarse para verificar la lógica CRC.
D1,D2	LB0,LB1	Control de verificación de codificación.- Estos bits de configuración fijan el tipo de verificación que se va a efectuar. Se observa que la verificación en el modo 2 fija la pata LPBK en alto, esto coloca a la interfaz serializadora de red, SNI en modo de verificación.

	LB1	LB2	
modo 0	0	0	operación normal (LPBK=0)
modo 1	0	1	verificación

				interna (LPBK=0)
		modo 2	1 0	verificación externa(LPBK=1)
		modo 3	1 1	verificación externa(LPBK=0).

D3 ATD Deshabilitador de autotransmisión.- Este bit permite que otra estación deshabilite el NIC en transmisión por el envío de un paquete particular multidestino. El transmisor puede rehabilitarse reinicializando este bit o por la operación de un segundo paquete multidestino particular.

0: Operación normal.

1: Recepción de direcciones multidestino.

D4 OFST Habilitador del incremento de tiempo de colisión.- Este bit modifica el algoritmo de reintento para permitir priorización de los nodos para accesar el ducto.

0: La lógica de reintento implementa el algoritmo normal.

1: Modifica el cálculo del tiempo del algoritmo de reintento a un número de ranuras de tiempo comprendido entre 0 y 2^(min(3+n,10))-1 para las tres primeras colisiones. Después continúa con la forma estándar del algorítmo.

El resultado de esto es que para las tres primeras estaciones en las que ocurra colisión habrá mayor promedio de retraso de reintento lo que se reflejará como un modo de menor prioridad.

D5	reservado	reservado
D6	reservado	reservado.
D7	reservado	reservado.

Registro del estado de transmisión (TSR).- Este se encuentra en la dirección 04h a lectura.

El TSR reporta eventos que hayan ocurrido en el medio durante la transmisión de un paquete. Este se limpia cuando la computadora huésped inicia la siguiente transmisión. Todos los bits permanecen en bajo a menos que el evento que corresponda a un bit particular se active durante transmisión. Cada una de las transmisiones debe ser seguida por una lectura del registro. Los contenidos de este registro no se especifican hasta después de la primera transmisión.

7	6	5	4	3	2	1	0
OWC	CDH	FU	CRS	ABT	COL	DFR	PTX

Bit	Símbolo	Descripción

D0	PTX	Paquete Transmitido.- Reporta una transmisión sin errores.(No. de colisiones no es excesivo o no existe deficit en el PEPS) (ABT = "0", FU = "0").
D1	DFR	Transmisión no pospuesta.- Indica que la transmisión se efectuó a tiempo. Este bit se fija sólo para la primera transmisión y puede reflejar que una transmisión ha sido pospuesta debido a la ocurrencia de colisiones.
D2	COL	Transmisión colisionada.- Indica que la transmisión ha colisionado al menos una vez con otra estación en la red. El número de colisiones se guarda en el registro de número de colisiones (NCR).
D3	ABT	Transmisión abortada.- Reporta que una transmisión se ha suspendido debido al excesivo número de colisiones. (El número de envíos incluyendo el original es igual a 16).
D4	CRS	Detector de portadora perdido.- Este se activa cuando la portadora desaparece durante la transmisión del paquete. El verificador de portadora es monitoreado desde el fin del preámbulo/sincronía hasta que TXEN se suspende. La transmisión no se aborta en el caso de

		la pérdida de la portadora.
D5	FU	Déficit en el PEPS.- Si el NIC no puede ganar el acceso al ducto antes de que el PEPS se vacíe este bit se activa. La transmisión del paquete se aborta.
D6	CDH	CD Heartbeat.- Falla del transceptor para transmitir una señal de colisión después de que la transmisión de un paquete activó este bit. El detector de colisión debe comenzar durante los primeros 6.4 Microsegundos de separación entre paquetes siguientes a una transmisión. En ciertas colisiones el heartbeat CD se activará aún si el transceptor no está efectuando la prueba de colisión.
D7	OWC	Colisión fuera de tiempo.- Indica que una colisión ocurrió después de una ranura de tiempo (51.2 microsegundos). La transmisión no se abortará.

Registro de Configuración de Recepción (RCR).- Se encuentra en la dirección 0ch a escritura.

Este registro determina la operación del NIC durante la recepción de un paquete y se usa para programar que tipos de paquetes aceptar.

7	6	5	4	3	2	1	0
---	---	MON	PRO	AM	AB	AR	SEP

Bit	Símbolo	Descripción
D0	SEP	Paquetes con error aceptados. 0: Paquetes con error en recepción son descartados. 1: Paquetes con errores en recepción son aceptados. Los errores de recepción son de CRC y errores de alineamiento de forma.
D1	AR	Recepción de paquetes con tamaño menor al mínimo permitido.- Este bit permite la recepción de paquetes que son menores que 64 octetos. El paquete debe ser al menos de 8 octetos de largo para ser aceptado como corto. 0: Paquetes con menos de 64 octetos son descartados. 1: Se aceptan paquetes con menos de 64 octetos.
D2	AB	Aceptar paquetes con destino de emisión .- Habilita al receptor para aceptar un paquete con una dirección destino de unos.

0: Se descartan los paquetes con dirección destino de emisión general.

1: Se aceptan los paquetes con dirección destino de emisión general.

D3 AM Acepta paquetes con dirección multidestino.- Permite al receptor aceptar todos los paquetes con una dirección física. Todas las direcciones multidestino deben pasar la prueba de "Hashing".

0: Los paquetes con dirección multidestino no se verifican.

1: Los paquetes con dirección multidestino se verifican.

D4 PRO Dirección física promiscua.- Habilita al receptor para aceptar todos los paquetes con una dirección física.

0: La dirección física del nodo debe igualarse con la dirección de la estación programada en PAR0-PAR5.

1: Se aceptan todos los paquetes con dirección física.

D5 MON Modo monitor.- Habilita al receptor para validar las direcciones y el CRC de los paquetes sin almacenarlos temporalmente en memoria. El contador de paquetes

extraviados se incrementará por cada paquete.

0: Los paquetes se almacenan temporalmente en memoria.

1: Los paquetes se verifican para ver si concuerdan con la dirección, y si poseen un buen CRC y alineamiento de forma pero sin almacenamiento temporal a memoria.

D6	reservado	reservado.
D7	reservado	reservado.

Registro de estado de recepción(RSR).- Se encuentra en la dirección 0ch a lectura.

Este registro reporta el estado del paquete recibido, incluyendo información sobre errores y el tipo de concordancia de direcciones ya sea física o multidestino. Los contenidos de este registro se escriben al espacio de memoria de respaldo, por DMA después de la recepción de un paquete que no contiene errores de ningun tipo. Si los paquetes con errores van a ser grabados, entonces el RSR se guarda en memoria en el encabezado de paquetes con error, si un paquete erroneo se ha recibido. Si los paquetes con error no van a ser aceptados el RSR no se escribirá a memoria. Los contenidos se limpiarán cuando arribe el siguiente paquete. Los errores de CRC, errores de alineamiento de forma, y los de paquetes extraviados los lleva en cuenta internamente el

NIC, lo cual libera a la computadora huésped de leer el RSR en tiempo real para reportar errores para funciones de administración de la red. Los contenidos de éste registro no se especifican hasta después de la primera recepción.

7	6	5	4	3	2	1	0
DFR	DIS	PHY	MPA	FO	FAE	CRC	PRX

Bit	Símbolo	Descripción
D0	PRX	Paquete recibido intacto.- Indica la recepción de paquetes sin error. (Bits CRC, FAE, FO y MPA son cero para paquetes recibidos).
D1	CRC	Error de CRC.- Indica que se recibió un paquete con error. Incrementa el contador CNTR1. Este bit se activa también por la existencia de errores de alineamiento de forma.
D2	FAE	Error de alineamiento de forma.- Indica que el paquete entrante no finaliza en un límite de octeto y el CRC no se ajustó con el último octeto límite. Incrementa el contador (CNTR0).
D3	FO	Rebose del PEPS.- Este bit se activa

cuando el registro PEPS no se atiende, provocando un rebose en la capacidad del PEPS durante recepción. La recepción del paquete será abortada.

D4	MPA	Paquetes perdidos.- Se activa cuando un paquete destinado para cierto nodo no puede aceptarse debido a un déficit de espacios de memoria receptores, o si el controlador está en modo monitor y no puede envíar el paquete a memoria. Se incrementa el contador (CNTR2).
D5	PHY	Dirección Física/Multidestino.- Indica si un paquete recibido tiene un tipo de dirección física o multidestino. 0: Dirección física. 1: Dirección Multidestino/Emisión.
D6	DIS	Receptor Deshabilitado.- Se activa cuando el receptor se ha deshabilitado para entrar al modo de monitor. Se reinicializa cuando el receptor es rehabilitado cuando se sale de modo monitor.
D7	DRF	Paquete pospuesto.- Activo cuando un paquete está siendo pospuesto como resultado de una colisión.

APENDICE C

ASIGNACION DE LAS DIRECCIONES DE LOS REGISTROS.

Asignación de las direcciones en la página 0
(PS1 = 0, PS0 = 0)

RA0 - RA3	Lectura	Escritura
00h	Mando (CR)	Mando(CR)
01h	Dirección 0 del DMA local actual. (CLDA0)	Registro de inicio de página PSTART
02h	Dirección 1 del DMA local actual (CLDA1)	Registro de fin de página (PSTOP)
03h	Puntero límite (BNRY)	Puntero límite (BNRY)
04h	Registro de estado de transmisión (TSR)	Dirección de inicio de página de transmisión (TPSR)
05h	Registro de número de colisiones	Contador de octetos transmitidos 0 (TBCR0)

	(NCR)	
06h	PEPS	Contador de octetos transmitidos 1 (TBCR1)
07h	Registro de estado de interrupción (ISR)	Registro de estado de interrupción (ISR)
08h	Dirección de DMA remota corriente 0 (CRDA0)	Dirección de inicio remota 0 (RSAR0)
09h	Dirección de DMA remota corriente 1 (CRDA1)	Dirección de inicio remota 1 (RSAR1)
0Ah	Reservado	Contador de octetos remoto 0 (RBCR0)
0Bh	Reservado	Contador de octetos remoto 1 (RBCR1)
0Ch	Registro de estado de recepción (RSR)	Registro de configución de recepción (RCR)
0Dh	Contador de errores de alineamiento (CNTR0)	Registro de configuración de transmisión (TCR)
0Eh	Contador de errores de CRC (CNTR1)	Registro de configuración de datos (DCR)
0Fh	Contador de paquetes perdidos CNTR2	Registro de máscara de interrupción (IMR).

Asignación de direcciones en la página 1.

(PS1 = 0, PS0 = 1)

RA0 - RA3	Lectura	Escritura
00h	Registro de mandos	Registro de mandos
01h	Registro de dirección física 0 (PAR0)	Registro de dirección física 0 (PAR0)
02h	Registro de dirección física 1 (PAR1)	Registro de dirección física 1 (PAR1)
03h	Registro de dirección física 2 (PAR2)	Registro de dirección física 2 (PAR2)
04h	Registro de dirección física 3 (PAR3)	Registro de dirección física 3 (PAR3)
05h	Registro de dirección física 4 (PAR4)	Registro de dirección física 4 (PAR4)
06h	Registro de dirección física 5 (PAR5)	Registro de dirección física 5 (PAR5)
07h	Registro de página actual (CURR)	Registro de página actual (CURR)
08h	Registro de dirección multides-	Registro de dirección multidestino

	tino (MAR0)	(MAR0)
.	.	.
.	.	.
.	.	.
0Fh	Registro de dirección multidestino (MAR7)	Registro de dirección multidestino (MAR7)

Asignación de direcciones de la página 2
(PS1 = 1, PS0 = 0)

RA0 - RA3	Lectura	Escritura
00h	Registro de mandos	Registro de mandos
01h	Registro de inicio de página (PSTART)	Dirección 0 del DMA local actual (CLDA0)
02h	Registro de fin de página (PSTOP)	Dirección 1 del DMA local actual (CLDA1)
03h	Puntero al siguiente paquete remoto	Puntero al siguiente paquete remoto
04h	Dirección de inicio a transmitir (TPSR)	Reservado
05h	Puntero al siguiente paquete local	Puntero al siguiente paquete local

06h	Contador de dirección (superior)	Contador de dirección (superior)
07h	Contador de dirección (inferior)	Contador de dirección (inferior)
08h	Reservado	Reservado
.	.	.
.	.	.
0Bh	Reservado	Reservado
0Ch	Registro de configuración de recepción (RCR)	Reservado
0Dh	Registro de configuración de transmisión (TCR)	Reservado
0Eh	Registro de configuración de transmisión de datos (DCR)	Reservado
0Fh	Registro de máscara de interrupción	Reservado

Nota: Los registros de la página 2 solo se deben accesar con motivos de diagnóstico y no deben ser modificados durante operación normal.

Los registros de la página 3 no deben modificarse.

APENDICE D

GLOSARIO.

BACK.- Reconocimiento de concesión de acceso al ducto.

BNRY.- Registro que indica el límite del espacio de la memoria de amortiguamiento. Previene reboses en este espacio de memoria.

BREQ.- Petición de acceso al ducto.

Broadcast.- Modo de transmisión en una red de área local de tal forma que el mensaje envíado por una estación sea destinado a todas las estaciones conectadas a la red.

BSCK.- Reloj o temporizador del ducto.

Buffer.- Espacio de memoria usado como soporte para almacenamiento temporal de información.

CR.- Registro de mando del NIC.

CRC.- Verificación de redundancia ciclica.

CSMA/CD.- Técnica usada por el protocolo Ethernet, la que consiste en el acceso multiple con verificación de portadora y detección de colisión.

DCR.- Registro de configuración de datos.

DMA.- Acceso directo a memoria.

DOS.- Sistema operativo de disco.

Ethernet.- Norma para redes de área local transmitiendo a 10 Megabits por segundo.

FCS.- Secuencia verificadora de unidad.

Hashing.- Técnica de busqueda mediante asignación de claves.

IEEE.- Instituto para Ingenieros Electrónicos y Eléctricos.

IEEE 802.3.- Norma en la industria para una red de área local que usa el sistema CSMA/CD.

ISO.- Organización de Normas Internacionales.

ISR.- Registro que toma cuenta del estado de las interrupciones.

MAR0..MAR7.- Registros de dirección multidestino.

Módelo OSI.- Protocolo para sistemas de interconexión abiertos, para definirse en una RAL.

NCR.- Registro que lleva la cuenta del número de colisiones, o contador de colisión.

NIC.- Controlador de la interfaz de red.

PEPS.- Disciplina de servicio en el cual el primer dato que entra es el primero que sale.

PROM.- Memoria programable de lectura unicamente.

PSTART.- Registro con el inicio de página.

PSTOP.- Registro con el fin de página.

RAL.- Red de área local.

RBCR.- Registro contador de octetos durante una transmisión remota.

RCR.- Registro de configuración del NIC en recepción.

RDD.- Red de Digital Data de México.

RSR.- Registro del estado de recepción de paquetes.

Servidor de archivo.- Este sistema contiene programas especiales que forman una coraza alrededor del sistema operativo normal de la computadora. Esta coraza de

programas filtra los mandos al servidor de archivos antes de que el DOS pueda recibirlos.

Servidor de disco.- En unas redes de área local se usa un servidor de disco, este es un dispositivo de almacenamiento (disco solido), el cual contiene información, y espacio de memoria que podrá ser compartida por las estaciones conectadas a la red.

SFD.- Delimitador de inicio de unidad.

Software shell.- Coraza de programación.

TBCR.- Registro contador de octetos en transmisión.

TCR.- Registro para configuración del NIC en transmisión.

TPSR.- Registro de dirección de inicio de la página de transmisión.

Transceptor.- Dispositivo que permite transmitir y recibir.

TSR.- Registro del estado de transmisión.

UCP.- Unidad central de procesamiento.

APENDICE E

REDES DE AREA LOCAL

El concepto que se tiene de una red de computadoras, es el de un sistema de equipos de cómputo autónomos, conectados entre si, que les permite compartir información entre ellos a través de un medio de comunicación. Actualmente no solo se habla de compartir información, sino también, de compartir equipo periférico. Un caso particular dentro del amplio alcance de las redes de computadoras es el de las redes de área local, las que, como su nombre lo indica, unen equipos de cómputo en áreas físicamente limitadas entre si, a diferencia de las redes de área global en los que ya se incluye la comunicación mediante el uso de satélites, que permite unir equípos localizados en lugares muy distantes entre si.

Podríamos dar la siguiente expresión como una definición de lo que es una red de área local(RAL). Una RAL es un conjunto de computadoras conectadas entre si a través de un medio de comunicación que permite transferencias de datos entre todos los dispositivos o estaciones, al mismo tiempo que da facilidades para compartir el acceso a periféricos tales como unidades de disco o impresoras, en un área limitada, generalmente definida por un radio menor que 2 Kms., y da al usuario de cada nodo la impresión de que él es el dueño de los recursos compartidos. Esta última

característica, llamada transparencia, es la que generalmente distingue a las redes de área local de otros tipos de redes de cobertura más amplia, ya que cuando las distancias involucradas son mayores al límite especificado para las redes de área local, los retrasos de propagación de las señales que viajan a través de la red llegan a ser significativos e impiden que el usuario tenga la sensación de estar operando a los dispositivos en tiempo real.

Las redes de área local típicamente utilizan medios de comunicación de gran ancho de banda, como cable coaxial, fibra óptica, o un par trenzado; permiten la facilidad de conexión entre los equipos que el usuario desee, y casi siempre son propiedad de una sola organización.

Desde un punto de vista general, una RAL se puede ver como un sistema compuesto principalmente de una o varias computadoras servidoras con un disco duro propio cada una, los cuales se compartirán con las estaciones conectadas a la red. A esta forma en la que una red de área local comparte su disco para almacenamiento de información se le conoce como servidor de disco (disk server)(Shatt 1987). En este caso el disco a compartir tendrá que ser dividido en tantas porciones o particiones como tantas estaciones estén conectadas a la red, y la localización de cada uno de los archivos pertenecientes a una estación se efectuará mediante una tabla de ubicación de archivos para cada una de las estaciones. Esto implica que la estación servidora tiene que hacer una copia de cada una de las tablas para cada una de las PC's, y

más aun una copia de su sistema operativo. Un esquema de esta forma de compartir información se ilustra en la figura 32.

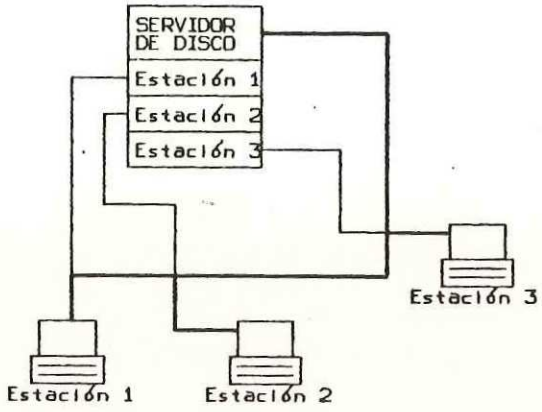


Figura 32. Estaciones conectadas con interfaz y cable a un servidor de disco.

Una manera más sofisticada y eficiente de control de información por compartir, y la administración en una red de área local, se puede llevar a cabo mediante el sistema conocido como el servidor de archivo(Shatt 1987). En esta forma un servidor de archivos contiene un programa interfaz o coraza 'Shell' que forma un nucleo alrededor del sistema operativo básico de una computadora. Esta coraza filtra los mandos al servidor de archivos antes de que el sistema operativo de disco (DOS, por ejemplo) pueda recibirlos. El servidor de archivos, para efectuar búsquedas, administra su propia tabla de localización, sin tener que crear una copia para cada una de las estaciones, ni dividir el disco de la servidora. Cuando una estación solicita un archivo

específico, el servidor de archivos ya conoce de antemano la localización de ese archivo debido a su propia tabla de localización, como lo ilustra la figura 33.

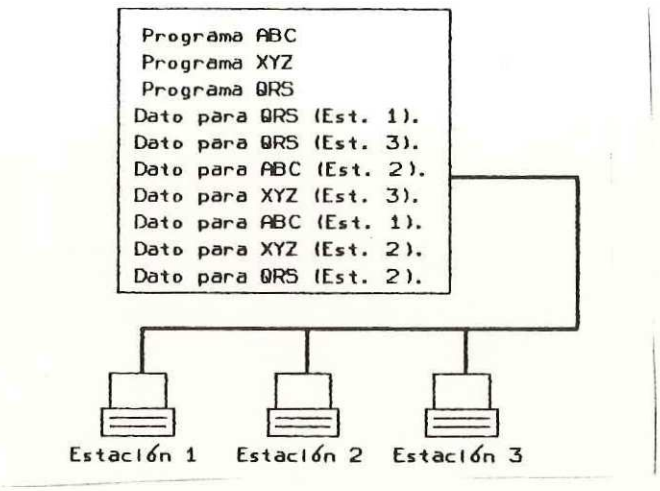


Figura 33. Estaciones conectadas a un servidor de archivo.

Topologías.

Los equipos integrantes de la red local, pueden interconectarse físicamente de varias maneras. A esta disposición física, es a lo que se conoce como la topología de la red. Cada topología puede ser definida en dos formas: la topología lógica, implica un método por el cual las estaciones de la red contienden por el medio y manipulan mensajes . La topología física la cual es la forma en la cual se alambra la red. Existen varias formas de configuración,

como son: estrella, anillo, ducto:

a) Estrella.

Esta es una topología que permite establecer rutas fáciles entre los elementos integrantes de la red de computadoras, aunque presenta el inconveniente de necesitar una estación de servicio central, de preferencia la mas poderosa, para administrar el acceso a las estaciones periféricas conectadas como nodos que integran la red, radiando desde el centro hacia la periferia, cada conexión hacia al centro es única. En vista de que este tipo de red no comparte su ducto, no se requiere de un protocolo complejo para sus requerimientos de compartido de recursos (Mc Namara 1985). La figura 34 ilustra una configuración de este tipo.

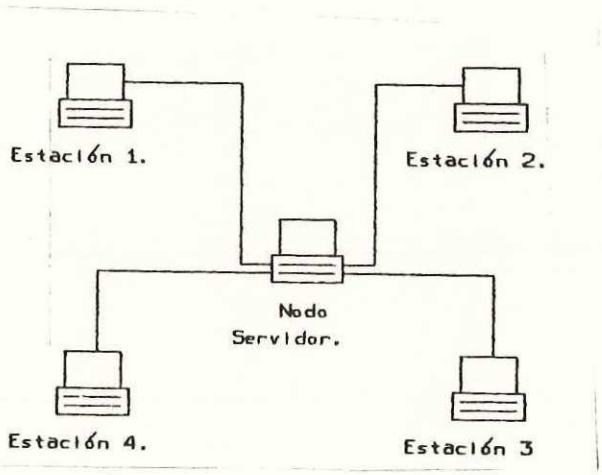


Figura 34. Topología de estrella.

b) Anillo.

Esta topología se compone de varios nodos para formar un círculo. Los mensajes(información en forma de paquetes) fluirán de una estación a otra en una sola dirección. Existen redes de este tipo que pueden aceptar enviar mensajes bidireccionalmente, pero en un solo sentido al mismo tiempo. Esta topología nos permite cerciorarnos de que un paquete se ha recibido.

En una red de área local con un sistema de control de ficha, un paquete conocido como ficha se envía desde la estación transmisora a la red. La ficha contiene la dirección del emisor y la del receptor. Cuando la estación receptora ha copiado el mensaje, retorna la ficha a la estación emisora. En este momento la estación emisora enviará la ficha a la siguiente estación en el anillo (Shatt, 1987). La figura 35 ilustra esta topología.

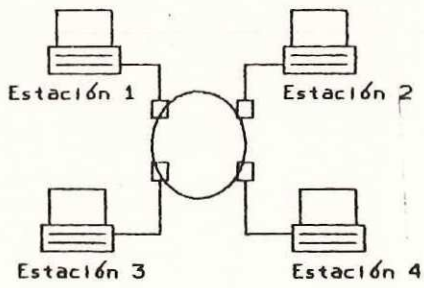


Figura 35. Topología de anillo.

c) Ducto lineal.

Esta topología, requiere un medio de comunicación que permita transmitir datos en ambos sentidos, llamado el ducto; y en el que todos los nodos son enlazados al ducto utilizandolo como medio de transmisión. Una de sus características principales es que algún nodo puede fallar y no por esto se cortará la comunicación en la red completa (Mc Namara, 1985), la figura 36 nos lo ilustra.

Las anteriores son algunas de las topologías existentes para disponer físicamente a las computadoras integrantes de una red. Ahora bien, para llevar a cabo la transmisión de un nodo a otro, ésta se efectúa por lo general bajo cierto protocolo, o conjunto de reglas de comunicación que aseguran que la información generada por un transmisor sea recibida completa y correctamente por el receptor.

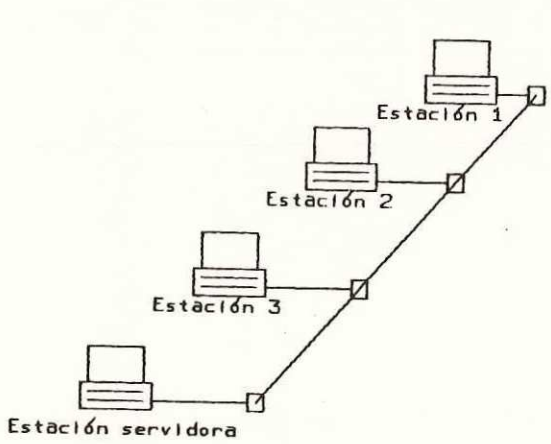


Figura 36. Topología de ducto.

Protocolos de comunicación.

Para reducir el esfuerzo de diseño y la complejidad de las redes de computadoras éstas se han intentado estandarizar, así las redes se encuentran organizadas como una serie de capas, donde la capa inferior sirve a la inmediata superior.

Cuando se establece comunicación entre una máquina y otra, esto se hace bajo las reglas y normas especificadas por el protocolo de la capa en la cual se esté operando en ese momento. Al conjunto de capas y protocolos se le conoce como la arquitectura de la red.

La Organización de Estándares Internacionales (ISO), con el objeto de homogeneizar los protocolos existentes desarrolló la norma de interconexión para modelos abiertos (OSI). Este modelo, como lo ilustra la figura 37, está compuesto de siete conjuntos de funciones, comunmente conocidos como capas, y se basa en los siguientes principios (Tanenbaum, 1981).

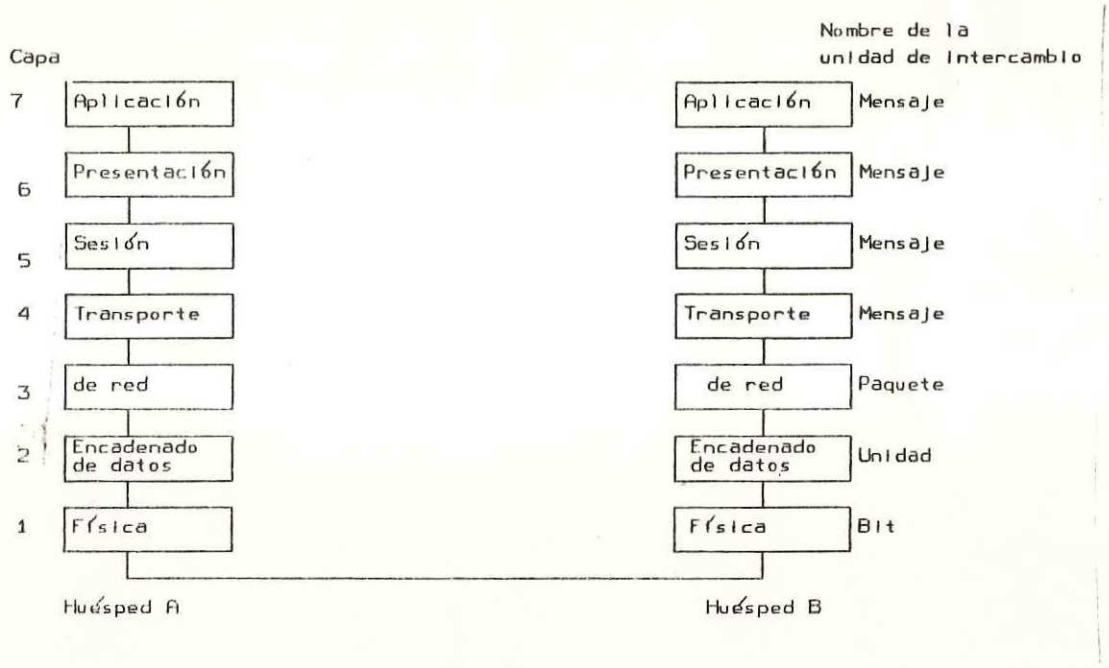


Figura 37. Modelo ISO de capas para protocolos.

a.- Se debe crear una capa donde sea necesario cierto nivel de abstracción.

b.- Cada capa debe efectuar una función bien definida.

c.- La función de cada capa debe tomarse considerando los protocolos internacionales.

d.- Los límites de las capas deben de fijarse considerando minimizar el flujo de información entre las interfaces.

e.- El número de capas debe ser lo suficientemente grande de tal forma que distintas funciones no esten en la misma capa sin necesidad, y no deben ser tantas que la arquitectura resulte impráctica.

Descripción del modelo ISO de referencia.

Una breve descripción de las funciones de cada una de las capas del modelo se da a continuación (Tanenbaum, 1981).

a) La capa física.

Esta se encuentra relacionada con el aspecto físico en la transmisión de datos sobre un canal de comunicación, e implica entre otras cosas: la verificación de los bits enviados y recibidos; cómo se establece la comunicación y cómo se termina; cuántas patas tiene el conector de la red y qué función tiene cada uno de ellos. En resumen esta capa describe el medio de comunicación físico sobre el cual él flujo de bits es transmitido y el método de transmisión usado.

b) La capa de liga de datos.

Describe las reglas para la transmisión sobre el medio (codificadores, decodificadores, medio de comunicación, formato de comunicación)

Toma un flujo de transmisión y lo transforma en una línea que aparece libre de errores de transmisión a la capa de la red. Esto lo efectúa dividiendo el flujo de información en unidades de tamaño y formato establecidos, transmitiendolas secuencialmente, y procesando el reconocimiento de unidades devueltas por el receptor.

c) La capa de red.

Esta capa acepta mensajes de la fuente, los convierte en paquetes, y verifica que estos se envíen a las dos capas inferiores desde donde se envíaran a su destino.

d) La capa de transporte.

Tiene varias funciones incluyendo varios ordenes de reconocimiento de error y recuperación. En el nivel superior puede detectar y aún corregir errores, así como identificar paquetes que han sido envíados en orden incorrecto y reordenarlos a la forma debida.

e) La capa de sesión.

Es la interfaz con el usuario dentro de la red, es aquélla con la que el usuario debe negociar para establecer una conexión con un proceso u otra máquina. Una vez que la conexión se efectuado, la capa de sesión puede administrar el dialogo en una manera ordenada.

f) La capa de presentación.

Efectúa funciones que garantizan que el usuario encuentre soluciones a un problema, en lugar de que el

usuario lo resuelva, estas funciones se pueden encontrar dentro del sistema operativo mismo, pero puede representar un problema debido a lo grande que es el sistema operativo mismo. Esto podría ocacionar que no funcione adecuadamente.

g) Capa de aplicación.

Es la más cercana al usuario y las funciones efectuadas en esta capa las especifica el usuario. Generalmente administra mensajes y cargados remotos, y es la responsable de las estadísticas de administración de la red.

En este nivel se encuentran los programas de utilería o servicio de administración de bases de datos, correo electrónico, etc. No debe confundirse con la aplicación final del usuario.

Medios de comunicación.

Algunos de los medios en los que se efectúa la transmisión de datos son (McNamara, 1985):

a) Par de cables trenzados.

Este está compuesto de dos conductores de cobre, cubiertos cada uno usualmente con PVC. Los dos cables están doblados uno cerca del otro, así que cada uno está igualmente expuesto a las interferencias encontradas en el medio. Se usa

para conectar instrumentos de teléfonos, y terminales de datos.

b) Cable coaxial.

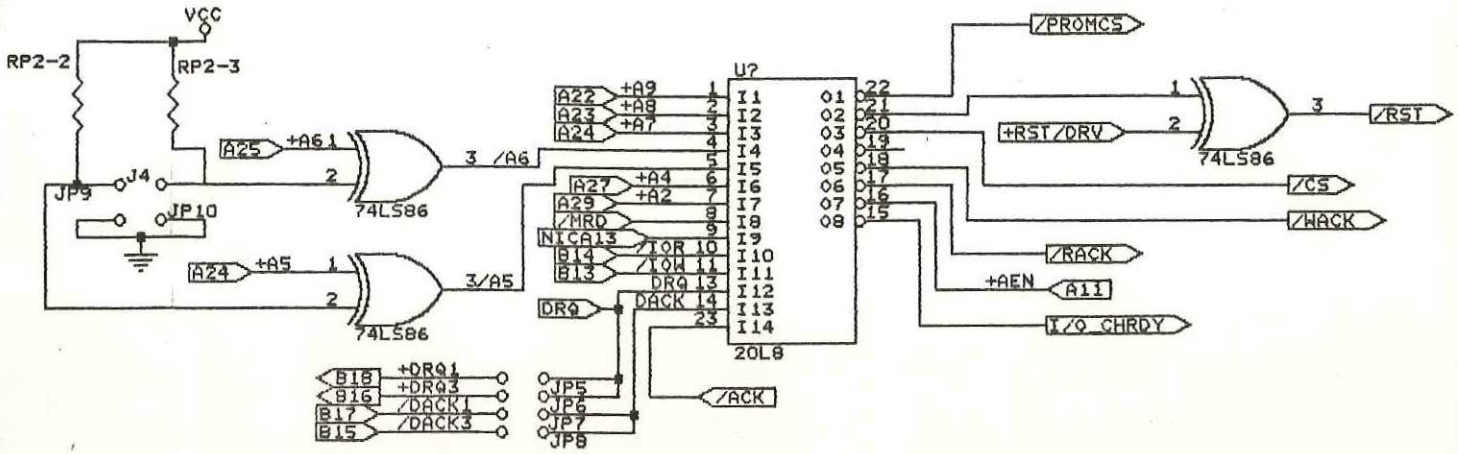
Consiste de un conductor de cobre con capa protectora, construído especialmente para permitir una velocidad de propagación tan grande como sea posible. Proporciona excelente inmunidad a la interferencia eléctrica y a otros tipos de ruido.

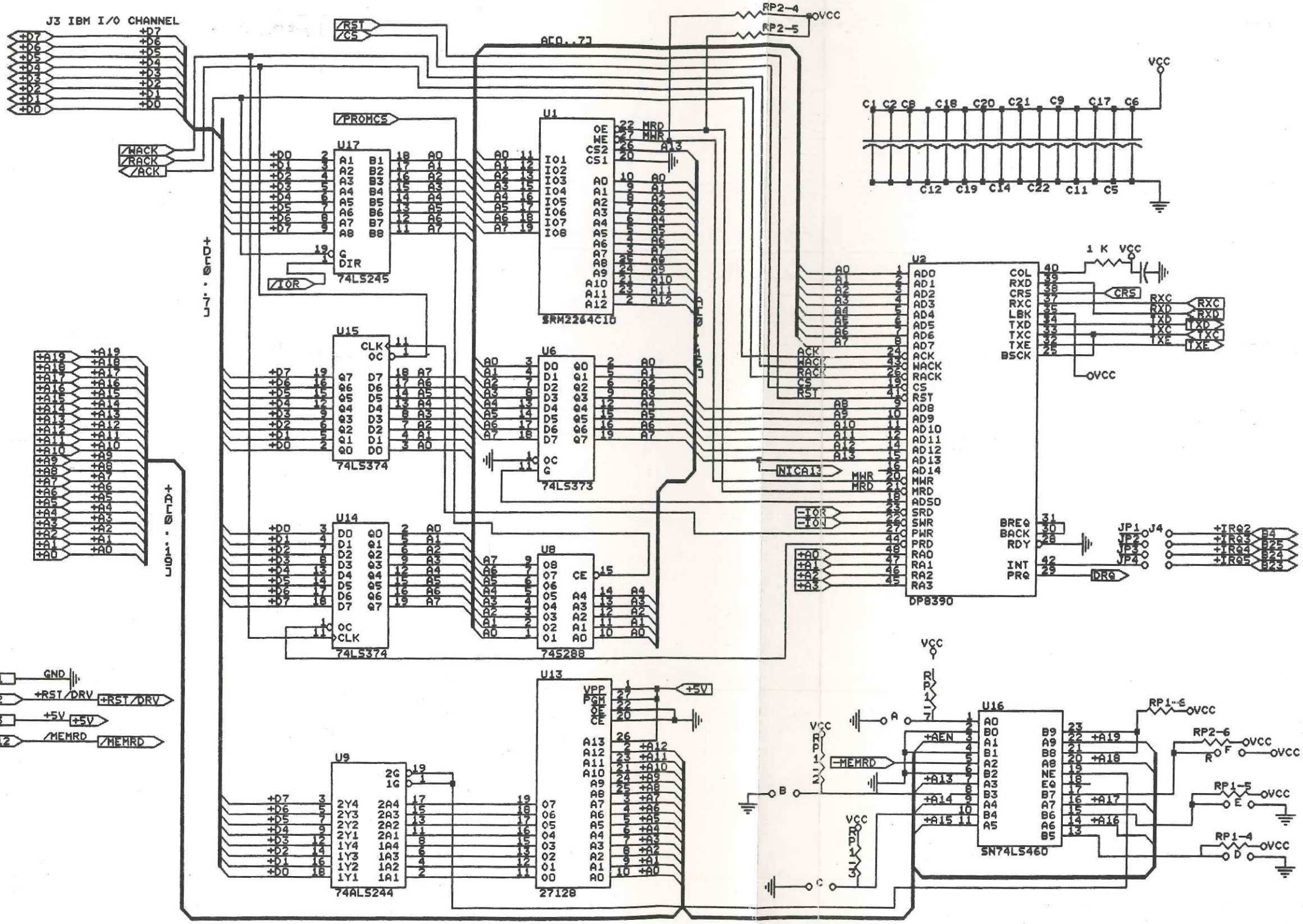
c) Fibra óptica.

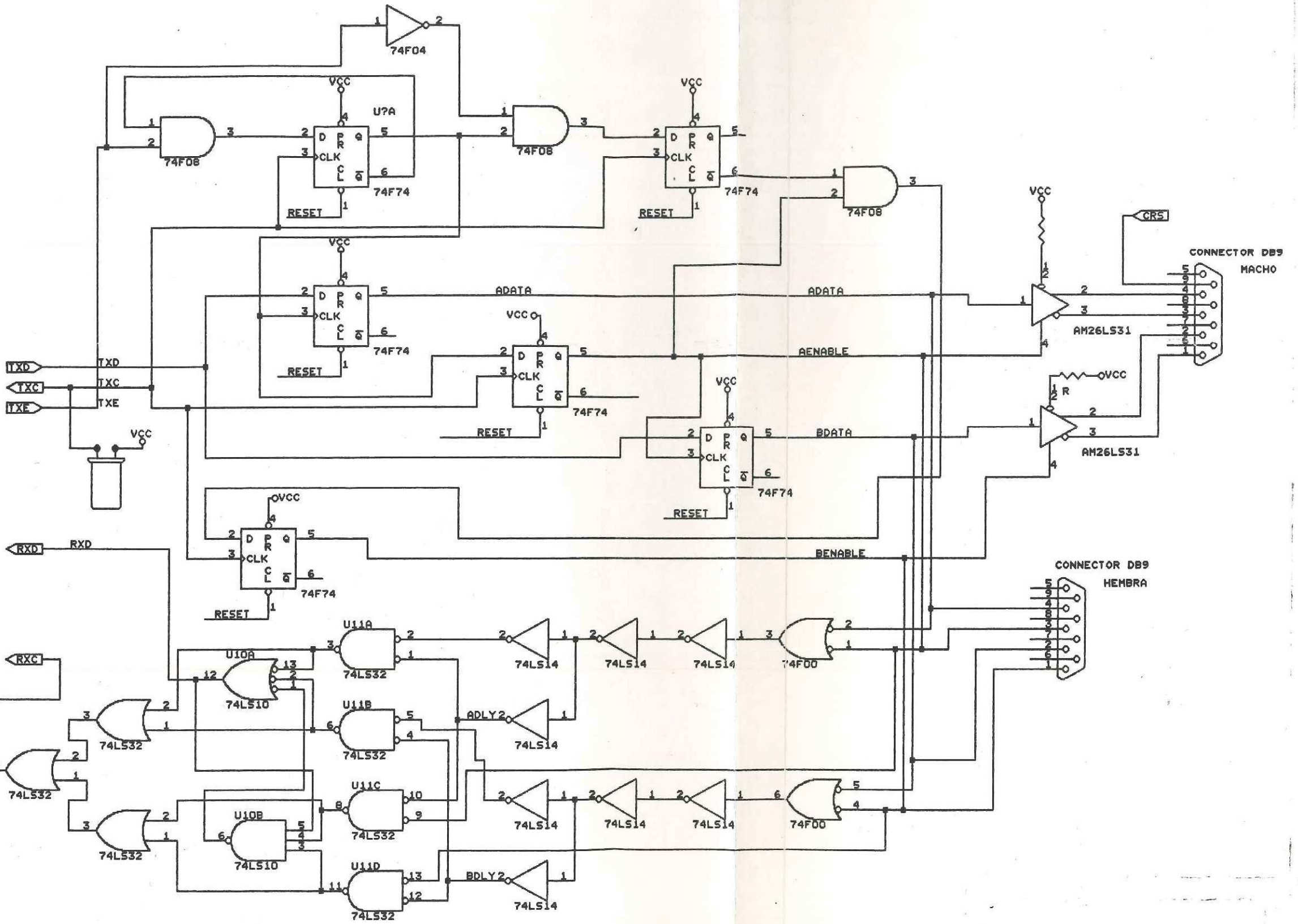
Es uno de los medios de comunicación más modernos y nos permite transmitir a una elevada tasa de señalizacion y proporciona inmunidad a la interferencia eléctrica, aún de rayos.

APENDICE F

DIAGRAMA DE CONEXION




J3 IBM I/O CHANNEL
/RST
/CS
RP2-4
RP2-5
VCC
AE0..7J
/PROMCS
/HACK
/RACK
/ACK
U17
74LS245
/IOR
U1
SRM2264C10
MRD
MWR
A13
U15
74LS374
U6
74LS373
U14
74LS374
U8
74S288
U13
27128
U9
74ALS244
U2
DP8390
1 K VCC
CRS
RXC
RXD
TXD
TXC
TXE
BSCK
NICAI2
-IOR
-IOW
BREQ
BACK
RDY
INT
PRQ
DRQ
JP1
J4
+IRQ2
+IRQ3
+IRQ4
+IRQ5
B4
B25
B24
B23
C1 C2 C8 C18 C20 C21 C9 C17 C6
C12 C19 C14 C22 C11 C5
B1 GND
B2 +RST/DRV +RST/DRV
B3 +5V +5V
B12 /MEMRD /MEMRD
U16
SN74LS460
-MEMRD
+AEN
RP1-6
RP2-6
RP1-5
RP1-4
VCC


74F04
U?A
74F08
74F74
VCC
CLK
RESET
ADATA
AENABLE
BDATA
BENABLE
TXD
TXC
TXE
RXD
RXC
CRS
R
AM26LS31
CONNECTOR DB9
MACHO
HEMBRA
U10A
U10B
U11A
U11B
U11C
U11D
74LS10
74LS32
74LS14
74F00
ADLY2
BDLY2