CENTRO DE INVESTIGACION CIENTIFICA Y DE
EDUCACION SUPERIOR DE ENSEÑADA

ESTUDIO ANALITICO DE UN TRANSISTOR DE EFECTO DE CAMPO DE ARSENIURO DE GALIO

TESIS
MAESTRIA EN CIENCIAS

Juan Pérez Téllez

RESUMEN de la Tésis de Juan Pérez Téllez presentada como requisito parcial para la obtención del grado de MAESTRO EN CIENCIAS EN FISICA APLICADA con opción en INSTRUMENTACION ELECTRONICA Y TELECOMUNICACIONES.

Ensenada, Baja California. México. Septiembre de 1979.

ESTUDIO ANALITICO DE UN TRANSISTOR DE EFECTO DE CAMPO DE ARSENIURO DE GALIO.

Resúmen Aprobado: _____

M. en C. Arturo Serrano S.
Director de Tesis

Se describe un método para obtener los parámetros de dispersión de un GaAsFET, en función de sus parámetros geométricos, del material semiconductor y de las condiciones de polarización para la banda de frecuencias desde 3.7 hasta 4.2 Giga-Hertz.

Se obtienen soluciones analíticas que describen el comportamiento interno del FET y se evalúan por computadora. Con esto se asocia un circuito equivalente al transistor de efecto de campo.

El análisis del circuito equivalente se realiza considerando al circuito como una red de dos-puertos y obtener los parámetros -Y en fuente común por métodos convencionales.

A continuación se enlistan los puntos más importantes en el desarrollo de este trabajo.

- La física del transistor de efecto de campo.
- Análisis del circuito equivalente del FET.
- Cálculo de los parámetros de dispersión del FET.

CENTRO DE INVESTIGACION CIENTIFICA Y DE
EDUCACION SUPERIOR DE ENSENADA

DEPARTAMENTO DE FISICA APLICADA

ESTUDIO ANALITICO DE UN TRANSISTOR DE EFECTO DE CAMPO DE ARSENIURO DE GALIO.

TESIS

que para cubrir parcialmente los requisitos necesarios para obtener el grado de MAESTRO EN -- CIENCIAS presenta:

JUAN PEREZ TELLEZ

Ensenada, B. C. N., Septiembre de 1979.

A MI MADRE :

Por el gran cariño que
siempre me ha brindado

Con todo cariño:

A mi abuelita,
A mis hermanas,
A mis tías y tíos.

AGRADECIMIENTOS

A mi asesor y director de tésis M. en C. Arturo Serrano S. por los conocimientos y apoyo que me brindó en el desarrollo de - este trabajo.

A los miembros de mi comité de tésis M. en C. Mosiés Castro D. y Dr. Enrique Carrillo B. por la revisión y crítica de este -- trabajo.

Al Centro de Investigación Científica y Educación Superior de Ensenada. En forma especial a todo el personal del Departamento de Física Aplicada que de una forma u otra contribuyó a la realización de mis estudios.

Al Consejo Nacional de Ciencia y Tecnología por el apoyo económico brindado durante la realización de mis estudios de post-- grado.

CONTENIDO

		Página
I.-	INTRODUCCION	1
II.-	REVISION LITERARIA	3
II.1.-	Aspectos Generales del Transistor de Efecto de Campo	3
II.1.1.-	Principio de Operación del JFET	3
II.1.2.-	Propiedades del Material Semiconductor	5
II.2.-	La Física del Transistor de Efecto de Campo	12
II.2.1.-	Comportamiento de un Contacto Metal-Semiconductor	12
II.2.2.-	Características de Corriente Directa (C. D.)	18
II.2.3.-	Parámetros para Señales Pequeñas	27
II.3.-	Circuito Equivalente para el Transistor de Efecto de Campo	35
II.3.1.-	Análisis del Circuito Equivalente del Transistor de Efecto de Campo	35
II.3.2.-	Parámetros de Dispersión del Transistor de Efecto de Campo	41
III.-	METODOS Y MATERIALES	46
III.1.-	Parámetros-Y del Transistor de Efecto de Campo	46
III.2.-	Programa Computacional del Transistor de Efecto de Campo	56
IV.-	RESULTADOS	67
IV.1.-	Resultados Teóricos	67
IV.2.-	Resultados Experimentales	67
V.-	DISCUSION	77
VI.-	CONCLUSIONES	79
LITERATURA CITADA		80

LISTA DE FIGURAS

Figura		Página
1	Modelo del JFET Propuesto por Shockley	4
2	Intervalo de la Banda de Energías Prohibídas como una función de la Temperatura	8
3	Característica de Velocidad-Campo Eléctrico. a) en Si, b) en GaAs	9
4	Perspectiva del GaAsMESFET. (a) Modelo del FET. (b) Característica Supuesta de Velocidad-Campo Eléctrico. -- (c) Modelo de Dos Regiones en la Compuerta	11
5	Diagrama de los Niveles de Energía de un Metal y un Semiconductor. (a) Antes del Contacto. (b) Después del - Contacto	13
6	Diagramas de Bandas de Energía para Contactos Metal-Semiconductor Tipo-n, para varias Condiciones de Polarización	15
7	Elemento Semiconductor	19
8	Elemento Semiconductor con una Unión Rectificante (Barrera Schottky) en la Parte Superior	20
9	Sección Transversal del FET Idealizado. En este Modelo (sin Resistencias de Contacto), los Potenciales de Drenaje y Compuerta en el Canal son Iguales a los Potenciales Aplicados, $V_{sg} = V_g$, $V_{sd} = V_d$	22
10	Diagrama que Muestra las Diferentes Corrientes en el FET	26
11	Circuito Equivalente del FET para Señales Pequeñas. (a) Geometría del FET Indicando la Región Responsable de cada elemento. (b) Circuito Equivalente Correspondiente	28

LISTA DE FIGURAS (CONT.)

Figura		Página
12	Configuración Geométrica y Dimensiones usadas para derivar Expresiones para las Capacitancias Parásitas. (a), - para la Capacitancia Compuerta-Drenaje, C_{dg}. (b), para - la Capacitancia Fuente-Drenaje, C_{sd}	32
13	Diagrama a Bloques para el Análisis del Circuito Equivalente del FET	37
14	Detalle de los Circuitos Equivalentes del FET	38
15	Definición de los Parámetros-S de una Red Lineal de Dos-Puertos	43
16	Red de Dos-Puertos para el Análisis de los Parámetros-Y	47
17	Adición de Impedancias en Serie al Circuito Equivalente del Transistor Intrínseco	49
18	Adición de Admitancias en Paralelo a una Red de Dos-Puertos	53
19	Circuito Equivalente (sin Fuentes de Ruido) en Fuente - Común para el Transistor Encapsulado	55
20	Equipo Utilizado en la Medición de los Parámetros de Dispersión del Transistor HFET-1101	64
21	Recinto de Prueba para la Medición de los Parámetros de Dispersión del Transistor HFET-1101	65
22	Parámetros-S Teóricos del HFET-1101 para la Condición de Polarización que se Indica	68
23	Coeficiente de reflexión de entrada, S_{11}, Teórico del - HFET-1101 Graficado en la Carta de Smith. Para un Intervalo en Frecuencia desde 3.0 hasta 6.0 GHz., y la Condición de Polarización Indicada. El Muestreo se Hizo cada 500 MegaHz.	71

LISTA DE FIGURAS (CONT.)

Figura		Página
24	Coeficiente de Reflexión de Salida, S_{22}, Teórico del --- HFET-1101 Graficado en la Carta de Smith. Para el Intervalo en Frecuencia desde 3.0 hasta 6.0 GHz. y la Condición de Polarización Indicada. El Muestreo es con un Intervalo de 500 MegaHz.	72
25	Coeficiente de Reflexión de Entrada, S_{11}, Medido en el Laboratorio para la Condición de Polarización que se Indica y Muestreandose cada 500 MegaHz.	74
26	Coeficiente de Reflexión de Salida, S_{22}, Medido en el Laboratorio de Microondas, con un Intervalo en Frecuencia de 500 MegaHz. y para la Condición de Polarización Indicada	75

LISTA DE TABLAS

Tabla		Página
I	Propiedades Físicas del Silicio y del Arseniuro de Galio a 300 °K	7
II	Programa Computacional para Calcular los Parámetros -Y y -S del Transistor de Efecto de Campo.	58
III	Parámetros -S experimentales del Transistor de Efecto de Campo.	73

ESTUDIO ANALITICO DE UN TRANSISTOR DE EFECTO DE CAMPO DE ARSENIURO DE GALIO

I. INTRODUCCION

Los transistores de efecto de campo* han representado una de las fronteras de la ingeniería de microondas, en particular en sub-sistemas para comunicación por microondas, por ejemplo en osciladores y amplificadores. Debido a las altas frecuencias (del orden de 10^9 Hz) en que trabajan estos dispositivos, sus dimensiones se ven afectadas drásticamente.

El propósito de esta tesis, es el de investigar el comportamiento interno de un GaAsMESFET (transistor de efecto de campo metal-semiconductor de arseniuro de galio) mediante un modelo analítico-numérico que constituye una herramienta valiosa para establecer límites de funcionamiento para el dispositivo.

Se describen brevemente el JFET (transistor de efecto de campo de unión) propuesto por Shockley (1952), así como las propiedades del arseniuro de galio de más interés para el dis-

* En referencias futuras, las expresiones FET y transistor de efecto de campo se usarán sin distinción.

positivo, la física general del transistor y por último el circuito equivalente del GaAsMESFET. Posteriormente cada una de las propiedades de operación del GaAsMESFET se integran en un programa de computadora y se hace una comparación de los resultados entregados por el modelo con los datos obtenidos en el laboratorio para el transistor real. Además es de particular interés el obtener un circuito equivalente del transistor, para su aplicación en el diseño de amplificadores.

II. REVISION DE LITERATURA.

II.1 Aspectos Generales del Transistor de Efecto de Campo.

II.1.1. Principio de Operación del JFET.

El principio básico de operación de un FET fué primero descrito por Shockley (1952). El propuso al FET como un dispositivo semiconductor con una trayectoria de corriente (canal), cuya conductancia es moduláda por un campo eléctrico aplicado perpendicularmente a la dirección del flujo de corriente. La figura 1 muestra el modelo del FET de union (JFET) propuesto por Shockley. Este consta de un trozo de semiconductor tipo-n con un contacto óhmico en cada extremo, y dos contactos (para compuerta) formando uniones p-n en los lados opuestos. Cuando se aplica una potencia (V_d) entre los contactos óhmicos, se establece un flujo de electrones desde el contacto de la izquierda (fuente) hacia el contacto de la derecha (drenaje). Si además se aplica una tensión de polarización (V_g), negativa con respecto a la fuente, en los electrodos de compuerta, las uniones p-n se polarizan inversamente. El campo eléctrico transversal que resulta de estas polarizaciones, vacía de portadores la vecindad de las uniones p-n, formando regiones de carga espacial o desiertas de portadores, en consecuencia la sección transversal del canal se comienza a estrechar. Debido a que la extensión de las regiones desiertas es controlada por la polarización en la compuerta, la corriente de drenaje (en el canal) será controlada por la tensión de polarización.

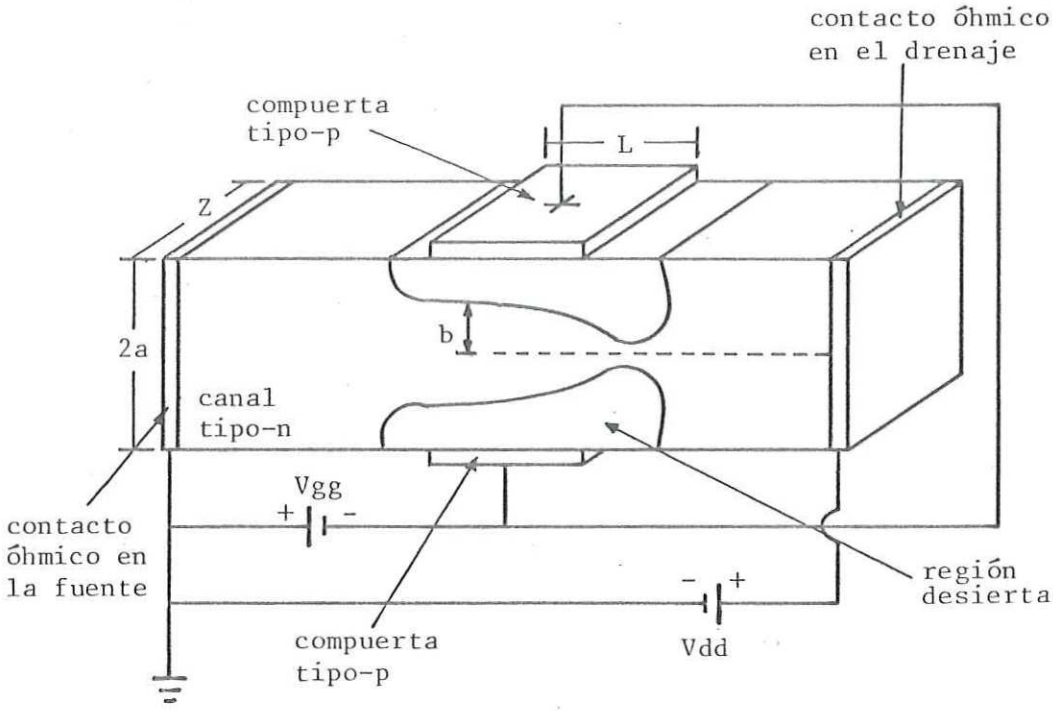


Fig. 1 Modelo del JFET propuesto por Shockley.

En el FET el proceso de conducción es debido sólo a un tipo de portadores (mayoritarios); es por eso que se le llama -- unipolar, para diferenciarlo del transistor bipolar en el cuál el proceso de conducción es debido a los dos tipos de portadores (tipo-n y tipo-p).

II.1.2. Propiedades del Material Semiconductor

Uno de los factores que afectan el buen funcionamiento -- del FET es la calidad y propiedades del material semiconductor en el cuál es fabricado el transistor de efecto de campo. Debido a que el FET es un dispositivo de portadores mayoritarios, se escogen materiales semiconductores con propiedades optimizadas para tales portadores. Los materiales semiconductores que han sido objeto de más estudio, para su uso en transistores de efecto de campo son el silicio (Si), el arseniuro de galio - - (GaAs) y recientemente el fosfuro de indio (InP) (Sze, 1969) y se ha encontrado que el semiconductor óptimo debe reunir, si-- multáneamente, las siguiente propiedades (Liechti, 1976).

1).- Movilidad grande

2).- Velocidad de arrastre grande

3).- Campo elevado para ruptura por avalancha

De las propiedades anteriores surgen las siguientes consecuencias: del punto 1) resulta una masa efectiva pequeña; el punto 2) implica una separación entre valles grande (en la -- banda de conducción); del punto 3) resulta una masa efectiva

grande. Por lo tanto, se tiene que considerar un compromiso - entre el punto 1) y el punto 3).

El GaAs es un compuesto III-V, debido a que esta formado por los elementos Ga de la columna III y As de la columna V de la tabla periódica de los elementos. En la tabla I se listan las propiedades más importantes para el Si y el GaAs (Sze,1969).

En el GaAs el análisis es más complicado que en el silicio debido a que en la característica velocidad-campo eléctrico (v-E) aquella alcanza un valor máximo (ruch, 1972) en aproximadamente 3.0 Kv/cm, ver figura 3. Después disminuye y llega a un valor de velocidad saturada que es casi igual a la velocidad limitada en silicio. Por lo anterior se tiene entonces, una región de conductividad diferencial negativa para valores del campo eléctrico desde 3,0Kv/cm hasta 20.0 Kv/cm (Sze, 1969). Por lo tanto, esta región debe tomarse en cuenta si el FET se usa en osciladores o amplificadores.

Los transistores de efecto de campo pueden usar una unión p-n para el electrodo de compuerta, como lo supuso Shockley (1952) o una unión metal-semiconductor de barrera Schottky. Siendo esta última la más conveniente debido a lo siguiente:

1).- Una barrera Schottky tiene una corriente inversa más baja que la de las uniones p-n.

2).- Las barreras asociadas con semiconductores de banda de energía prohibída anchas (Eg grandes), son bastante grandes.

3).- En materiales de banda de energía prohibída anchas, es -

SEMICONDUCTOR		Si	GaAs
Intervalo de energía prohibída, (eV) *		1.12	1.43
movilidad ($cm^2/V \cdot seg$)	electrones	1500	8500
	huecos	600	400
masa efectiva † m^*/m_o	electrones	$m_l^*=0.97$ $m_t^*=0.19$	0.068
	huecos	$m_{lh}^*=0.16$ $m_{hh}^*=0.5$	$m_{lh}^*=0.12$ $m_{hh}^*=0.5$
constante dieléctrica (Ks)		11.8	12.5
campo eléctrico para ruptura (V/cm)		$\sim 3 \times 10^5$	$\sim 4 \times 10^5$

* ver figura 2

† m_l^*= masa efectiva longitudinal

m_t^*= masa efectiva transversal

m_{lh}^*= masa efectiva de huecos ligeros

m_{hh}^*= masa efectiva de huecos pesados

Tabla I.- Propiedades Físicas del Silicio y del Arseniuro de Galio a 300 ^0K

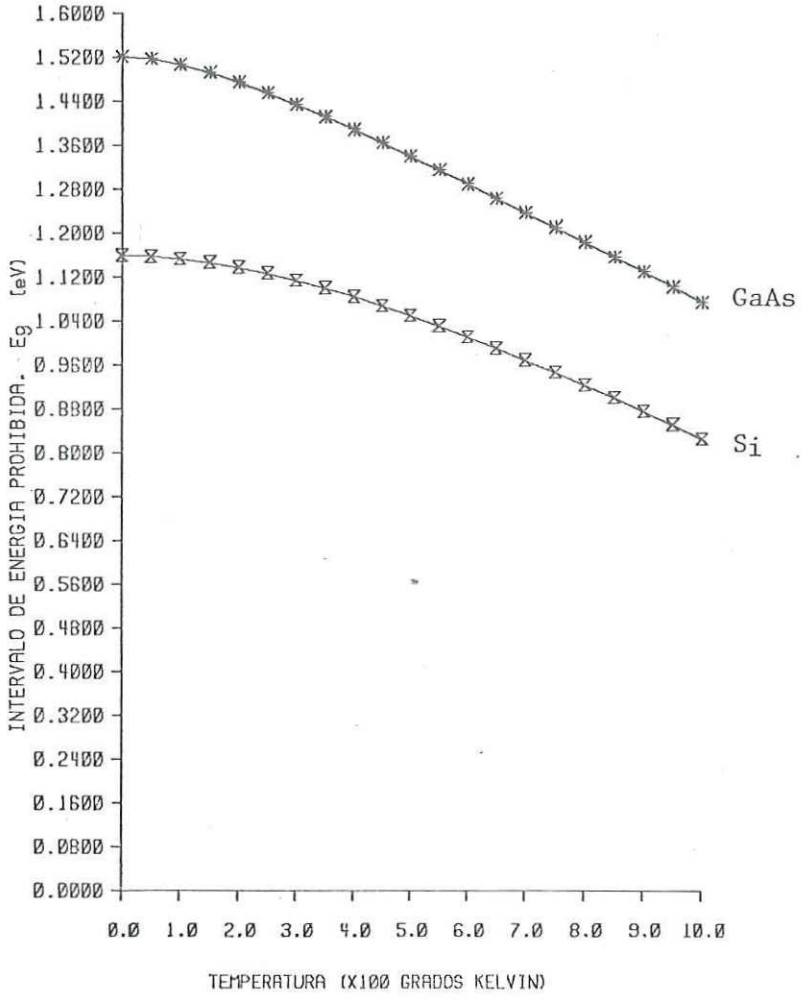


Fig. 2 Intervalo de la banda de energías prohibídas como una función de la temperatura.

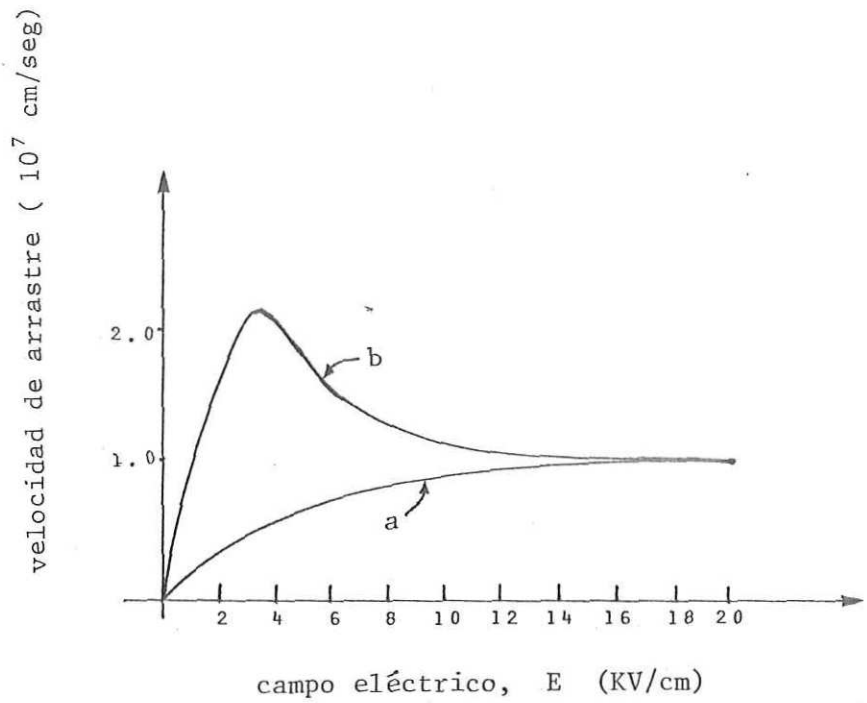


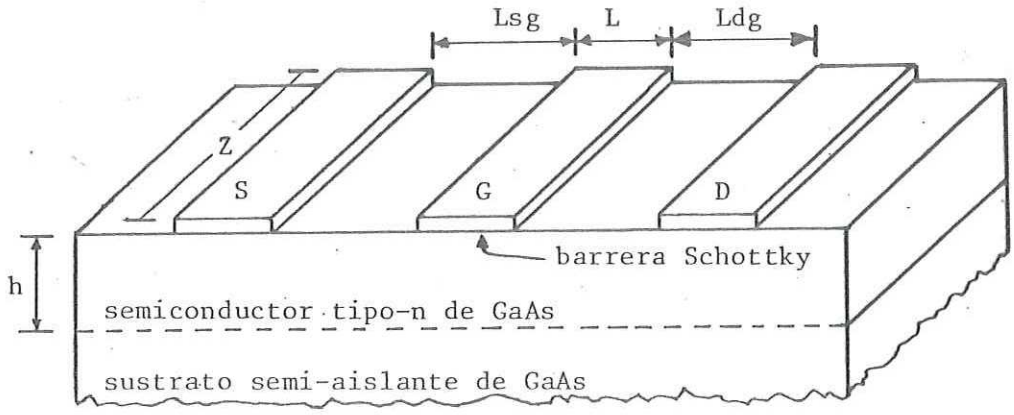
Fig. 3. Característica de velocidad-campo eléctrico. a) en Si, b) en GaAs.

difícil formar buenas uniones p-n, por lo que se tienen - corrientes de saturación inversa grandes.

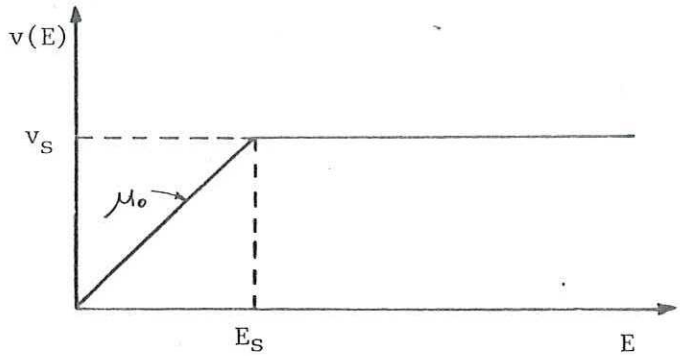
4).- El proceso de fabricación es más sencillo.

Una perspectiva del GaAsMESFET se muestra en la figura -- 4(a). Consiste de un electrodo para la fuente (S), un electrodo para el drenaje (D), y un electrodo para la compuerta (G), todos de anchura Z; la longitud de la compuerta se representa por L, la separación entre los electrodos de fuente-compuerta y compuerta-drenaje se representan respectivamente por L_{sg} y - L_{dg}. El canal epitaxial tipo-n de espesor h para conducción - se supone uniformemente impurificado con una densidad N y una movilidad μ_0 para campos eléctricos bajos.

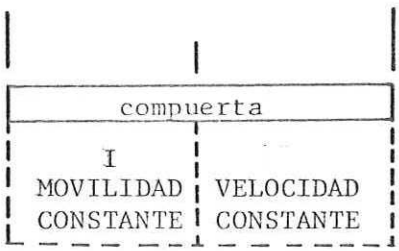
La característica de velocidad-campo eléctrico se idealiza mediante una aproximación de segmentos lineales en la forma mostrada en la figura 4(b), donde E_s es el campo eléctrico crítico al cual la velocidad de arrastre de portadores se satura, V_s. Esto nos permite dividir el canal de conducción debajo de la compuerta, en dos zonas como se muestra en la figura 4(c). Una parte del canal hacia el lado de la fuente se considera de movilidad constante, mientras que la parte que corresponde al lado del drenaje se supone de velocidad saturada, V_s. Con lo anterior se elimina cualquier región de resistencia negativa - en la característica v-E. Este efecto de resistencia negativa es el responsable de la formación de capas de dipolo (dominios) que pueden ser estables o dinámicos y que provocan la inestabilidad y oscilación del transistor, (Engelmann y Liechti, 1971).



(a)



(b)



(c)

Fig. 4 Perspectiva del GaAsMESFET.(a) modelo del FET. (b) caracteristica supuesta de velocidad-campo eléctrico. (c) modelo de dos regiones en le -- compuerta

II.2 La Física del Transistor de Efecto de Campo.

II.2.1. Comportamiento de un Contacto Metal-Semiconductor

Cuando se ponen en contacto un metal con un semiconductor ambos químicamente limpios, se observa que aparece un campo -- eléctrico entre las superficies, dado por la diferencia entre las funciones de trabajo de los materiales y dividido por la - separación que existe entre ellos. Este campo eléctrico re--- quiere de una carga eléctrica entre las dos superficies. En - el semiconductor esta carga puede originarse de dos formas:

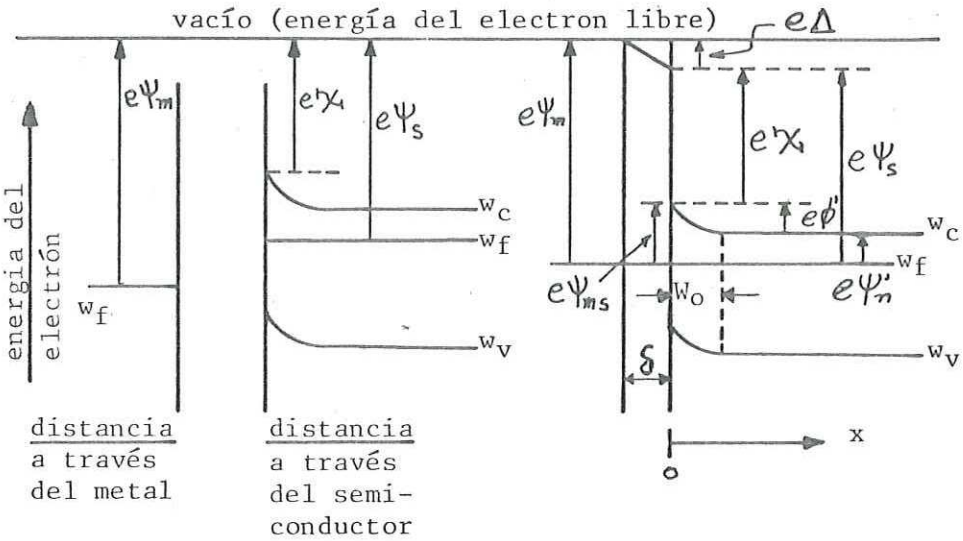
a).- Por átomos de impureza ionizada que originan una capa de carga-espacial muy similar a la de la unión p-n.

b).- Por carga superficial inducida en estados de superficie los cuales se originan debido a la terminación de la red cristalina.

La función de trabajo puede estar compuesta de dos partes. Una de ellas está relacionada a la electronegatividad química del metal, y la otra es una capa de dipolo superficial causada por la distorsión de la nube electrónica en la superficie.

La figura 5, a) y b) muestra el ajuste de los niveles de energía que toma lugar cuando un metal y un semiconductor se - ponen en contacto.

En la figura 5(a) los niveles de Fermi no coinciden debido a que no hay equilibrio entre los dos materiales. En la figura 5(b) los dos materiales se acercan más, hasta que se lo-- gra establecer un equilibrio entre los dos. Entonces, aparece un cambio de potencial ($\Psi_m - \Psi_s$) a través de una capa de inter



(a) antes del contacto (b) en contacto

Fig. 5 Diagrama de los niveles de energía de un metal y un semiconductor. (a) Antes del Contacto. -- (b) Después del Contacto.

face. A esta diferencia se le llama "POTENCIAL DE CONTACTO". Cuando se establece el contacto final, la anchura de la capa de interface llega a ser del orden de dimensiones atómicas. Esta capa llega a ser transparente para los portadores que cruzan entre el metal y el semiconductor.

En su altura máxima, a la barrera vista por los portadores se le conoce como altura de la barrera metal-semiconductor.

$$\Psi_{ms} = \Psi_m - \chi - \nabla \qquad (1)$$

donde, χ es la afinidad electrónica y ∇ es el término debido a efectos de estados de superficie.

La anchura máxima de la barrera es la de la capa desierta. La variación de potencial a través de la región desierta de la barrera se puede obtener de la variación de la tensión encontrada por la solución de la ecuación de Poisson,

$$\frac{d^2V}{dx^2} = -\frac{\rho}{\varepsilon} \qquad (2)$$

el potencial en la región desierta está dado por:

$$V(x) = \frac{eN(W_o x - x^2/2)}{\varepsilon} - \Psi_{ms} \quad \text{donde} \quad e\Psi_{ms} >> kT \qquad (3)$$

la distorsión de las bandas (debido al variamiento o acumulación de portadores) está relacionado con la anchura de la región desierta por:

$$\phi' = \Psi_{ms} - \Psi'_n = eNW_o^2/2\varepsilon \qquad (4)$$

si se aplica una tensión externa V_a, como se muestra en la figura 6, se tiene que,

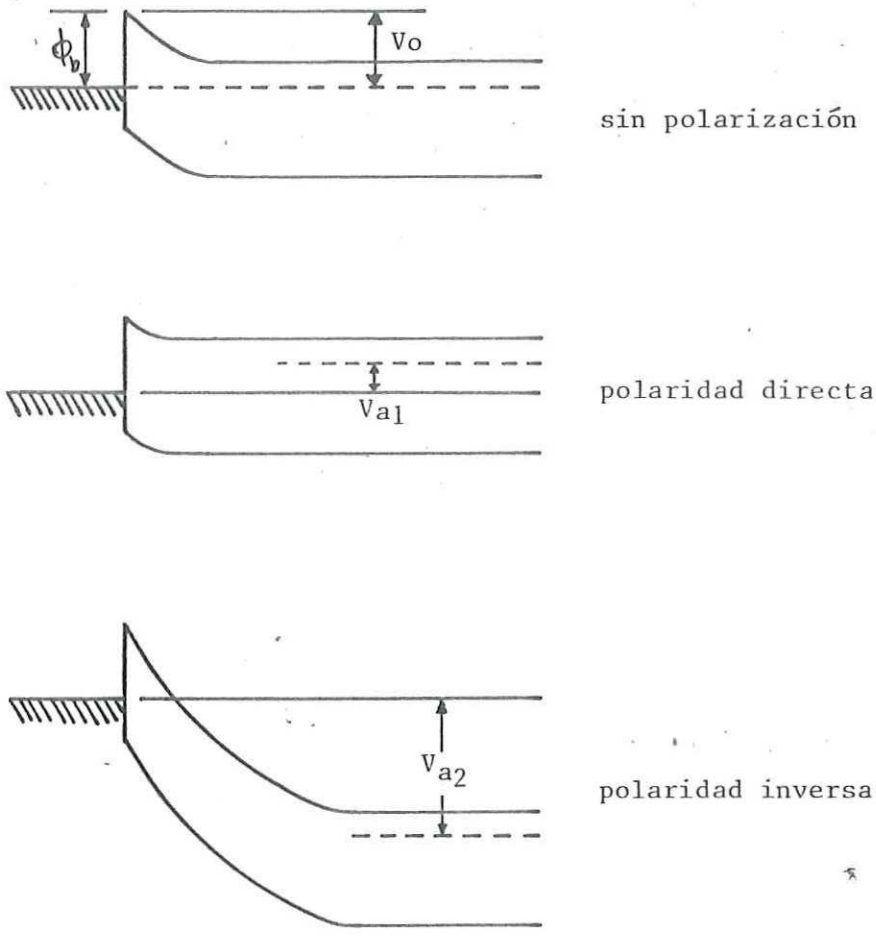


Fig. 6 Diagramas de bandas de energía para contactos metal-semiconductor tipo-n, para varias condiciones de polarización.

$$\phi' - Va = eNW^2/2\varepsilon \qquad (5)$$

donde W es la nueva anchura de la capa desierta debido a la -- tensión aplicada. Cuando el dispositivo está polarizado directamente, el potencial de difusión en el semiconductor disminuye, dando lugar a una inyección de portadores mayoritarios hacia adentro del metal.

En el caso de polarización inversa, el potencial de difusión se incrementa dando lugar a un flujo de corriente de saturación la cual consiste de dos componentes:

a).- Los portadores minoritarios generados en el semiconductor, de, o casi de una longitud de difusión de la capa de carga-espacial.

b).- Los electrones o huecos que inciden en el metal con suficiente energía para vencer la barrera de potencial.

La capa de carga-espacial se puede representar por una capacitancia efectiva $C = \varepsilon/d$ por unidad de área, donde ε es la permitividad del semiconductor y d es la anchura de la región desierta. Cuando se aplica una tensión de polarización inversa, la capa desierta se expande de la siguiente forma,

$$d = \left[\frac{2\,\varepsilon(Vd - Va)}{eN}\right]^{1/2} \qquad (6)$$

y por lo tanto la capacitancia disminuye,

$$C = A\left[\frac{eN\varepsilon}{2(Vd - Va)}\right]^{1/2} \qquad (7)$$

donde A es el área de la muestra.

Existen dos aproximaciones básicas para derivar la característica I-V de una barrera Schottky, que sólo difieren en la predicción de la corriente de saturación. Las suposiciones básicas de cada una de ellas son las siguientes:

I.- Teoría de Emisión Termoiónica:

i) La altura de la barrera $e\phi_b$ es mucho más grande que kT.

ii) Se desprecia la colisión de electrones dentro de la región desierta.

iii) Se desprecia el efecto de la fuerza imágen.

II.- Teoría de Difusión:

i) La altura de la barrera es mucho más grande que kT.

ii) Se incluye el efecto de colisión de electrones dentro de la región desierta.

iii) La concentración de impurezas del semiconductor es no-degenerada.

iv) La concentración de portadores en los extremos de la región desierta no es afectada por el flujo de corriente.

Dos de los efectos más importantes en la teoría de las barreras Schottky son:

a) La Fuerza Imágen:

Se refiere al hecho de que cuando un electrón se aproxima a la barrera, induce sobre la interface metálica una carga opuesta e igual (una imágen), la cual atrae al electrón y entonces baja la altura efectiva de la barrera. Esta disminución depende de la polaridad aplicada.

b) El Efecto Tunel:

Se refeiere a la probabilidad mecánico-cuántica de que una partícula penetre la barrera de potencial con energía insufi--- te para pasar sobre ella. Esta probabilidad es una función decreciente de la anchura de la barrera, es por ésto que sólo es significativa cerca del pico de la barrera. La probabilidad de efecto túnel depende del campo eléctrico máximo dentro de la -- región desierta, por lo que también se incrementa con la polarización inversa aplicada.

II.2,2. Características de Corriente Directa (C. D.)

Considérese el elemento semiconductor cuyas dimensiones - se muestran en la figura 7, y con dos contactos óhmicos en cada extremo representados por la parte sombreada. La conductancia entre los contactos óhmicos depende de las dimensiones del semiconductor y de la conductividad del mismo. Por lo tanto, la conductancia es proporcional al número total de portadores presentes en el semiconductor y se da como,

$$G = \mu_0 qNZh/L \qquad (8)$$

donde,

q = carga eléctrica, 1.609×10^{-19} coul.

μ_0 = movilidad a campos eléctricos bajos, $cm^2/V \cdot seg.$

N = densidad de impurezas donadoras, $at./cm^3$.

La figura 8 muestra el elemento semiconductor de la figura 7 con un metal depositado en la parte superior (compuer-

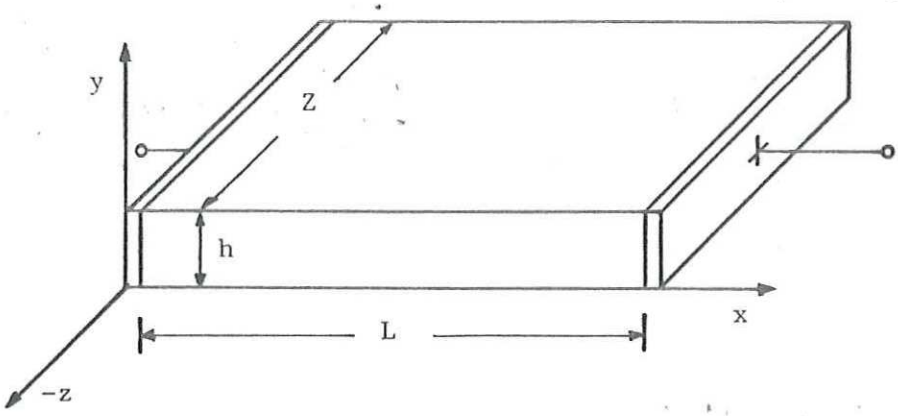


Fig. 7 Elemento semiconductor.

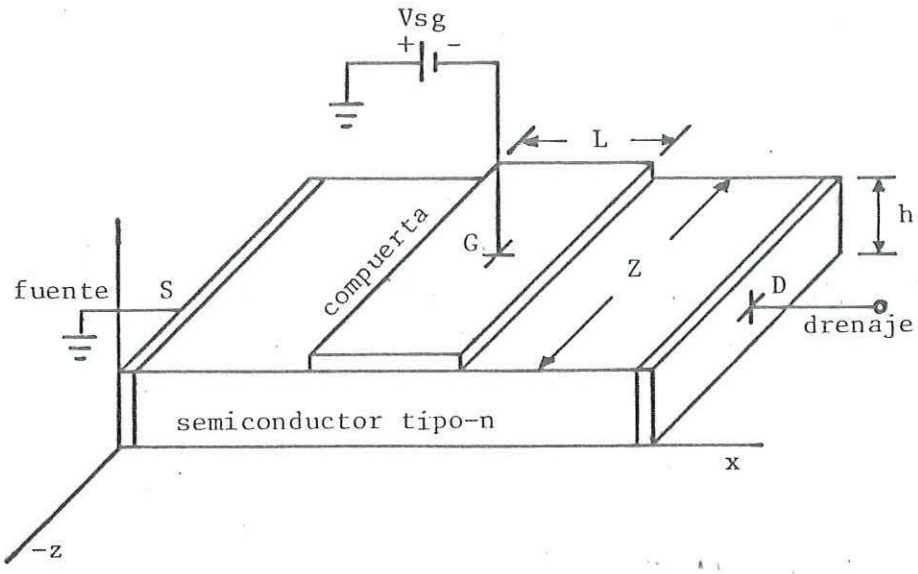


Fig 8 Elemento semiconductor con una unión rectificante (Barrera Schottky) en la parte superior.

ta), formando una unión rectificadora metal-semiconductor. Una tensión inversa (Vsg) se aplica en la unión rectificadora. La parte de interés del semiconductor es ahora la región debajo - del contacto rectificador (compuerta). Puesto que no hay portadores libres en la región de carga-espacial (excepto los generados térmicamente), la conductancia entre las terminales de fuente y drenaje en la figura 8 es determinada por la región - no desierta por la tensión (Vsg). Entonces, es fácil ver como la tensión aplicada (Vsg) controla la conductancia del elemento semiconductor. A la parte debajo de la unión metal-semiconductor se le llama "canal" y es la parte activa del transistor de efecto de campo, las partes del semiconductor entre los extremos del canal y los contactos óhmicos se pueden considerar como resistencias distribuídas. Referente a la figura 8 ; se le llamará "L" a la longitud del canal en la dirección-x; - "Z" su anchura en la dirección-z; y "h" su altura en la dirección-y.

Por simplicidad considérese la estructura del FET mostrado en la figura 9. En el siguiente análisis se supondrá que - la densidad de carga-espacial en cualquier parte de la región desierta es igual a la densidad de portadores libres que existiría en el mismo lugar si la polaridad inversa no estuviera - presente.

En la región de carga-espacial, la variación de la densidad de carga con la tensión aplicada se puede expresar por medio de la ecuación de Poisson,

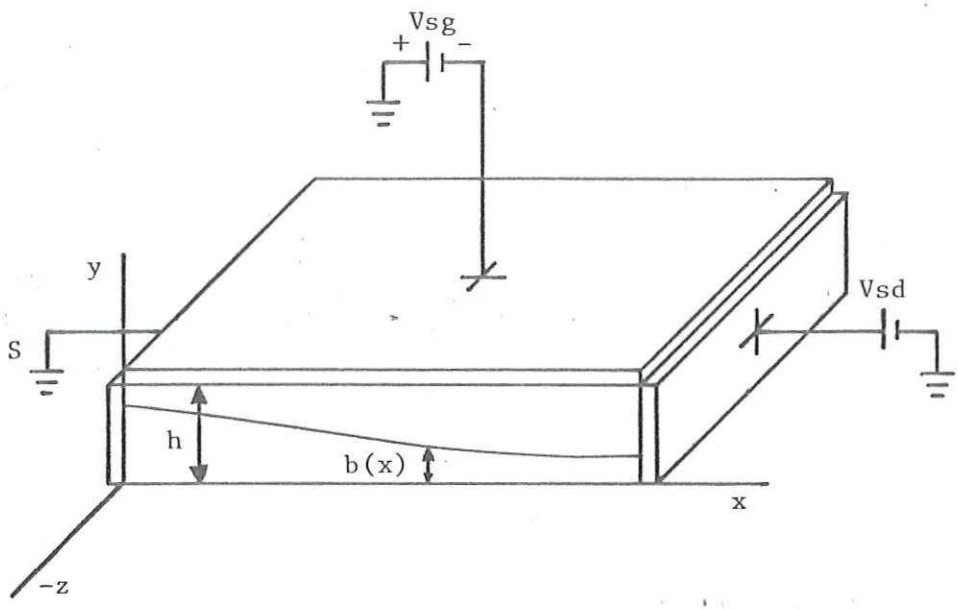


Fig. 9 Sección transversal del fet idealizado. en este modelo (sin resistencias de contacto), los potenciales de drenaje y compuerta en el canal son -- iguales a los potenciales de polarización aplicados, Vsg=Vg, Vsd=Vd.

$$\frac{\partial^2 y}{\partial x^2} = - \frac{\rho}{\varepsilon} \qquad (9)$$

donde,

ρ = densidad de carga, coul./cm^3 = qN

ε = constante dieléctrica, faradio/cm = K_s

Sean x = 0, y x = L los planos de referencia de fuente y drenaje del canal, respectivamente. El canal del FET se divide en dos secciones longitudinales, figura 4(c), correspondiendo a los dos segmentos lineales de la característica (E-v) supuesta en la figura 4(b).

En la región I, $x<L_1$, $\mu = \mu_0$, es válida la ley de Ohm. - En la región II, $L_1<x<L$, se aplica la velocidad de saturación, $v = v_s$. La frontera, $x = L_1$, entre estas dos regiones se especifica por la condición $E = E_s$.

Como potencial de referencia se toman el potencial de - - fuente a tierra y los potenciales de los electrodos de compuerta y drenaje referidos al de fuente, y se denotan por Vsg y -- Vsd respectivamente. El potencial del canal, a una distancia x de la fuente es V(x) y su valor en el punto de obstrucción, $x = L_1$, se representa por Vdsat. El potencial del canal referido al potencial de la compuerta en el punto x, se representa por W(x) donde,

$$W(x) = (Vsg - Vbi) + V(x) \qquad (10)$$

donde Vbi es el potencial de contacto de la unión metal-semi-- conductor en la compuerta y es del orden de 0.8 a 0.9 volts pa

ra uniones de barrera Schottky en GaAs (Arseniuro de Galio). - Los valores de W(x) en el extremo de la fuente (V(x) = 0) y en el extremo del drenaje (V(x) = Vsd), son de la siguiente for-- ma:

$$W_s = -(Vsg - Vbi) \qquad (11)$$

$$W_d = -(Vsg - Vbi) + Vsd \qquad (12)$$

El potencial W(x) se obtiene integrando la ecuación de -- Poisson unidimensional en la dirección-y en la región desierta (Van der Ziel, 1971). Entonces,

$$W(x) = Vo \left[1 - \frac{b(x)}{h} \right]^2 \qquad (13)$$

donde b(x) es la altura del canal activo en el punto x.

Entonces la corriente de canal, en términos de W(x) y -- por la ley de Ohm está dada por,

$$I_c = (Z\sigma b(x)) \; (\partial W/\partial x) \qquad (14)$$

donde $(\partial W/\partial x) = E_x(x)$ es el campo eléctrico longitudinal en el canal, Z es la anchura de la compuerta, y $\sigma = \mu_0 qN$ es la con-- ductividad de la capa epitaxial. μ_0 es la movilidad a campos eléctricos bajos.

La ecuación fundamental para un transistor de efecto de - campo es de la siguiente forma (Grove, 1967):

$$Ic = G \left\{ V_{sd} - \frac{2}{3} \frac{\left[(Vsd + Vbi - Vsg)^{3/2} - (Vbi - Vsg)^{3/2} \right]}{(V_o)^{1/2}} \right\} \ldots$$

$$\ldots (15)$$

donde Ic es la corriente de canal (ver figura 10), Vsd es la caida de tensión a través de la región de la compuerta, Vbi es la tensión intrínseca a la unión metal-semiconductor, Vsg es la tensión en la compuerta. Aquí,

$$V_o = \frac{qNh^2}{2\varepsilon\varepsilon_0} \tag{16}$$

es la tensión de obstrucción, donde q es la carga del electrón, N es la densidad de impurezas donadoras, $\varepsilon\varepsilon_0$ es la permitividad, h es el espesor del canal. La ecuación (15) es válida cuando la caida de tensión a través de la región de compuerta (Vsd) es menor o igual que la caída de tensión en el punto de saturación (Vdsat), es decir,

$$Vsd \leqslant Vdsat = E_s \cdot L \tag{17}$$

donde,

$$Vdsat = V_o - Vbi + Vsg \tag{18}$$

Es de vital importancia la forma de la ecuación (15) en las regiones lineal y de saturación. Para tensiones pequeñas en el contacto de drenaje, es decir, $Vsd \ll Vbi - Vsg$, se obtiene que,

$$Ic = G\left[1 - \left(\frac{Vbi - Vsg}{V_o}\right)^{1/2}\right] Vsd \tag{19}$$

donde,

$$Gd = G\left[1 - \left(\frac{Vbi - Vsg}{V_o}\right)^{1/2}\right] \tag{20}$$

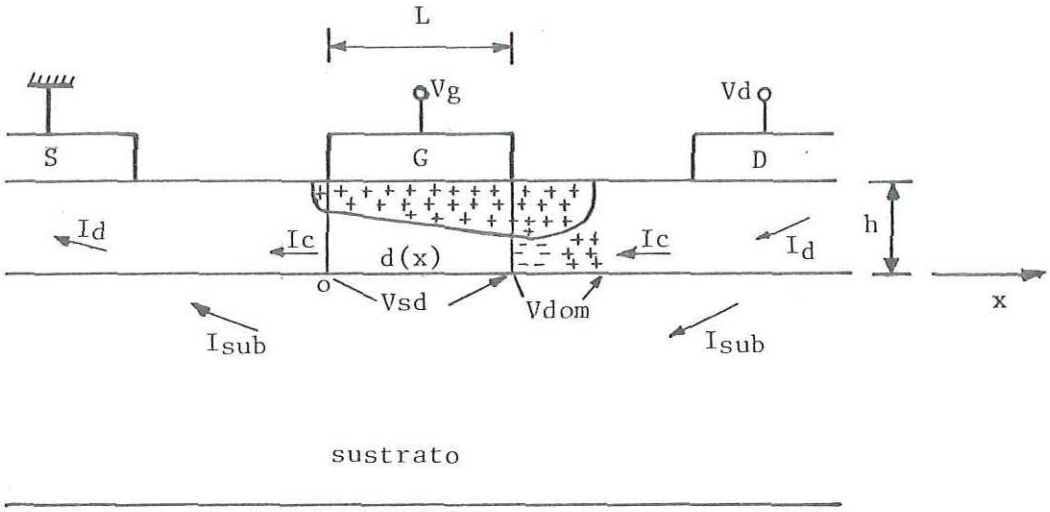


Fig. 10 *diagrama que muestra las diferentes corrientes* en el FET.

es la conductancia del canal.

En la región de saturación se tiene que Vsd = Vdsat, entonces sustituyendo la ecuación (18) en la ecuación (15) se obtiene la corriente de saturación,

$$Idsat = G\left\{\left[\frac{2}{3}\left(\frac{Vbi - Vsg}{V_o}\right)^{1/2} - 1\right](Vbi - Vsg) + \frac{1}{3}\ V_o\right\} \qquad (21)$$

y la conductancia finita en saturación es (Asai et al, 1976):

$$Gdsat = \frac{Idsat/EsL}{1 + \left(\frac{V_o}{E_s L}\right)\left[1 - \frac{(Vbi - Vsg)}{V_o}\right]} \qquad (22)$$

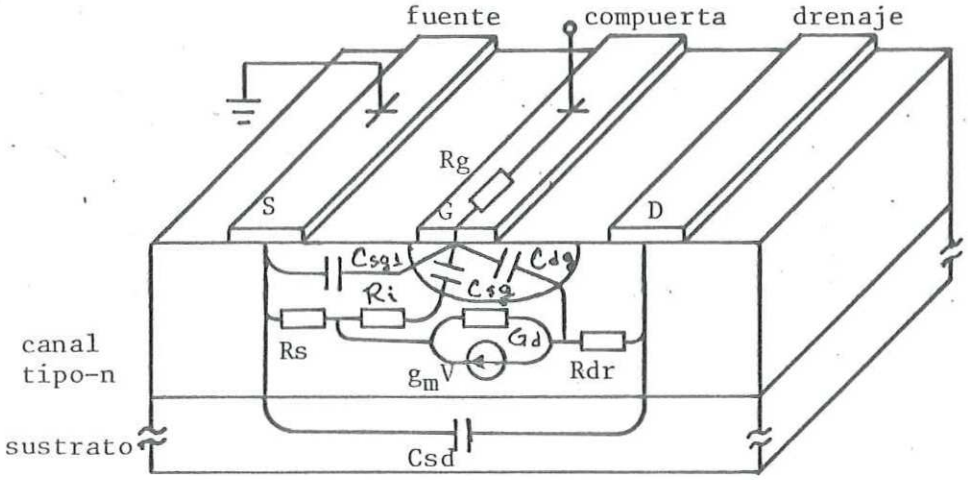
donde E_s es el campo eléctrico al cual la velocidad de arrastre del electron se aproxima a su valor limitado.

II.2.3 Parámetros para Señales Pequeñas.

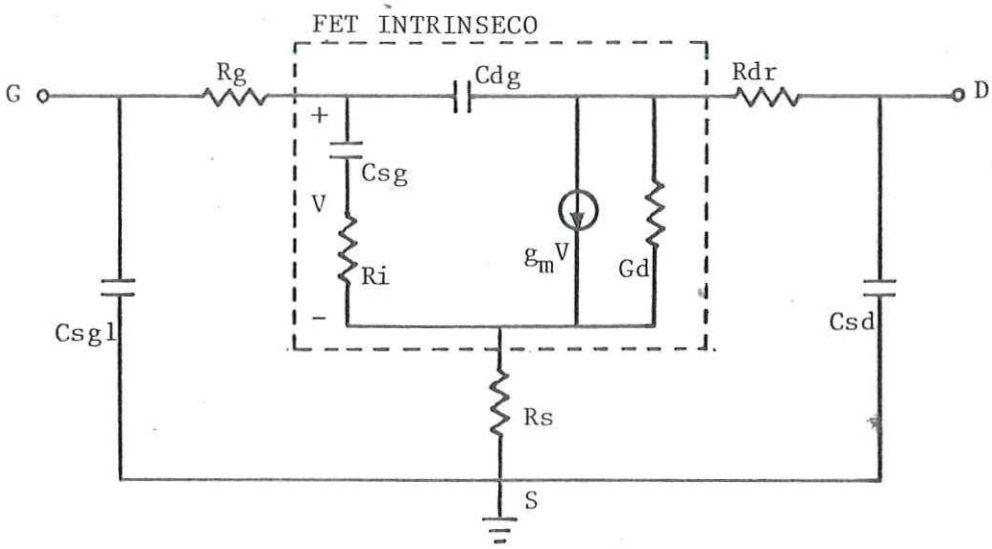
a) Circuito Equivalente del Transistor de Efecto de Campo.

En la figura 11 se muestra la sección transversal de la parte activa del FET. En la figura 11(a) se indican los elementos del circuito equivalente y la región responsable de cada uno de ellos. En la figura 11(b) se representa el circuito correspondiente.

El mecanismo de ganancia es atribuído a la transconductancia g_m. La conductancia de drenaje o de salida se representa por Gd. La capacitancia de la capa desierta debajo del electrodo de compuerta se representa por Csg. La resistencia del canal se representa por Ri. Las capacitancias Cdg y Csd representan respectivamente las capacitancias entre el electrodo de dre



(a)



(b)

Fig. 11 Circuito equivalente del FET para señales pequeñas. (a) geometría del FET indicando la región responsable de cada elemento. (b) circuito equivalente correspondiente.

naje y los electrodos de campuerta y fuente.

En el siguiente análisis se encuentran expresiones para cada uno de estos elementos en función de los parámetros del material, geométricos y de las condiciones de polarización.

La resistencia del canal, Ri, para tensiones de drenaje bajas, se da como:

$$Ri = \frac{1}{G}\left[1 - \left(\frac{Vbi - Vsg}{V_o}\right)^{1/2}\right] \qquad (23)$$

b) La Transconductancia g_m

La transconductancia se define como la razón de cambio en la corriente del canal Ic producida por un cambio en la tensión de compuerta, cuando la tensión de drenaje se mantiene fija,

$$g_m = \left|\frac{Ic}{Vsg}\right|_{V_{sd} = \text{constante}} \qquad (24)$$

de la ecuación (15) se obtiene que:

$$g_m = G\left[\frac{(Vsd + Vbi - Vsg)^{1/2} - (Vbi - Vsg)^{1/2}}{V_o^{1/2}}\right] \qquad (25)$$

En saturación (Vsd = Vdsat) y expandiendo el término entre corchetes de la ecuación (25) se llega a:

$$g_{msat} = \frac{(G)\ (Vdsat)}{2(V_o(Vbi - Vsg))^{1/2}} \qquad (26)$$

$$g_{msat} = Z \cdot v_s \cdot \left[\frac{qN\ \varepsilon\ \varepsilon_0}{2(Vbi - Vsg)}\right]^{1/2} \qquad (27)$$

c) Capacitancia Fuente-Compuerta Csg

La anchura de la región desierta se expresa como:

$$d_d(x) = h \left(\frac{E_i \cdot x + Vbi - Vsg}{V_o} \right)^{1/2} \tag{28}$$

considerando que,

$$E(x) \Big|_{x = L} = Vsd/L \tag{29}$$

$$V(x) = E_i \cdot x \tag{30}$$

donde V(x) es la caida de tensión entre los puntos cero y x, (V(L) = Vsd) (ver figura 10).

De la ecuación (28) se encuentra la carga total bajo la - compuerta, para la región lineal ($Vsd \leqslant Vdsat$)

$$Q = qNZ \int d_d(x)\, dx \tag{31}$$

integrando se obtiene,

$$Q = \frac{2\sqrt{2}\ ZL(\varepsilon_0 \varepsilon qN)^{1/2}}{3Vsd} \left[(Vsd + Vbi - Vsg)^{3/2} - (Vbi - Vsg)^{3/2} \right] .. \tag{32}$$

Entonces, la capacitancia fuente-compuerta se define como la razón de cambio de la carga libre en el electrodo de compuerta con respecto a la tensión de polarización en la compuerta - cuando la tensión de drenaje se mantiene constante.

$$Csg = \frac{\partial Q}{\partial Vsg} \Bigg|_{Vsd = \text{constante}} \tag{33}$$

$$Csg = \frac{2\sqrt{2}\ ZL(\varepsilon_0 \varepsilon qN)^{1/2}}{3(Vsd)^2} \left[(Vsd + Vbi - Vsg)^{3/2} - (Vbi - Vsg)^{3/2} - \left(\frac{3}{2}\right) Vsd(Vbi - Vsg)^{1/2} \right] \quad \ldots\ldots (34)$$

d) Capacitancias de Compuerta-Drenaje Cdg y Fuente-Drenaje Csd

Las capacitancias compuerta-drenaje Cdg y fuente-drenaje Csd son elementos parásitos del FET, debido a que no son in- - trínsecos al mecanismo de ganancia del FET, sino que son capacitancias entre electrodos.

Una buena aproximación se obtiene al considerar el acoplamiento electrostático entre dos conductores paralelos sobre la superficie de un dieléctrico semi-infinito, en este caso el -- GaAs, debido a que las distancias entre electrodos son peque-- ñas comparadas con el espesor del GaAs* (Smithe, 1939). Considérense las figuras 12(a) y 12(b) para el análisis de las capacitancias Cdg y Csd. Se obtienen entonces, las siguientes expresiones para las capacitancias,

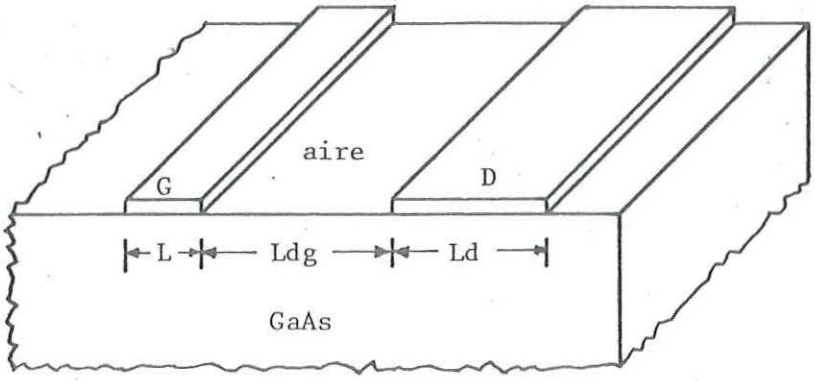
$$Cdg = (\varepsilon + 1)\ \varepsilon_0 Z\ \frac{K((1 - k)^{1/2})}{K(k)} \quad (35)$$

donde el argumento k para Cdg es el siguiente:

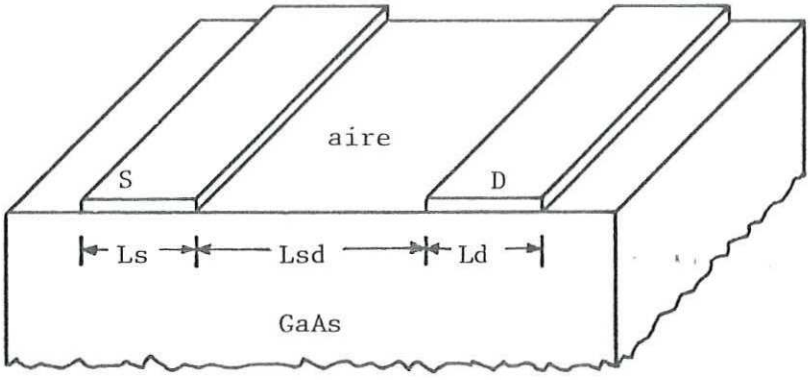
$$k_{dg} = \left(\frac{Ldg}{Ldg + L}\right)^{1/2} \quad (36)$$

$$Csd = (\varepsilon + 1)\ \varepsilon_0 Z\ \frac{k((1 - k)^{1/2})}{K(k)} \quad (37)$$

* Aquí el GaAs comprende la estructura completa del FET



(a)



(b)

Fig. 12 Configuración geómetrica y dimensiones usadas para derivar expresiones para - las capacitancias parásitas. (a), para la capacitancia compuerta-drenaje, Cdg. (b), para la capacitancia fuente-drenaje, Csd.

donde el argumento k para C_{sd} es el siguiente;

$$k_{sd} = \left[\frac{(2L_s + L_{sd})(L_{sd})}{(L_s + L_{sd})^2} \right]^{1/2} \qquad (38)$$

aquí, L_{dg} y L_{sd} son respectivamente, las distancias entre el electrodo de drenaje y los electrodos de compuerta y fuente. - K(k) es la integral elíptica completa de primera clase y se -- puede aproximar mediante la siguiente serie:

$$K(k) = \frac{\pi}{2} \left\{ 1 + \left(\frac{1}{2}\right)^2 k^2 + \left(\frac{1\cdot 3}{2\cdot 4}\right)^2 k^4 + \left(\frac{1\cdot 3\cdot 5}{2\cdot 4\cdot 6}\right)^2 k^6 + \ldots \right\} \qquad (39)$$

En las expresiones anteriores se supuso que la longitud - del electrodo de drenaje L_d es grande comparado con la longi-- tud del electrodo de la compuerta, $L_d \gg L$, y que la longitud de los electrodos de drenaje y fuente (donde $L_d = L_s$) son grandes comparados con la distancia que los separa, $L_d \gg L_{sd}$.

Debido a que las ecuaciones (35) y (37) no toman en cuenta el mecanismo del FET, entonces C_{dg} y C_{sd} son independientes de la polarización y por lo tanto son funciones únicamente de las dimensiones estructurales del FET.

e) Resistencias Párasitas R_s y R_{dr}.

Debido a las distancias finitas entre el electrodo de la compuerta y los contactos de fuente y drenaje como se muestra en la figura 4(a), hay resistencias en serie, R_s (resistencia de fuente) y R_{dr} (resistencia de drenaje), fuera de la región de canal. Estas resistencias, que no pueden ser moduladas por la tensión de compuerta, introducen una caída IR entre la compuerta y los contactos de fuente y drenaje y reducen la

conductancia del canal y la transconductancia. Se supone aquí que las resistencias son las mismas tanto para corriente directa (C. D.) como para respuesta a señal pequeña.

La primera de ellas se da como:

$$Rs = \frac{Lsg}{GL} + Rc \tag{40}$$

donde la resistencia de contacto, Rc, se determina por la resistencia de contacto específica, ρ_c, como (Murrman y Widman, 1969),

$$Rc = \left(\frac{1}{Z}\right)\left(\frac{\rho_c}{q\mu_0 Nh}\right)^{1/2} \tag{41}$$

para la resistencia de drenaje se tiene:

$$Rdr = \frac{Ldg}{q\mu_0 NhZ} \tag{42}$$

f).- Efecto sobre la Característica de C. D.

Debido a que la corriente de drenaje pasa a través de ambas resistencias, éstas tendrán el efecto de disminuir parte de la polaridad fuente-drenaje aplicada externamente (Vd) a un nivel interno (Vsd) por una cantidad Ic(Rs + Rdr), entonces,

$$Vsd = Vd - Ic(Rs + Rdr) \tag{43}$$

Además, la caida de tensión a través de Rs sirve para disminuir la tensión de polarización en la compuerta, de tal forma que se tiene lo siguiente:

$$Vsg = Vg + IcRs \tag{44}$$

donde V_g es la polaridad fuente-compuerta aplicada externamente.

Sustituyendo estas expresiones en las ecuaciones (15) y (18), se obtiene la característica I-V final del transistor de efecto de campo.

g).- Efecto sobre la Respuesta a Señal Pequeña.

El funcionamiento en señales pequeñas se ve afectado por la resistencia de fuente R_s, debido a que reduce la transconductancia interna g_m a un valor final g_{mf} dado por:

$$g_{mf} = \frac{g_m}{1 + g_m R_s} \qquad (45)$$

La resistencia de compuerta, R_g, es un elemento distribuido, y es aproximado por un tercio de la resistencia metálica o de metalización en la compuerta, (Wolf, 1970):

$$R_g = \frac{1}{3} R_m \qquad (46)$$

El capacitor C_{sg1} es debido a la capacitancia entre las metalizaciones del electrodo de fuente y el electrodo de compuerta y se puede aproximar al valor del capacitor C_{sd}. Por lo que se tiene,

$$C_{sg1} = C_{sd} \qquad (47)$$

II.3 Circuito Equivalente para el Transistor de Efecto de Campo

II.3.1. Análisis del Circuito Equivalente del Transistor de -

Efecto de Campo

En esta sección se analiza el circuito equivalente del -- FET en tres partes, como se indica en la figura 13. Este análisis se puede hacer a través de cualquiera de los parámetros convencionales para redes de dos-puertos. Escogiéndose en este caso los parámetros-Y debido a la facilidad con que se analiza el circuito equivalente del FET.

Se llama transistor intrínseco a la región activa en la - estructura del FET (ver figura 11(b)); transistor extrínseco - al transistor intrínseco incluyendo las parasitancias debidas al sustrato y a las metalizaciones; y transistor encapsulado - al transistor extrínseco junto con las parasitancias debidas - al material de encapsulación y a los alambres de las conexio-- nes internas.

Entonces, la obtención de los parámetros-Y se realiza primero con el FET intrínseco y posteriormente se extiende al transistor extrínseco y al transitor encapsulado.

a) Análisis del Cirucuito del FET Intrínseco

El modelo para el FET intrínseco se muestra en la figura 14(a), donde cada uno de sus elementos ha sido calculado anteriormente.

Los parámetros-Y en fuente común para este circuito se obtienen a través del análisis convencional de redes de dos-puertos, y se encuentran los siguientes resultados, los cuales se desarrollan en el CAPITULO III,

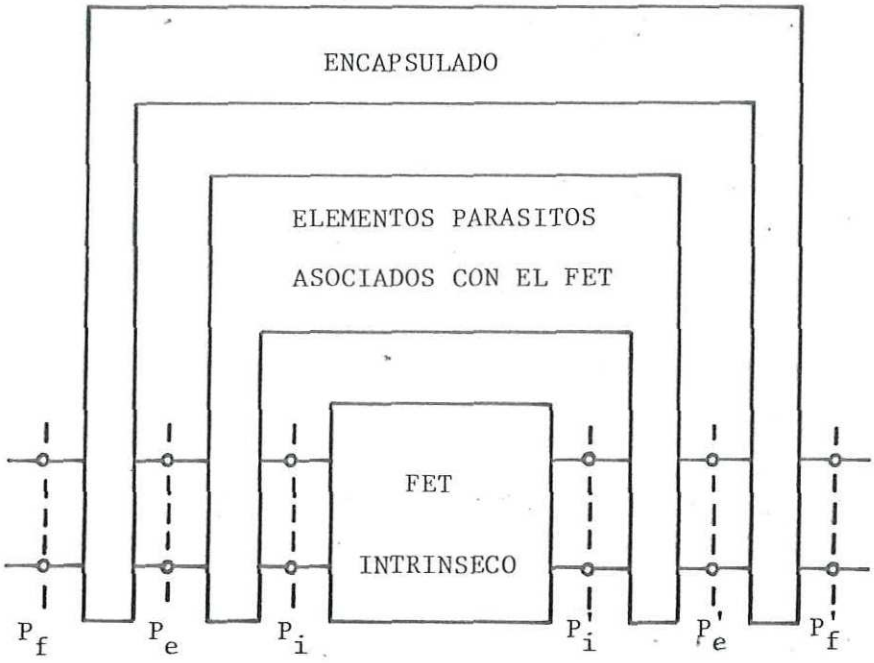


Fig. 13 Diagrama a bloques para el analisis del circuito equivalente del FET.

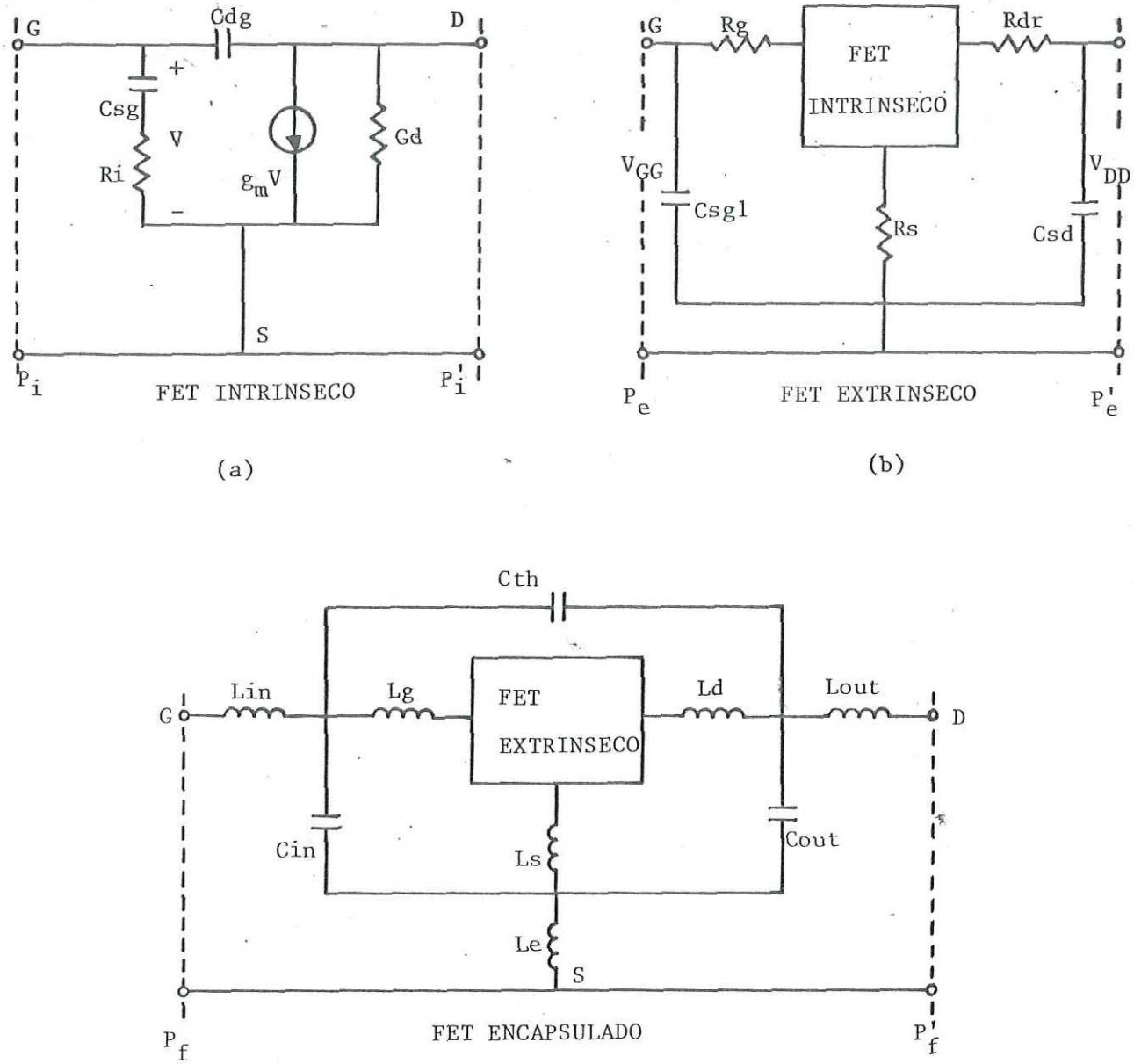


Fig. 14 Detalle de los circuitos equivalentes del FET.

$$Y_{11i} = jWC_{dg} + \frac{jWCsg}{1 + jWCsgR_i} \tag{48}$$

$$Y_{12i} = -jWC_{dg} \tag{49}$$

$$Y_{21i} = g_m - jWC_{dg} \tag{50}$$

$$Y_{22i} = G_d + jWC_{dg} \tag{51}$$

A este conjunto de parámetros se le dá nombre de matriz - $|Yi|$ y representa los parámetros-Y del transistor intrínseco.

b) Análisis del Circuito Equivalente del FET Extrínseco

La matriz de parámetros-Y intrínsecos, $|Y_i|$, se ve afectada por los elementos parásitos asociados al sustrato y a las - metalizaciones en el transistor, como se muestra en la figura 14(b).

Entonces, del punto anterior, a la matriz de parámetros-Y intrínsecos se le añaden las impedancias y admitancias que representan cada uno de los elementos parásitos. Con esto, se - obtiene una nueva matriz, $|Ye|$, de parámetros-Y para el FET extrínseco, donde:

$$Y_{11e} = \frac{Y_{22i} + (R_s + R_{dr})\ \Delta Y_i}{D} + Y_a \tag{52}$$

$$Y_{12e} = \frac{Y_{12i} - R_s\ \Delta Y_i}{D} \tag{53}$$

$$Y_{21e} = \frac{Y_{21i} - R_s\ \Delta Y_i}{D} \tag{54}$$

$$Y_{22e} = \frac{Y_{11i} + (R_s + R_g)\ \Delta Y_i}{D} + Y_b \tag{55}$$

donde,

$$\Delta Y_i = (Y_{11i})(Y_{22i}) - (Y_{12i})(Y_{21i}) \tag{56}$$

$$D = 1 + R_s(Y_{11i} + Y_{12i} + Y_{21i} + Y_{22i}) + Rdr(Y_{22i})$$

$$+ Rg(Y_{11i}) + (R_s(R_{dr}) + R_s(R_g) + R_g(R_{dr}))\ \Delta Y_i \tag{57}$$

$$Y_a = jWC_{sgl} \tag{58}$$

$$Y_b = jWC_{sd} \tag{59}$$

c) Análisis del Circuito Equivalente del FET Encapsulado

El encapsulado del FET añade tres conjuntos de elementos parásitos, los cuales se muestran en la figura 14(c), donde los inductores L_{in}, L_e, y L_{out} representan las inductancias de los alambres externos de la capsula, los capacitores C_{in}, C_{out}, y C_{th} representan las capacitancias entre las tres uniones alambre-capsula, y los inductores L_g, L_d, y L_s representan inductancias debido a los alambres de unión de la oblea del FET a la capsula. En el CAPITULO III se obtiene la matriz $|Y_f|$ de parámetros-Y finales para el transistor encapsulado, y éstos son:

$$Y_{11f} = \frac{Y_{11t} + (Z_{Le} + Z_{Lout})\ \Delta Y_t}{G} \tag{60}$$

$$Y_{12f} = \frac{Y_{12t} - Z_{Le}\Delta Y_t}{G} \tag{61}$$

$$Y_{21f} = \frac{Y_{21t} - Z_{Le}\Delta Y_t}{G} \tag{62}$$

$$Y_{22f} = \frac{Y_{22t} + (Z_{Le} + Z_{Lin})\Delta Y_t}{G} \tag{63}$$

donde, la matriz $|Y_t|$ está desarrollada en el Capítulo III, y

$$\Delta Y_t = (Y_{11t})(Y_{22t}) - (Y_{12t})(Y_{21t}) \tag{64}$$

$$G = 1 + Z_{Le}(Y_{11t} + Y_{12t} + Y_{21t} + Y_{22t}) + Z_{Lout}(Y_{22t}) +$$

$$+ Z_{Lin}(Y_{11t}) + (Z_{Lin}(Z_{Le}) + Z_{Lin}(Z_{Lout}) + Z_{Le}(Z_{Lout}))$$

$$\Delta Y_t \tag{65}$$

$$Z_{Le} = jWLe$$

$$Z_{Lin} = jWLin$$

$$Z_{Lout} = jWL_{out}$$

II.3.2 Parámetros de Dispersión del Transistor de Efecto de Campo

a) Introducción a los Parámetros de Dispersión

Hasta ahora los parámetros más convenientes para medirse en redes de dos puertos en microondas son los parámetros-S. Estos parámetros son tan sólo coeficientes de transmisión y reflexión. Los coeficientes de transmisión se les llama comunmente ganancia o atenuación.

Conceptualmente, los parámetros-S son similares a los parámetros-Y, -Z, o -h usados para describir la entrada y salida de una caja negra. La diferencia entre ellos es que los parámetros-S son expresados en términos de potencia radiada, y los parámetros-Y, -Z, o -h en términos de tensiones y corrientes.

Más específicamente, los parámetros-S se definen analíticamente por:

$$b_1 = S_{11}(a_1) + S_{12}(a_2) \tag{66}$$

$$b_2 = S_{21}(a_1) + S_{22}(a_2) \tag{67}$$

o en forma matricial como:

$$\begin{vmatrix} b_1 \\ \\ b_2 \end{vmatrix} = \begin{vmatrix} S_{11} & S_{12} \\ \\ S_{21} & S_{22} \end{vmatrix} \begin{vmatrix} a_1 \\ \\ a_2 \end{vmatrix} \tag{68}$$

donde, (refiriéndose a la figura 15):

$(a_1)^2$ = potencia incidente en el puerto # 1

$(b_1)^2$ = potencia saliendo del puerto # 1

$(a_2)^2$ = potencia incidente en el puerto # 2

$(b_2)^2$ = potencia saliendo del puerto # 2

La fracción de a_1 que es reflejada en el puerto #1 es -- S_{11}, y la parte que es transmitida es S_{21}. Similarmente, S_{22} es la fracción de a_2 que es reflejada en el puerto # 2, y S_{12} es la parte transmitida en la dirección inversa o hacia atrás.

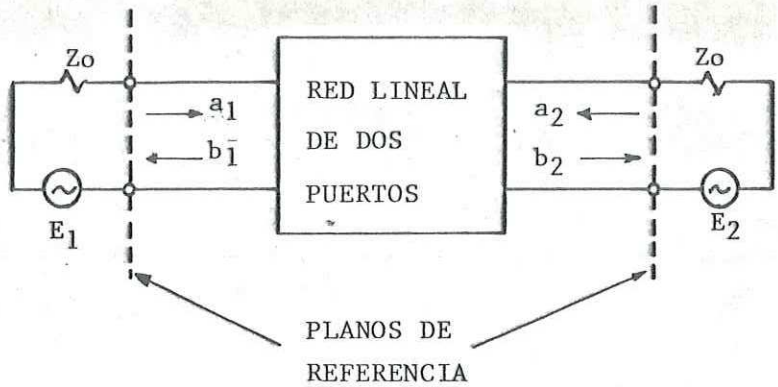


Fig. 15 Definición de los parametros-S de una red lineal de dos-puertos.

De la figura 15 se tiene que, si $E_2 = 0$, entonces $a_2 = 0$, y:

$$S_{11} = \frac{b_1}{a_1} = \text{coeficiente de reflexión de entrada} \qquad (69)$$

$$S_{21} = \frac{b_2}{a_1} = (\text{ganancia de transductor directa})^{1/2} \qquad (70)$$

Similarmente en el puerto #2 para $E_1 = 0$, entonces $a_1 = 0$, y:

$$S_{12} = \frac{b_1}{a_2} = (\text{ganancia de transductor inversa})^{1/2} \qquad (71)$$

$$S_{22} = \frac{b_2}{a_2} = \text{coeficiente de reflexión de salida} \qquad (72)$$

Una de las ventajas de los parámetros-S es que, debido a que son cantidades vectoriales, contienen información tanto de magnitud como de fase.

b) Parámetros de Dispersión para el Transistor

Los parámetros-S para el transistor intrínseco, extrínseco y encapsulado se obtienen en función de los parámetros-Y -- calculados en el capítulo #2 sección # II.3.1. Obteniéndose - con esto, tres matrices de parámetros-S: $|S_i|$ para el transistor intrínseco, $|S_e|$ para el transistor extrínseco y $|S_f|$ para el transistor encapsulado, a través de las siguientes ecuaciones de transformación (Carson, 1975):

$$S_{11} = \frac{(1 - Y_{11})(1 + Y_{22}) - Y_{12}Y_{21}}{(1 + Y_{11})(1 + Y_{22}) - Y_{12}Y_{21}} \qquad (73)$$

$$S_{12} = \frac{-2Y_{12}}{(1 + Y_{11})(1 + Y_{22}) - Y_{12}Y_{21}} \tag{74}$$

$$S_{21} = \frac{-2Y_{21}}{(1 + Y_{11})(1 + Y_{22}) - Y_{12}Y_{21}} \tag{75}$$

$$S_{22} = \frac{(1 + Y_{11})(1 - Y_{22}) + Y_{12}Y_{21}}{(1 + Y_{11})(1 + Y_{22}) - Y_{12}Y_{21}} \tag{76}$$

donde los parámetros-Y indicados arriba están normalizados a - Z_o. Si $|Y_i|$ son los parámetros reales, entonces:

$$Y'_{11} = \frac{Y_{11}}{Z_o} \tag{77}$$

$$Y'_{12} = \frac{Y_{12}}{Z_o} \tag{78}$$

$$Y'_{21} = \frac{Y_{21}}{Z_o} \tag{79}$$

$$Y'_{22} = \frac{Y_{22}}{Z_o} \tag{80}$$

III. METODOS Y MATERIALES.

En este capítulo se analiza el circuito equivalente final del transistor de efecto de campo, se incluye el programa de computadora usado para calcular los parámetros-S del transistor y por último se da una breve descripción del equipo utilizado en la medición de los parámetros-S en el laboratorio.

III.1. Parámetros-Y del transistor de Efecto de Campo.

Por análisis convencional de redes de dos-puertos se tiene que:

$$I_1 = Y_{11}(V_1) + Y_{12}(V_2) \tag{81}$$

$$I_1 = Y_{21}(V_1) + Y_{22}(V_2) \tag{82}$$

donde la matriz $|Y|$ es la matriz de parámetros-Y de la red de dos-puertos; I_1, I_2, V_1, V_2 se muestran en la figura 16, y los elementos Y_{ij} se definen como los parámetros de admitancia en circuito-corto:

$$Y_{11} = \left.\frac{I_1}{V_1}\right|_{V_2 = 0} \tag{83}$$

$$Y_{12} = \left.\frac{I_1}{V_2}\right|_{V_1 = 0} \tag{84}$$

$$Y_{21} = \left.\frac{I_2}{V_1}\right|_{V_2 = 0} \tag{85}$$

$$Y_{22} = \left.\frac{I_2}{V_2}\right|_{V_1 = 0} \tag{86}$$

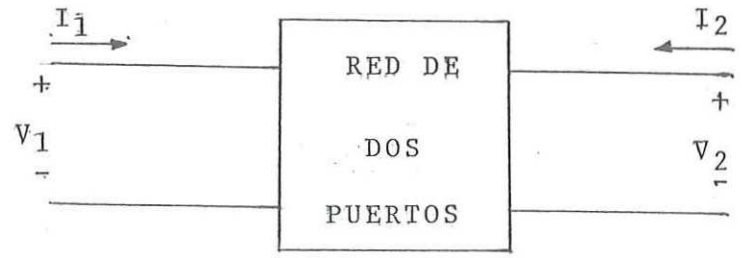


Fig. 16 Red de dos-puertos para el análisis de los parámetros-Y

entonces, aplicando las definiciones de los parámetros Y_{ij} al circuito de la figura 14(a), se obtienen:

$$Y_{11i} = jWC_{dg} + \frac{jWC_{sg}}{1 + jWC_{sg}R_i} \tag{87}$$

$$Y_{12i} = - jWC_{dg} \tag{88}$$

$$Y_{21i} = g_m - jWC_{dg} \tag{89}$$

$$Y_{22i} = G_d + jWC_{dg} \tag{90}$$

donde,

$$\left|Y_i\right| = \begin{vmatrix} Y_{11i} & Y_{12i} \\ Y_{21i} & Y_{22i} \end{vmatrix} \tag{91}$$

es la matriz de los parámetros-Y para el transistor intrínseco.

La matriz $\left|Y_i\right|$ se transforma a una matriz de impedancias $\left|Z_i\right|$ y se le añaden las impedancias correspondientes a Rg, Rs y R_{dr}, como se muestra en la figura # 17.

$$\left|Z_i\right| = \left|Y_i\right|^{-1} \tag{92}$$

donde,

$$Z_{11i} = \frac{Y_{22i}}{\Delta Y_i} \tag{93}$$

$$Z_{12i} = \frac{-Y_{12i}}{\Delta Y_i} \tag{94}$$

$$Z_{21i} = \frac{-Y_{21i}}{\Delta Y_i} \tag{95}$$

$$Z_{22i} = \frac{Y_{11i}}{\Delta Y_i} \tag{96}$$

$$\Delta Y_i = (Y_{11i})(Y_{22i}) - (Y_{12i})(Y_{21i}) \tag{97}$$

entonces, se obtiene la matriz de impedancias $\left|Z_r\right|$ para la red

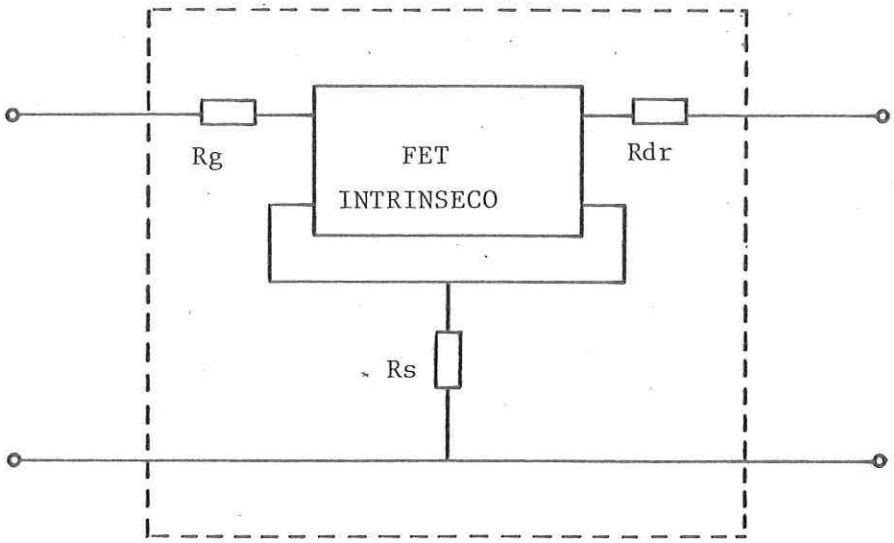


Fig. 17 Adición de impedancias en serie al circuito equivalente del transistor intrínseco.

mostrada en la figura 17. Donde de acuerdo con de Pian - - - (1962),

$$\left|Z_r\right| = \left|Z_i\right| + Rg\begin{vmatrix}1 & 0\\ 0 & 0\end{vmatrix} + R_s\begin{vmatrix}1 & 1\\ 1 & 1\end{vmatrix} + R_{dr}\begin{vmatrix}0 & 0\\ 0 & 1\end{vmatrix} \tag{98}$$

donde cada uno de los elementos de la matriz $\left|Z_r\right|$ son:

$$Z_{11r} = Z_{11i} + R_s + R_g \tag{99}$$

$$Z_{12r} = Z_{12i} + R_s \tag{100}$$

$$Z_{21r} = Z_{21i} + R_s \tag{101}$$

$$Z_{22r} = Z_{22i} + R_s + R_{dr} \tag{102}$$

transformando la matriz de impedancias $\left|Z_r\right|$ a una matriz de - admitancias $\left|Y_r\right|$ se tiene:

$$\left|Y_r\right| = \left|Z_r\right|^{-1} \tag{103}$$

donde cada elemento de la matriz $|Y_r|$ está dado de la siguiente forma:

$$Y_{11r} = \frac{Z_{22r}}{\Delta Z_r} \tag{104}$$

$$Y_{12r} = \frac{-Z_{12r}}{\Delta Z_r} \tag{105}$$

$$Y_{21r} = \frac{-Z_{21r}}{\Delta Z_r} \tag{106}$$

$$Y_{22r} = \frac{Z_{11r}}{\Delta Z_r} \tag{107}$$

$$\Delta Z_r = (Z_{11r})(Z_{22r}) - (Z_{12r})(Z_{21r}) \tag{108}$$

sustituyendo las ecuaciones (99), (100), (101) y (102) en las ecuaciones (104), (105), (106) y (107) respectivamente, se obtiene un nuevo conjunto de parámetros-Y, la matríz $|Y_r|$,

$$Y_{11r} = \frac{Y_{11i} + (R_s + R_{dr})(\Delta Y_i)}{D} \tag{109}$$

$$Y_{12r} = \frac{Y_{12i} - R_s \Delta Y_i}{D} \tag{110}$$

$$Y_{21r} = \frac{Y_{21i} - R_s \Delta Y_i}{D} \tag{111}$$

$$Y_{22r} = \frac{Y_{22i} + (R_s + R_g)(\Delta Y_i)}{D} \tag{112}$$

donde,

$$D = 1 + R_s(Y_{11i} + Y_{12i} + Y_{21i} + Y_{22i}) + R_{dr}(Y_{22i}) + $$
$$+ R_g(Y_{11i}) + (R_s(R_{dr}) + R_s(R_g) + R_g(R_{dr}))\Delta Y_i \tag{113}$$

Se añaden entonces, las admitancias que representan cada una de las capacitancias C_{sg1} y C_{sd} a la red de la figura 17. La matríz de parámetros-Y se modifica (de Pian, 1962) de la siguiente forma;

$$Y_e = |Y_r| + Y_a \begin{vmatrix} 1 & 0 \\ 0 & 0 \end{vmatrix} \qquad \begin{vmatrix} 0 & 0 \\ 0 & 1 \end{vmatrix} \tag{114}$$

donde Y_a y Y_b son las admitancias debido a C_{sgl} y C_{sd} respectivamente, mostradas en la figura 18. Cada elemento de la matriz $|Y_e|$ se da como:

$$Y_{11e} = Y_{11r} + Y_a \tag{115}$$

$$Y_{12e} = Y_{12r} \tag{116}$$

$$Y_{21e} = Y_{21r} \tag{117}$$

$$Y_{22e} = Y_{22r} + Y_b \tag{118}$$

donde,

$$Y_a = jWC_{sgl} \tag{119}$$

$$Y_b = JWC_{sd} \tag{120}$$

siendo $|Y_e|$ la matriz de parámetros-Y del transistor intrínseco.

Continuando con este razonamiento, el circuito se va haciendo cada vez más complejo debido a la incorporación de elementos parásitos, se obtiene la matriz $|Y_f|$, de parámetros-Y finales para el transistor encapsulado. Donde cada elemento de la matriz $|Y_f|$ se da como:

$$Y_{11f} = \frac{Y_{11t} + (Z_e + Z_{out})\Delta Y_t}{G} \tag{121}$$

$$Y_{12f} = \frac{Y_{12t} - Z_e \quad \Delta Y_t}{G} \tag{122}$$

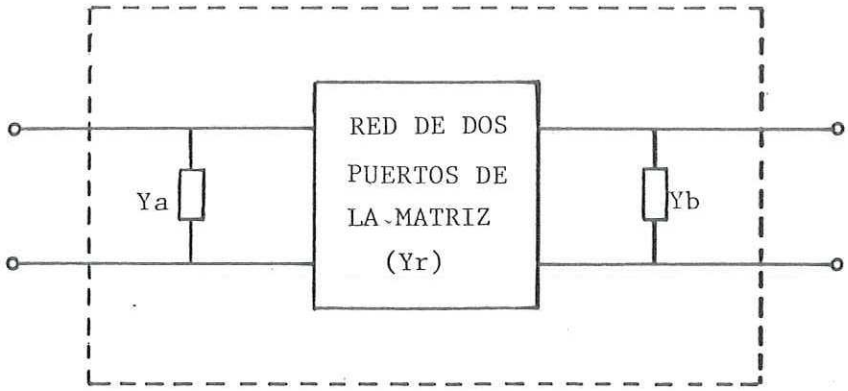


Fig. 18 Adición de admitancias en paralelo a una red de dos-puertos

$$Y_{21f} = \frac{Y_{21t} - Z_{L_e}\Delta Y_t}{G} \tag{123}$$

$$Y_{22f} = \frac{Y_{22t} + (Z_{L_e} + Z_{Lin})\Delta Y_t}{G} \tag{124}$$

$$\Delta Y_t = (Y_{11t})(Y_{22t}) - (Y_{12t})(Y_{21t}) \tag{125}$$

$$G = 1 + Z_{L_e}(Y_{11t} + Y_{12t} + Y_{21t} + Y_{22t}) + Z_{Lout}(Y_{22t}) + Z_{Lin}(Y_{11t}) + (Z_{Lin}(Z_{Le}) + Z_{Lin}(Z_{Lout}) + + Z_{Le}(Z_{Lout}))\Delta Y_t \tag{126}$$

$$Z_{L_e} = jWL_e \tag{127}$$

$$Z_{Lout} = jW_{Lout} \tag{128}$$

$$Z_{Lin} = jW_{Lin} \tag{129}$$

Las impedancias Z_{Le}, Z_{Lout}, y Z_{Lin} son debidas a las in-- ductancias L_e, L_{out}, y L_{in} respectivamente y la matríz de parámetros-Y, $|Y_t|$, es una matríz de transisión para obtener los - parámetros-Y finales en función de los elementos del circuito equivalente del transistor que se muestra en la figura 19.

Los elementos Y_{ij} de la matríz $|Y_t|$ son:

$$Y_{11t} = \frac{Y_{11e} + (Z_{L_s} + Z_{L_d})\Delta Y_e}{F} + Y_{th} + Y_{in} \tag{130}$$

$$Y_{12t} = \frac{Y_{12e} - Z_{L_s}\Delta Y_e}{F} - Y_{th} \tag{131}$$

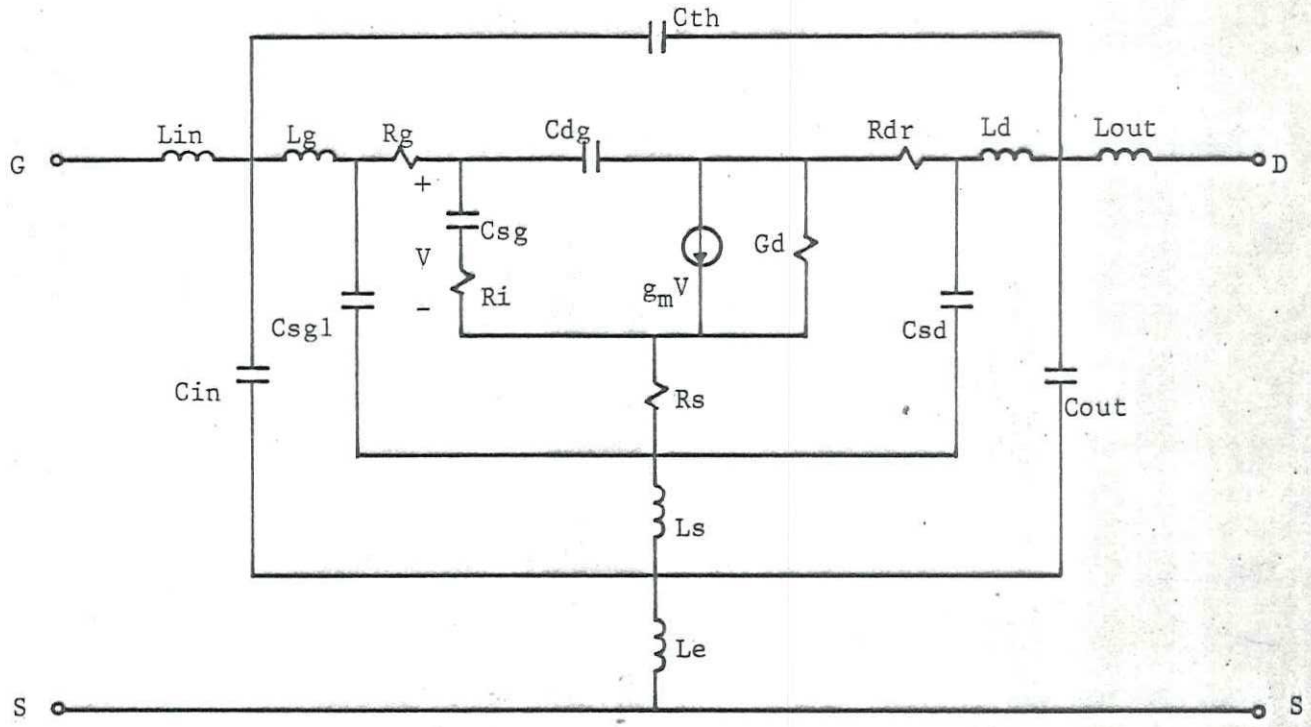


Fig. 19 Circuito equivalente (sin fuentes de ruido) en fuente común para el transistor encapsulado.

$$Y_{21t} = \frac{Y_{21e} - Z_{Ls}\, Y_e}{F} - Y_{th} \tag{132}$$

$$Y_{22t} = \frac{Y_{22t} + (Z_{Ls} + Z_{Lg})\, Y_e}{F} + Y_{th} + Y_{out} \tag{133}$$

donde,

$$Y_e = (Y_{11e})(Y_{22e}) - (Y_{12e})(Y_{21e}) \tag{134}$$

$$F = 1 + Z_{Ls}(Y_{11e} + Y_{12e} + Y_{21e} + Y_{22e}) + Z_{Ld}(Y_{22e}) + \\ + Z_{Lg}(Y_{11e}) + (Z_{Lg}(Z_{Ls}) + Z_{Lg}(Z_{Ld}) + \\ + Z_{Ls}(Z_{Ld}))\, Y_e \tag{135}$$

$$Y_{th} = jWC_{th} \tag{136}$$

$$Y_{in} = jWC_{in} \tag{137}$$

$$Y_{out} = jWC_{out} \tag{138}$$

$$Z_{Ls} = jWL_s \tag{139}$$

$$Z_{Lg} = jWL_g \tag{140}$$

$$Z_{Ld} = jWL_d \tag{141}$$

Aquí las capacitancias C_{th}, C_{in}, C_{out} y las inductancias L_s, L_d, y L_g son elementos parásitos debidos al encapsulamiento del transistor y a las conexiones internas.

III.2. Programa Computacional del Transistor de Efecto de Cam

po.

En la tabla II se proporciona el listado del del programa que contiene cada uno de los aspectos que se analizaron en el capítulo anterior, así como las subrutinas que se emplearon para el cálculo de cada una de las matrices de parámetros -Y y -S.

La importancia de este programa es vital, ya que nos entrega los resultados de las soluciones analíticas que describen al transistor, para su posterior comparación con los resultados obtenidos en el laboratorio para el transistor real.

El programa anterior (tabla II) se elaboró en lenguaje FORTRAN y consta de un programa principal y de seis subrutinas auxiliares para el cálculo de los parámetros -Y y -S de cada una de las secciones en que fué analizado el circuito equivalente.

El programa se ejecutó en una computadora PRIME-400, siguiendo las sugerencias de J. Barrera (comunicación personal), donde el orden de los datos fue el siguiente:

a) Un archivo de datos que consta de lo siguiente:

$\mu_0 = 4500$ $cm^2/V \cdot seg$

$N = 6.8 \times 10^{16}$ at/cm^3

$Z = 500 \times 10^{-4}$ cm

$L_s = 5.0 \times 10^{-4}$ cm

$L_{sg} = 1.0 \times 10^{-4}$ cm

$L = 1.0 \times 10^{-4}$ cm

$L_{dg} = 3.0 \times 10^{-4}$ cm

$L_{sd} = 5.0 \times 10^{-4}$ cm

```
C
C ********************** INICIO DEL PROGRAMA PRINCIPAL ***********************
C
C
$INSERT SYSCOM>KEYS.F
$INSERT SYSCOM>ERRD.F
      INTEGER TYPE,CODE,K1
      INTEGER*2 NOMBRE(16),DELFIN(16),CADECD(16)
      REAL MU,VG,VD,N,Z,LS,LSG,L,LDG,LSD,H,VSG,TSD(100),PI,EPS,KS,QE,
     *C1,VBI,ES,G,VO,VDSAT,WD,WS,IC(100),GD(100),GM(100),A,CSG(100),
     *  RI,NUMCDG,CDG,DENCSD,NUMCSD,CSD,PS,RD,IDSAT,GMSAT,GMF,C2,I1,
     *X(10),SUM,DENCDG,KSD,K,IVD,GMFSAT,TSDF,VSGF,EPSO,KDG,G11,FA,ABE
     *FT,FO1,FO2
      COMMON/JUAN/ F,VG,VD,I1
      DATA PI,EPS,KS,QE,EPSO,VBI,ES/3.14159265,1.06248E-12,12
     *,1.60206E-19,8.854E-14,0.7,15.0E3/
      CALL TNOUA('RESULT FILNAME ? ',17)
      READ(1,1)(DELFIN(I),I=1,16)
      CALL TNOUA('DATOS DE ENTRADA ? ',19)
      READ(1,1)(NOMBRE(I),I=1,16)
 1    FORMAT(16A2)
      CALL SRCH$$(K$READ,NOMBRE,6,5,TYPE,CODE)
      IF (CODE .NE. 0) CALL ERRPR$(K$IRTN,CODE,'ERROR AL ABRIR',14,0,0)
      READ(9,*) (X(I),I=1,9)
      MU = X(1)
      N  = X(2)
      Z  = X(3)
      LS = X(4)
      LSG= X(5)
      L  = X(6)
      LDG= X(7)
      LSD= X(8)
      H  = X(9)
      CALL SRCH$$(K$CLOS,0,0,5,TYPE,CODE)
      IF (CODE .NE. 0) CALL ERRPR$(K$IRTN,CODE,'ERROR AL CERRAR',15,0,0)
      CALL TNOUA('POLARIZACION FIJA EN LA COMPUERTA VG(VOLTS) = ',46)
      READ(1,*) VG
      VSG = VG
      IF(VG) 2,2,3
 3    CALL TNOUA('VG DEBE SER <,=0.0,  VG(VOLTS) = ',33)
      READ(1,*) VG
      VSG = VG
      IF(VG) 2,2,3
 2    CALL TNOUA('QUIERE VARIAR LA POLARIZACION EN EL DRENAJE VD ? ',49)
      READ(1,4) ANSWR
      IF(ANSWR .EQ. 'SI') GO TO 5
      GO TO 6
 5    CALL TNOUA('INTERVALO PARA POLARIZACION EN EL DRENAJE IVD = ',48)
      READ(1,*) IVD
      IF(IVD .LE. 0.0) GO TO 6
      GO TO 9
 6    CALL TNOUA('POLARIZACION FIJA EN EL DRENAJE VD(VOLTS) = ',44)
      READ (1,*) VD
      IVD = 0.0
      IF(VD) 8,9,9
 8    CALL TNOUA('VD DEBE SER >,=0.0,  VD(VOLTS) = ',33)
      READ(1,*) VD
      IF(VD) 8,9,9
 9    TSD(0) = -IVD
      IF(IVD .EQ. 0.0) GO TO 10
      K1 = (1./IVD)*10.
      IF(IVD .LE. 0.01) GO TO 11
      GO TO 111
 11   K1=100
 111  DO 12 I=1,K1
 12   TSD(I) = (TSD(I-1) + IVD)
      GO TO 222
 10   K1 = 0
 222  IF(IVD .EQ. 0.0) TSD(1) = VD
      CALL SRCH$$(K$WRIT,DELFIN,6,6,TYPE,CODE)
      IF(CODE .NE. 0)CALL ERRPR$(K$IRTN,CODE,'BAD OPEN WRITE',14,0,0)
      CALL TNOUA('C.D. FILNAME = ',15)
      READ(1,1)(CADECD(I),I=1,16)
      CALL SRCH$$(K$WRIT,CADECD,6,1,TYPE,CODE)
      IF(CODE .NE. 0)CALL ERRPR$(K$IRTN,CODE,'MAL WRITE F*1',13,0,0)
 27   CALL TNOUA('FRECUENCIA DE OPERACION F(HZ) = ',32)
      READ(1,*) F
      DO 13 I=1,K1
      WRITE(10,2000)
      WRITE(10,1000) TSD(I)
      G = (QE*MU*N*Z*H)/L
      VO = (QE*N*(H**2.))/(2.*EPS)
      ABE = VO - VBI
      IF(ABE .LT. ABS(VSG)) WRITE(1,1015) ABE
 1015 FORMAT('ABS(VSG) DEBE SER <= ',F6.3)
      IF(ABE .LT. ABS(VSG)) GO TO 26
      GO TO 25
 26   IF(ABE .LT. ABS(VSG))CALL TNOUA('NUEVO VSG = ',12)
      READ(1,*) VSG
 25   VDSAT = VO - VBI + VSG
      WRITE(10,1001)VDSAT
      WD = TSD(I) + VBI - VSG
      WS = VBI - VSG
      IF (TSD(I) .GE. VDSAT) GO TO 14
      IC(I) = G*(TSD(I)-(2.*(SQRT(WD**3.)-SQRT(WS**3.)))/(3.*SQRT(VO)))
      IF(IC(I) .LE. 0.0) IC(I) = 0.0
      WRITE(5,1010) TSD(I),IC(I)
      WRITE(10,1002) IC(I)
 14   GD(I) = G*(1. - SQRT(WD/VO))
C
C
C ************** CONTINUA EN LA SIGUIENTE HOJA ***************************
```

Tabla II.- Programa computacional para calcular los parámetros -Y y -S del transistor de efecto de campo.

```
C
C
      IF(TSD(I) .GE.VDSAT) GD(I) = 0.0
      WRITE(10,1003) GD(I)
      GM(I) = GX(SQRT(WD/VO) - SQRT(WS/VO))
      WRITE(10,1004) GM(I)
      IF(TSD(I) .EQ. 0.0) GO TO 15
      A = (2.XZXLXSQRT(2.XEPSXQEXN))/(3.XTSD(I))
      CSG(I)=AX(SQRT(WDXX3.)-SQRT(WSXX3.)-1.5XTSD(I)XSQRT(WS))/TSD(I)
      WRITE(10,1005)CSG(I)
      GO TO 16
15    A=(2.XZXLXSQRT(2.XEPSXQEXN))/(3.XWD)
      CSG(I) = (1./2.)XZXLXSQRT(EPSXQEXN/(2.XWS))
      WRITE(10,1005) CSG(I)
16    KDG = SQRT(LDG/(LDG + L))
      KSD = SQRT(LSDX(2.XLS+LSD)/(LS+LSD)XX2.)
      K = KDG
      CALL ELIPTI(K,10.,SUM)
      DENCDG = SUM
      K = SQRT(1.-KDG)
      CALL ELIPTI(K,10.,SUM)
      NUMCDG = SUM
      CDG = (KS+1.)XEPSOXZX(NUMCDG/DENCDG)
      WRITE(10,1006)CDG
      K = KSD
      CALL ELIPTI(K,10.,SUM)
      DENCSD = SUM
      K = SQRT(1.-KSD)
      CALL ELIPTI(K,10.,SUM)
      NUMCSD = SUM
      CSD = (KS+1.)XEPSOXZX(NUMCSD/DENCSD)
      WRITE(10,1007)CSD
      RS = LSG/(QEXMUXNXHXZ) + (1./Z)X(SQRT(5.E-6/(QEXMUXNXH)))
      WRITE(10,1008)RS
      RD = LDG/(QEXMUXNXHXZ)
      WRITE(10,1009)RD
      IDSAT = GX((1./3.)XVO-WS+(2.XSQRT(WSXX3.))/(3.XSQRT(VO)))
      IF(TSD(I) .GE. VDSAT) WRITE(5,1018) TSD(I),IDSAT
1018 FORMAT(2F8.5)
      WRITE(10,1011)IDSAT
      IF(TSD(I) .GE. VDSAT) GO TO 17
      GMF = GM(I)/(1. + GM(I)XRS)
      WRITE(10,1010)GMF
      GO TO 18
17    GMSAT = MUXZXESXSQRT(QEXNXEPS/(2.XWS))
      WRITE(10,1012) GMSAT
      GMF = GMSAT/(1. + GMSATXRS)
      WRITE(10,1013) GMF
18    IF(TSD(I) .GE. VDSAT) IC(I) = IDSAT
      TSDF = TSD(I) - IC(I)X(RS + RD)
      VSGF = VG + IC(I)XRS
      WRITE(10,1014)TSDF,VSGF
      IF(VSGF .GT. 0.0)GO TO 20
      IF(TSDF .LT. 0.0) GO TO 20
 20   C1 = CSG(I)
      C2 = CDG
      G1 = GD(I)
      IF(TSD(I) .GE. VDSAT)CALL GDSAT(VO,ES,L,IDSAT,MU,WS,G11)
      IF(TSD(I) .GE. VDSAT) G1 = G11
      T1 = SQRT(WS/VD)
      RI = (1. - T1)/G
      WRITE(10,1100) RI
1100 FORMAT('RI = ',E15.6)
      RG = 1.5
      IF(TSD(I) .GE. VDSAT) GO TO 19
      GO TO 21
19    I1 = IDSAT
      GO TO 22
21    I1 = IC(I)
22    VSD = TSD(I)
      FT = GMF/(2.XPIXCSG(I))
      WRITE(10,1030) FT
      FO1 = 1. + (2.5XF/FT)XSQRT(GMFX(RG + RS))
      WRITE(10,1031) FO1
1030 FORMAT('FRECUENCIA DE CORTE, FT = ',E12.6)
1031 FORMAT('FOMIN-(FT) = ',E12.6)
      IF (IVD) 1033,1033,13
1033 CALL PYSINT(C1,C2,GMF,RS,G1,RI,F,RD,RG,CSD,I1,VSD)
13    CONTINUE
      WRITE(1,1016)
1016 FORMAT(//,'SI QUIERE OTRA FRECUENCIA --- PONGA SI O NO')
      READ(1,1017) ANSWR
1017 FORMAT(R4)
      IF(ANSWR .EQ. 'SI') GO TO 27
      CALL SRCH$$(K$CLOS,0,0,1,TYPE,CODE)
      IF(CODE .NE. 0)CALL ERRPR$(K$IRTN,CODE,'BAD CLOS CADECD',15,0,0)
      CALL SRCH$$(K$CLOS,0,0,6,TYPE,CODE)
      IF(CODE .NE. 0)CALL ERRPR$(K$IRTN,CODE,'BAD CLOS WRITE',14,0,0)
4     FORMAT(2R2)
1000 FORMAT('VSD = ',F8.4)
1001 FORMAT('VDSAT = ',F8.4)
1002 FORMAT('IC(LINEAL) = ',F9.5)
1003 FORMAT('GD = ',F12.8)
1004 FORMAT('GM = ',F12.8)
1005 FORMAT('CSG = ',E17.9)
1006 FORMAT('CDG(CONST.) = ',E15.9)
1007 FORMAT('CSD(CONST.) = ',E15.9)
1008 FORMAT('RS(CONST.)  = ',F8.4)
1009 FORMAT('RD(CONST.)  = ',F8.4)
1010 FORMAT('GMFLIN = ',F12.8)
1011 FORMAT('IDSAT  = ',F9.6)
1012 FORMAT('GMSAT  = ',F12.8)
1013 FORMAT('GMFSAT = ',F12.8)
1014 FORMAT('VSDFINAL = ',F8.4,3X,'VSGFINAL = ',F8.4)
2008 FORMAT('      PARAMETROS DEL FET      ')
      CALL EXIT
      END
```

Tabla II.- Programa computacional para calcular los parámetros -Y y -S del transistor de efecto de campo. (Cont.)

```
CCC
CCXXXXXXXXXXXXXX INICIO DE SUBRUTINA ELIPTI Y GDSAT XXXXXXXXXXXXXXXXX
CCCCXXSUBRUTINA PARA CALCULAR LA SERIE DE LA INTEGRAL ELIPTICA DE PRIMERA
CCCCXX CLASEXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
      SUBROUTINE ELIPTI(K,GRAD,SUM)
CCC  GRAD = GRADO DEL EXPONENTE DE K EN LA SERIE DE LA INTEGRAL ELIPTICA
CCC          COMPLETA DE PRIMERA CLASE
      REAL K,GRAD,M,N,C(15),SUM
      DATA PI/3.14159265/
      M = GRAD
      C(0) = 1.
      J = M/2
      DO 1 I=1,J
      M = 2.XI
      N = M - 1.
 1    C(I) = (N/M)XC(I-1)
      SUM = PI/2.
      DO 2 I=1,J
      M = 2.XI
 2    SUM = SUM + ((PI/2.)XKXXM)X(C(I)XX2.)
      RETURN
      END
CCXXXXXXXXXXXXXXXXXXFIN DE ELIPTIXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
CC
CCCCCCCCCCCCCCCCCXXXXXXXXXINICIO DE GDSATXXXXXXXXXXXXXX
CC:::XXXSUBRUTINA PARA CALCULAR LA CONDUCTANCIA EN SATURACIONXXXX
      SUBROUTINE GDSAT(VO,ES,L,IDSAT,WS,MU,G11)
CCCXXX G11 = GDSAT ES LA CONDUCTANCIA PARA EL FET EN SATURACION XXXXX
      REAL VO,ES,L,IDSAT,MU,T2,WS,EC,G11
      T2 = WS/VO
      EC = 13.0X1.5E7/MU
      G11 = (IDSAT/ECXL)/(1. + (VO/ESXL)X(1. - T2))
      WRITE(10,1) G11
 1    FORMAT('GDSAT = ',E15.6)
      RETURN
      END
```

```
CCC
CCXXXXXXXXXXXXX INICIO DE PYSINT XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
CCCC SUBRUTINA PARA CALCULAR LOS PARAMETROS Y DEL FET INTRINSECOXXXX
      SUBROUTINE PYSINT(C1,C2,GMF,RS,G1,RI,F,RD,RG,CSD,I1,VSD)
CCC C1=CSG XXXXXXX
CCC C2=CDG XXXXXXX
CCC GMF = TRANSCONDUCTANCIA FINAL INTRINSECA
CCC G1 = GD --CONDUCTANCIA DE CANAL
CCC RI = RESISTENCIA INTERNA DEL CANAL
CCC F = FRECUENCIA ANGULAR DE OPERACION
      REAL C1,C2,GMF,RS,G1,RI,F,ZO,FA,CSD,I1,VSD
      COMPLEX Y11,Y12,Y21,Y22,S11,S12,S21,S22,C1Y11,C2Y11
     X,DELTA,NUM11,NUM22
      DATA PI/3.14159265/
      FA = 2.0XPIXF
      WRITE(10,98)
 98   FORMAT('XXX++++++++++++++++XXX')
      C1Y11 = CMPLX(-FAXFAXC1XRIXC2,FAX(C1+C2))
      C2Y11 = CMPLX(1.0,FAXC1XRI)
      Y11 = C1Y11/C2Y11
      Y21 = CMPLX(GMF,-FAXC2)
      Y12 = CMPLX(0.0,-FAXC2)
      Y22 = CMPLX(G1,FAXC2)
 99   FORMAT('     XXXPARAMETROS -Y-XXXXX')
 100  FORMAT(2E15.6)
      CALL PYSEXT(Y11,Y12,Y21,Y22,RS,RD,RG,F,CSD,FA,I1,VSD)
      ZO = 50.0
      Y11 = ZOXY11
      Y12 = ZOXY12
      Y21 = ZOXY21
      Y22 = ZOXY22
      AY11 = CABS(Y11)
      F11 = 57.29578XATAN2(AIMAG(Y11),REAL(Y11))
      AY12 = CABS(Y12)
      F12 = 57.29578XATAN2(AIMAG(Y12),REAL(Y12))
      AY21 = CABS(Y21)
      F21 = 57.29578XATAN2(AIMAG(Y21),REAL(Y21))
      AY22 = CABS(Y22)
      F22 = 57.29578XATAN2(AIMAG(Y22),REAL(Y22))
      WRITE(10,66)
 66   FORMAT('XXXTRANSISTOR INTRINSECOXXX')
      CALL PARAMS(Y11,Y12,Y21,Y22,F,VSD,I1)
 106  FORMAT(3E15.6)
 104  FORMAT('        XXXX=-PARAMETROS-S-=XXXX')
 105  FORMAT(2E15.6)
 101  FORMAT('    FRECUENCIA       MAGNITUD        FASE')
 102  FORMAT(E12.6,4X,E15.6)
 103  FORMAT('    MAGNITUD                FASE')
      RETURN
      END
```

Tabla II.- Programa computacional para calcular los parámetros -Y y -S del transistor de efecto de campo. (Cont.)

```
CC
CCXXXXXXXXXXXXXXXXX INICIO DE PYSEXT XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
CC
CCXXXSUBRUTINA PARA CALCULAR LOS PARAMETROS Y-S EXTRINSECOS XXX
      SUBROUTINE PYSEXT(Y11,Y12,Y21,Y22,RS,RD,RG,F,CSD,FA,I1,VSD)
      REAL RS,RD,RG,F,CSD,FA,I1,VSD,Z0
      COMPLEX Y11,Y12,Y21,Y22,Y11E,Y12E,Y21E,Y22E,DELTA,D,DEL,NUM11,
     XNUM22,S11E,S12E,S21E,S22E,YA
      DEL = Y11XY22 - Y12XY21
      D = (1.0,0.0) + (Y11+Y12+Y21+Y22)XRS + Y11XRG + Y22XRD
     X+ (RGXRD + RDXRS + RSXRG)XDEL
      YA = CMPLX(0.0,FAXCSD)
      Y11E = ((Y11 + (RS + RD)XDEL)/D) + YA
      Y21E = (Y21- RSXDEL)/D
      Y12E = (Y12 - RSXDEL)/D
      Y22E = ((Y22 + (RS +RD)XDEL)/D) + YA
      CALL PYSFIN(Y11E,Y12E,Y21E,Y22E,F,VSD,I1,FA)
      Z0 = 50.0
      Y11E = Y11EXZ0
      Y12E = Y12EXZ0
      Y21E = Y21EXZ0
      Y22E = Y22EXZ0
      WRITE(10,66)
 66   FORMAT('XXXTRANSISTOR EXTRINSECOXXX')
      CALL PARAMS(Y11E,Y12E,Y21E,Y22E,F,VSD,I1)
 106  FORMAT(3E15.6)
 104  FORMAT('          XXXX--PARAMETROS-S--XXXX')
 105  FORMAT(2E15.6)
 101  FORMAT('     FRECUENCIA       MAGNITUD        FASE')
 102  FORMAT(E12.6,4X,E15.6)
 103  FORMAT('    MAGNITUD                FASE')
      RETURN
      END
```

```
CC
CCCXXXXXXXXXXXXXXXXX INICIO DE PARAMS XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
CC
CCCXXXSUBRUTINA PARA CALCULAR LOS PARAMETROS-S DEL TRANSISTOR
      SUBROUTINE PARAMS(Y11,Y12,Y21,Y22,F,VSD,IDS)
      DIMENSION X(4),Y(4)
      COMPLEX Y11,Y12,Y21,Y22,DELTA,NUM11,NUM22
     X,S11,S12,S21,S22
      REAL AS11,AS12,AS21,AS22,FS11,FS12,FS21,FS22,F,VSD,IDS
      DATA RAD/57.29578/
      DELTA=((1.0,0.0)+Y11)X((1.0,0.0)+Y22) - Y12XY21
      NUM11=((1.0,0.0)-Y11)X((1.0,0.0)+Y22) + Y12XY21
      NUM22=((1.0,0.0)+Y11)X((1.0,0.0)-Y22) + Y12XY21
      S11 = NUM11/DELTA
      S12 = -2.0XY12/DELTA
      S21 = -2.0XY21/DELTA
      S22 = NUM22/DELTA
      AS11 = CABS(S11)
      AS12 = CABS(S12)
      AS21 = CABS(S21)
      AS22 = CABS(S22)
      FS11 = RADXATAN2(AIMAG(S11),REAL(S11))
      FS12 = RADXATAN2(AIMAG(S12),REAL(S12))
      FS21 = RADXATAN2(AIMAG(S21),REAL(S21))
      FS22 = RADXATAN2(AIMAG(S22),REAL(S22))
      CALL INITP1(8,9)
      X(1) = REAL(S11)
      X(2) = REAL(S12)
      X(3) = REAL(S22)
      Y(1) = AIMAG(S11)
      Y(2) = AIMAG(S12)
      Y(3) = AIMAG(S22)
      CALL CRCLOS(X,Y)
      CALL ENDPLT
      WRITE(10,1)
      WRITE(10,2)F,VSD,IDS
      WRITE(10,3)
      WRITE(10,4)
      WRITE(10,5)
      WRITE(10,6)AS11,FS11,AS12,FS12,AS21,FS21,AS22,FS22
 1    FORMAT('FRECUENCIA  Y POLARIZACION DE OPERACION')
 2    FORMAT('FREC.= ',E8.2,2X,'HZ ;',3X,'VSD= ',F7.4,2X,'V ;',3X,
     X 'IDS= ',F7.4,2X,'AMP')
 3    FORMAT('PARAMETROS DE DISPERSION-S-')
 4    FORMAT(5X,'S11',15X,'S12',14X,'S21',13X,'S22')
 5    FORMAT(1X,'MAG',5X,'ANG',6X,'MAG',6X,'ANG',6X,'MAG',5X,'ANG'
     X,5X,'MAG',5X,'ANG')
 6    FORMAT(F5.3,2X,F6.2,3X,F7.4,1X,F6.1,5X,F5.3,3X,F6.1,3X,F5.3
     X,1X,F9.4)
      RETURN
      END
```

Tabla II.- Programa computacional para calcular los parámetros -Y y -S del transistor de efecto de campo. (Cont.)

```
CCXXX SUBRUTINA PARA CALCULAR LOS PARAMETROS-Y FINALES DEL TRANSISTOR XXXXX
C
      SUBROUTINE PYSFIN(Y11E,Y12E,Y21E,Y22E,F,VSD,I1,FA)
C
@INSERT SYSCOM>KEYS.F
@INSERT SYSCOM>ERRD.F
      INTEGER TYPE,CODE
      INTEGER*2 SUERTE(16)
      REAL ZLS,ZLG,ZLD,ZLE,ZLIN,ZLOUT,Z0,F,VSD,I1,FA,X(10)
      COMPLEX Y11E,Y12E,Y21E,Y22E,Y11T,Y12T,Y21T,Y22T,Y11F,Y12F,Y21F
     *Y22F,YTH,YIN,YOUT,DYE,TYT,DYT,FYF
      CALL TNOUA('DATOS DEL ENCAPSULADO    ',24)
      READ(1,1) (SUERTE(I), I=1,16)
 1    FORMAT(16A2)
      CALL SRCH@@(K@READ,SUERTE,6,5,TYPE,CODE)
      IF(CODE .NE. 0) CALL ERRPR@(K@IRTN,CODE,'ERROR AL ABRIR',14,0,0)
      READ(9,*) (X(I), I=1,9)
      ZLIN=X(1)
      ZLE=X(2)
      ZLOUT=X(3)
      CIN=X(4)
      CTH=X(5)
      COUT=X(6)
      ZLG=X(7)
      ZLS=X(8)
      ZLD=X(9)
      CALL SRCH@@(K@CLOS,0,0,5,TYPE,CODE)
      IF(CODE .NE. 0) CALL ERRPR@(K@IRTN,CODE,'ERROR AL CERRAR',15,0,0)
      YTH = CMPLX(0.0,FA*CTH)
      YIN = CMPLX(0.0,FA*CIN)
      YOUT = CMPLX(0.0,FA*COUT)
      DYE = Y11E*Y22E - Y12E*Y21E
      TYT = (1.0,0.0) + ZLS*(Y11E+Y12E+Y21E+Y22E) + Y22E*ZLD
     *+ Y11E*ZLG + (ZLG*ZLS + ZLG*ZLD + ZLS*ZLD)*DYE
      Y11T = (Y11E + (ZLS + ZLD)*DYE)/TYT + YTH + YIN
      Y12T = (Y12E - ZLS*DYE)/TYT - YTH
      Y21T = (Y21E - ZLS*DYE)/TYT - YTH
      Y22T = (Y22E + (ZLG + ZLS)*DYE)/TYT + YTH + YOUT
C
CCCC:: PARAMETROS-Y FINALES DEL TRANSISTOR ENCAPSULADOXXXXXXXXXXXXXXXXX
      DYT = Y11T*Y22T - Y12T*Y21T
      FYF = (1.0,0.0) + ZLE*(Y11T+Y12T+Y21T+Y22T) + Y22T*ZLOUT
     *+ Y11T*ZLIN + (ZLIN*ZLE + ZLIN*ZLOUT + ZLOUT*ZLE)*DYT
      Y11F = (Y11T + (ZLE + ZLOUT)*DYT)/FYF
      Y12F = (Y12T - ZLE*DYT)/FYF
      Y21F = (Y21T - ZLE*DYT)/FYF
      Y22F = (Y22T + (ZLE + ZLIN)*DYT)/FYF
      Z0 = 50.0
      Y11F = Z0*Y11F
      Y12F = Z0*Y12F
      Y21F = Z0*Y21F
      Y22F = Z0*Y22F
      WRITE(10,66)
 66   FORMAT('TRANSISTOR FINAL')
      CALL PARAMS(Y11F,Y12F,Y21F,Y22F,F,VSD,I1)
      RETURN
      END
```

Tabla II.- Programa computacional para calcular los parámetros -Y y -S del transistor de efecto de campo. (Cont.)

$h = 0.2 \times 10^{-4}$ cm

b) La tensión de polarización en el electrodo de compuerta, V_{sg}.

c) La tensión de polarización en el electrodo de drenaje, -- V_{sd}.

d) La frecuencia de operación (en Hertz) a la cual se desea que trabaje el transistor

e) Un archivo de datos debido al encapsulado del FET, que -- consta de los siguiente:

$L_{in} = 0.164 \times 10^{-9}$ Henrios

$L_e = 0.047 \times 10^{-9}$ Henrios

$L_{out} = 0.164 \times 10^{-9}$ Henrios

$C_{in} = 0.138 \times 10^{-12}$ faradios

$C_{th} = 0.009 \times 10^{-12}$ faradios

$C_{out} = 0.138 \times 10^{-12}$ faradios

$L_g = 0.3 \times 10^{-9}$ Henrios

$L_s = 0.2 \times 10^{-9}$ Henrios

$L_d = 0.5 \times 10^{-9}$ Henrios

En el laboratorio se usó el equipo y material que se muestran en las figura 20 y figura 21 y consta de lo siguiente:

a) Generador de barrido de alta frecuencia

b) Sistema auxiliar del analizador de redes - Pantalla de magnitud y fase.

c) Analizador de redes - Pantalle polar

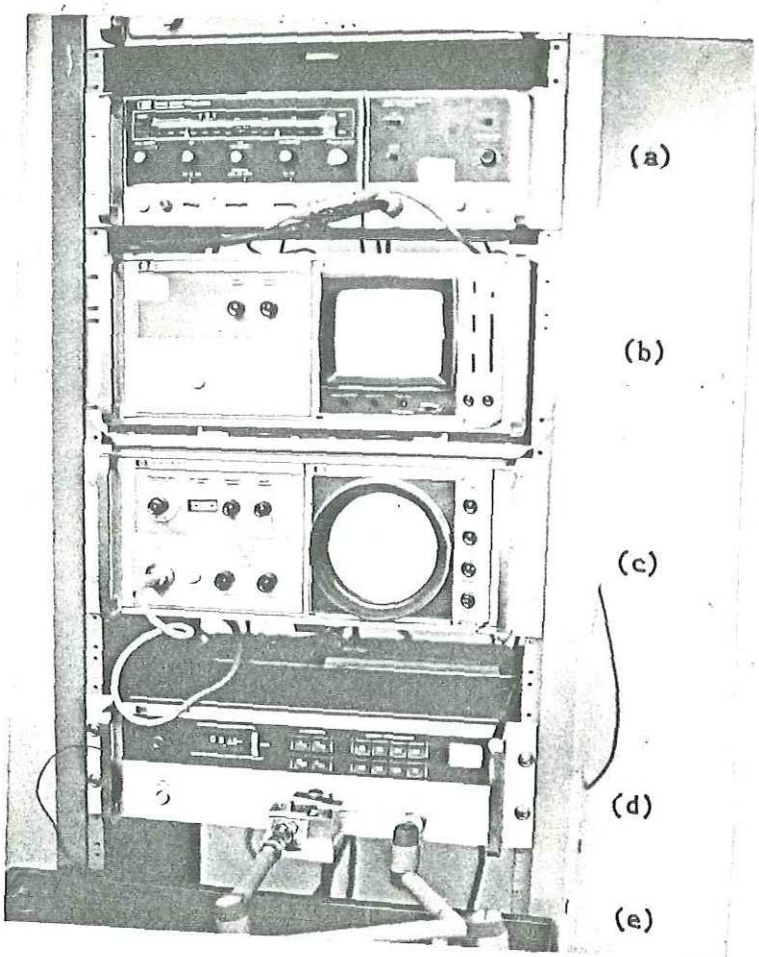


Fig. 20 Equipo utilizado en la medición de los parâmetros de dispersión del transistor HFET-1101.

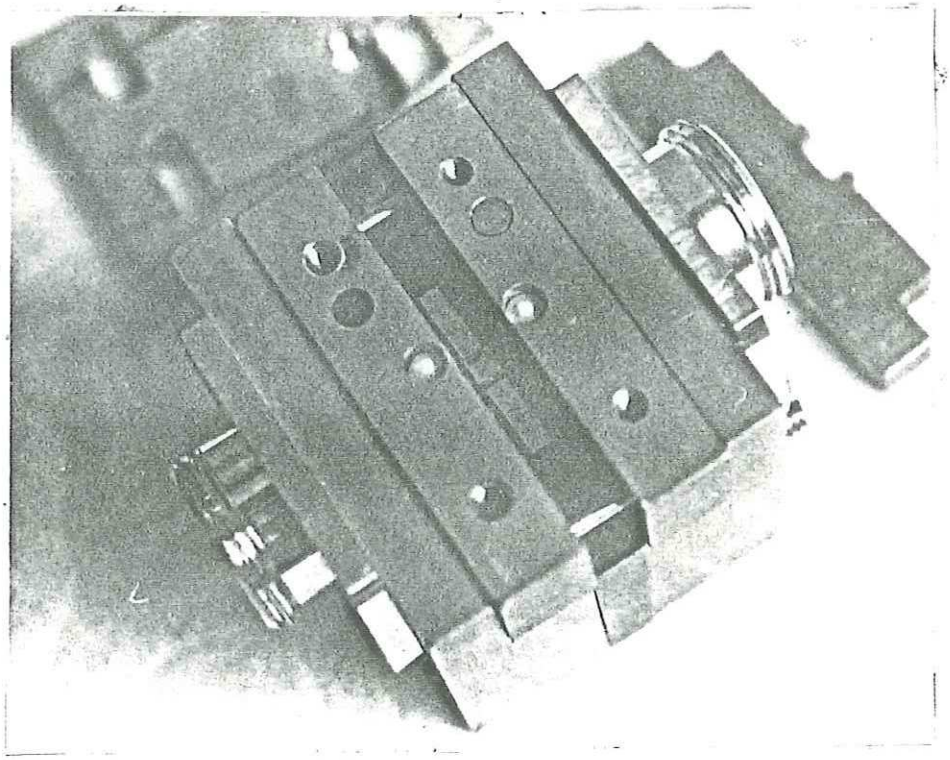


Fig. 21 Recinto de prueba para la medición de los parámetros de dispersión del transistor HFET-1101.

d) Instrumento transductor - para medir los parámetros-S de dispositivos activos y pasivos.

e) Brazo flexible

Todo el equipo anterior de la marca Hewlett-Packard.

La medición de los parámetros-S se realizó en el laboratorio de microondas del Departamento de Física Aplicada del - CICESE, de acuerdo al procedimiento descrito por Covarrubias-Rosales (1979).

Siendo las tensiones de polarización en la compuerta y en el drenaje las siguientes:

V_{sg} = 1.0 Volts y V_{sd} = 3.0 Volts

El intervalo de frecuencia fue desde 3.0 GHz hasta 6.0 - GHz, muestreándose con un intervalo de 500 MHz.

IV. RESULTADOS

En este capítulo se presentan los resultados teóricos obtenidos a través de la computadora, así como los resultados -- prácticos obtenidos en el laboratorio para el transistor real.

IV.1. Resultados Teóricos.

Estos resultados se obtuvieron de acuerdo al procedimiento y las polarizaciones indicados en el capítulo anterior.

En la figura 22 se muestran los parámetros-S, así como -- los valores que se obtuvieron para cada uno de los elementos - del transistor intrínseco. Se puede observar también, que --- existen tres conjuntos de parámetros-S que estan en correspondencia con cada una de las secciones en que se analizó el FET.

En las fiugras 23 y 24 se muestran los parámetros de dispersión S_{11} y S_{22} graficados en la Carta de Smith (Smith, 1969) para las condiciones antes mencionadas. Estos coeficientes de reflexión siguen un desplazamiento en la Carta de Smith típico de los transistores de microondas.

IV.2. Resultados Experimentales.

Los resultados que se obtuvieron en el laboratorio para - el transistor real se muestran en la tabla III, para las condiciones de polarización y frecuencia de muestreo establecidas - en el capítulo anterior.

En las figuras 25 y 26 se muestran los parámetros de re-- flexión S_{11} y S_{22} del transistor real graficados en la Carta -

```
TRANSISTOR FINAL

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.30E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                 S12                 S21                 S22
 MAG     ANG       MAG      ANG       MAG      ANG      MAG      ANG
0.881  -44.61    0.0759   53.5      2.71    131.8    0.897  -38.6702

***TRANSISTOR EXTRINSECO***

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.30E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                 S12                 S21                 S22
 MAG     ANG       MAG      ANG       MAG      ANG      MAG      ANG
0.977  -29.28    0.0795   69.1      2.94    157.2    0.969  -18.0784

***TRANSISTOR INTRINSECO***

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.30E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                 S12                 S21                 S22
 MAG     ANG       MAG      ANG       MAG      ANG      MAG      ANG
0.991  -25.44    0.0810   74.9      3.36    163.6    0.975  -12.0047

   ***++++++++++++++++++***++++++++++++++++++***++++++++++++++++++***

TRANSISTOR FINAL

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.35E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                 S12                 S21                 S22
 MAG     ANG       MAG      ANG       MAG      ANG      MAG      ANG
0.849  -51.13    0.0804   49.0      2.60    124.9    0.871  -44.1568

***TRANSISTOR EXTRINSECO***

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.35E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                 S12                 S21                 S22
 MAG     ANG       MAG      ANG       MAG      ANG      MAG      ANG
0.969  -33.85    0.0912   65.9      2.90    153.6    0.959  -20.8821

***TRANSISTOR INTRINSECO***

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.35E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                 S12                 S21                 S22
 MAG     ANG       MAG      AND       MAG      ANG      MAG      ANG
0.908  -29.50    0.0936   72.6      3.33    160.9    0.967  -14.8295

      ***++++++++++++++++++***++++++++++++++++++***++++++++++++++++++***

TRANSISTOR FINAL

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.40E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                 S12                 S21                 S22
 MAG     ANG       MAG      ANG       MAG      ANG      MAG      ANG
0.818  -57.38    0.0823   45.2      2.50    118.4    0.845  -49.3521

***TRANSISTOR EXTRINSECO***

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.40E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                 S12                 S21                 S22
 MAG     ANG       MAG      ANG       MAG      ANG      MAG      ANG
0.961  -38.29    0.1022   62.7      2.84    150.2    0.948  -23.6012

***TRANSISTOR INTRINSECO***

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.40E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                 S12                 S21                 S22
 MAG     ANG       MAG      ANG       MAG      ANG      MAG      ANG
0.984  -33.48    0.1057   70.2      3.29    156.4    0.958  -16.8077
```

Fig. 22 Parámetros-S teóricos del HFET-1101 para la condición de polarización que se indica.

```
TRANSISTOR FINAL

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.45E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                S12                S21                S22
 MAG      ANG       MAG       ANG       MAG       ANG       MAG       ANG
0.788  -63.38    0.0818    42.2      2.40    112.2    0.821  -54.2021

xxxTRANSISTOR EXTRINSECOxxx

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.45E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                S12                S21                S22
 MAG      ANG       MAG       ANG       MAG       ANG       MAG       ANG
0.952  -42.60    0.1127    59.7      2.78    146.8    0.936  -26.2308

xxxTRANSISTOR INTRINSECOxxx

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.45E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                S12                S21                S22
 MAG      ANG       MAG       ANG       MAG       ANG       MAG       ANG
0.981  -37.38    0.1173    67.9      3.25    155.8    0.948  -18.7353

     xxx++++++++++++++++++++xxx++++++++++++++++++++xxx++++++++++++++++++++xxx

TRANSISTOR FINAL

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.50E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                S12                S21                S22
 MAG      ANG       MAG       ANG       MAG       ANG       MAG       ANG
0.768  -69.17    0.0798    40.1      2.38    106.4    0.799  -58.9788

xxxTRANSISTOR EXTRINSECOxxx

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.50E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                S12                S21                S22
 MAG      ANG       MAG       ANG       MAG       ANG       MAG       ANG
0.944  -46.76    0.1225    56.7      2.72    143.5    0.924  -28.7678

xxxTRANSISTOR INTRINSECOxxx

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.50E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                S12                S21                S22
 MAG      ANG       MAG       ANG       MAG       ANG       MAG       ANG
0.977  -41.18    0.1285    65.7      3.20    153.4    0.937  -20.6090

    xxx++++++++++++++++++xxx++++++++++++++++++xxx++++++++++++++++++xxx

TRANSISTOR FINAL

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.55E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                S12                S21                S22
 MAG      ANG       MAG       ANG       MAG       ANG       MAG       ANG
0.734  -74.78    0.0744    39.5      2.28    100.8    0.778  -63.4767

xxxTRANSISTOR EXTRINSECOxxx

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.55E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                S12                S21                S22
 MAG      ANG       MAG       ANG       MAG       ANG       MAG       ANG
0.935  -58.78    0.1316    53.9      2.66    140.3    0.912  -31.2109

xxxTRANSISTOR INTRINSECOxxx

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.55E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                S12                S21                S22
 MAG      ANG       MAG       ANG       MAG       ANG       MAG       ANG
0.973  -44.89    0.1392    63.5      3.15    151.8    0.926  -22.4262
```

Fig. 22 Parámetros-S teóricos del HFET-1101 para la condición de polarización que se indica. (Cont.)

```
TRANSISTOR FINAL

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.60E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                S12                S21                S22
 MAG     ANG       MAG       ANG       MAG       ANG       MAG       ANG
0.710  -80.25    0.0603    40.6      2.11      95.6    0.760  -67.0105

xxxTRANSISTOR EXTRINSECOxxx

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.60E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                S12                S21                S22
 MAG     ANG       MAG       ANG       MAG       ANG       MAG       ANG
0.925  -54.64    0.1401    51.1      2.60     137.3    0.699  -33.5603

xxxTRANSISTOR INTRINSECOxxx

FRECUENCIA  Y POLARIZACION DE OPERACION
FREC.= 0.60E 10  HZ ;   VSD=  3.0000  V ;   IDS=  0.0076  AMP

PARAMETROS DE DISPERSION-S-
     S11                S12                S21                S22
 MAG     ANG       MAG       ANG       MAG       ANG       MAG       ANG
0.969  -40.60    0.1494    61.4      3.10     140.6    0.914  -24.1851

     PARAMETROS DEL FET

VSD =   3.0000   V

VDSAT =   0.3507   V

GD =   0.00000000   MHOS

GM =   0.29581499   MHOS

CSG =   0.118650234E-12   FARADIOS

CDG(CONST.) = 0.443138636E-13   FARADIOS

CSD(CONST.) = 0.511459161E-13   FARADIOS

RS(CONST.)  =   3.4681   OHMS

RD(CONST.)  =   6.1196   OHMS

IDSAT  =  0.007573   AMP.

GMSAT  =   0.039303387   MHOS

GMFSAT =   0.03465100   MHOS

VSDFINAL =   2.9274   V   ;     VSGFINAL =  -0.9737   V

GDSAT =   0.660335E-14   MHOS

RI =   0.102582E 00   OHMS
```

Fig. 22 Parámetros-S teóricos del HFET-1101 para la condición de polarización que se indica. (Cont.)

CARTA DE SMITH

TRANSISTOR : HFET-1101

CONDICIONES DE POLARIZACION :

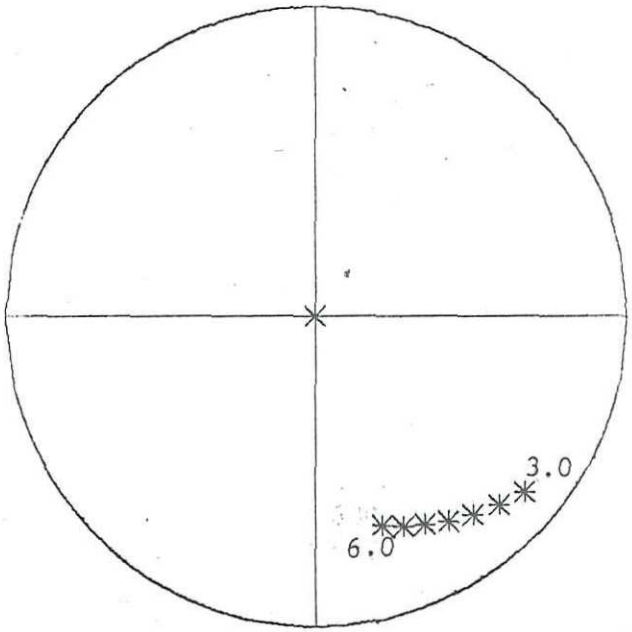
VSG (V) = -1.000

VSD (V) = 3.000

IDS (AMP.) = 0.00757

* S_{11}

frecuencia (GHz)



PARAMETROS DE DISPERSION DEL FET

Fig. 23 Coeficiente de reflexión de entrada, S_{11}, teórico del HFET-1101 graficado en la Carta de Smith. Para un intervalo en frecuencia desde 3.0 hasta 6.0 GHz. y la condición de polarización indicada. El muestreo se hizo cada --

CARTA DE SMITH

TRANSISTOR : HFET-1101

CONDICIONES DE POLARIZACION :

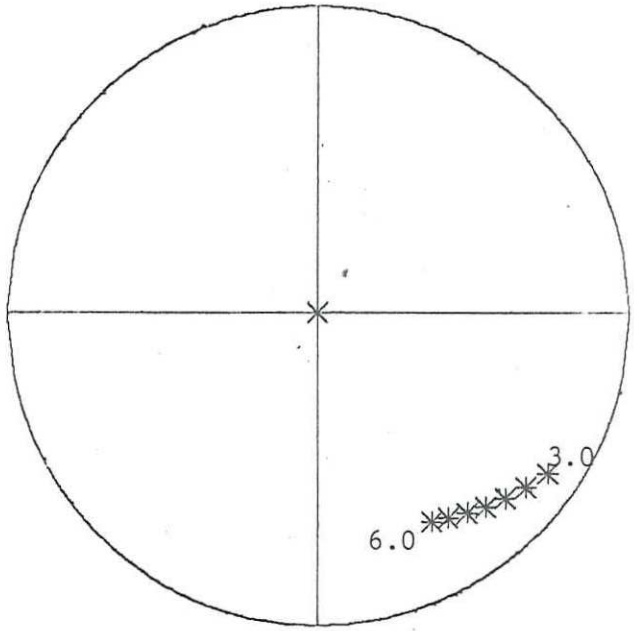
VSG (V) = -1.000

VSD (V) = 3.000

IDS (AMP.) = 0.00757

* S_{22}

frecuencia (GHz)



PARAMETROS DE DISPERSION DEL FET

Fig. 24 Coeficiente de reflexión de salida, S_{22}, teórico del HFET-1101 graf icado en la Carta de Smith. Para el intervalo en frecuencia desde 3.0 hasta 6.0 GHz. y la condición de polarización indicada. El muestreo es con un intervalo de 500 MegaHz.

TRANSISTOR BAJO PRUEBA : HFET-1101

POLARIZACION :
Vsd = 3.00 Volts ; Vsg = -1.00 Volts

PARAMETROS DE DISPERSION-S- , MAG(Decibeles) ; ANG(Grados)

FRECUENCIA	S11		S22	
GHz	MAG	ANG	MAG	ANG
3.0	0.88	-3.0	0.58	-39.0
3.5	0.81	-10.0	0.58	-53.0
4.0	0.85	-20.0	0.57	-66.0
4.5	0.83	-30.0	0.60	-80.0
5.0	0.81	-39.0	0.50	-120.0
5.5	0.81	-49.0	0.48	-128.0
6.0	0.86	-63.0	0.42	-153.0

Tabla III.- Parámetros-S experimentales del transistor de Efecto de Campo.

CARTA DE SMITH

TRANSISTOR : HFET-1101

CONDICIONES DE POLARIZACION :

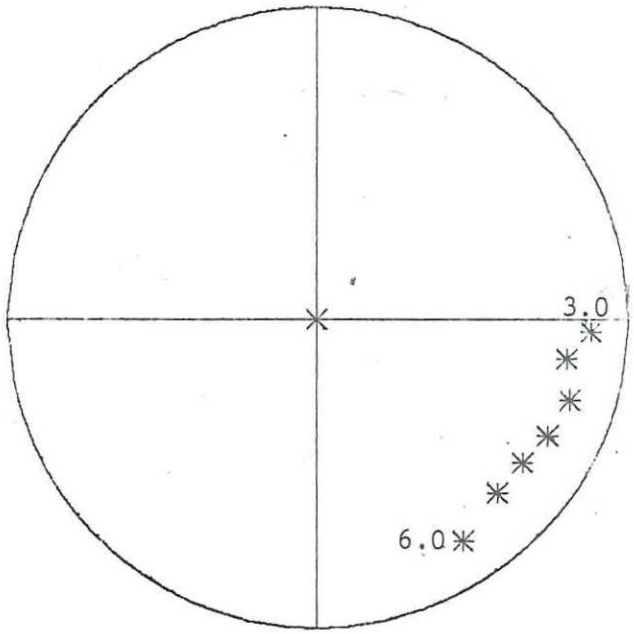
VSG (V) = -1.000

VSD (V) = 3.000

IDS (AMP.) = 0.00757

* S_{11}

frecuencias (GHz)



PARAMETROS DE DISPERSION DEL FET

Fig. 25 Coeficiente de reflexión de entrada, S_{11}, medido en el laboratorio para la condición de polarización que se indica y muestreandose cada 500 MHz.

CARTA DE SMITH

TRANSISTOR : HFET-1101

CONDICIONES DE POLARIZACION :

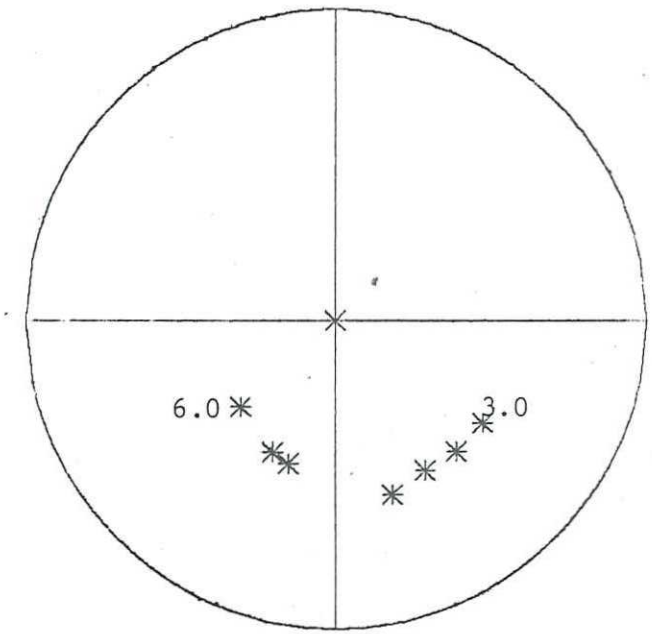
VSG (V) = -1.000

VSD (V) = 3.000

IDS (AMP.) = 0.00757

* S_{22}

frecuencias (GHz)



PARAMETROS DE DISPERSION DEL FET

Fig. 26 Coeficiente de reflexión de salida, S_{22}, medido en el laboratorio de microondas, con un intervalo en frecuencia de 500 MHz y para la condición de polarización indicada.

de Smith. Estos parámetros, como se puede observar, siguen -- también un desplazamiento en la Carta de Smith típico de los - transistores de microondas.

Los parámetros de transmisión S_{12} y S_{21} no se pudieron medir por detalles técnicos.

V. DISCUSION.

En el Capítulo IV se presentaron los resultados teóricos y experimentales del transistor HFET-1101, de acuerdo a la información disponible sobre el material y su geometría.

En la figura 22 se muestran los parámetros-S teóricos para el HFET-1101, para cada sección en que fue dividido el circuito equivalente del FET (ver figura 14). Se puede observar que las parasitancias tienen una influencia muy grande en el cálculo de los parámetros de dispersión, siendo ésta mayor cuando se aumenta la frecuencia.

Se observa de las figuras 23, 24, 25 y 26 que hay una diferencia apreciable en cuanto a la fase de cada parámetro. Esto se atribuye en parte al recinto de prueba del transistor real y en parte a las parasitancias en el modelo teórico. También, como se mencionó antes la diferencia que existe entre los resultados teóricos y experimentales se hace más grande tanto en fase como en magnitud.

Analizando la Carta de Smith se puede decir que la diferencia que existe entre las fases de los dos resultados (teórico y experimental) es producido fundamentalmente por las inductancias en el circuito de empaquetamiento; y la diferencia en cuanto a magnitud la produce básicamente las capacitancias en el mismo circuito de empaquetamiento.

Sin embargo, el movimiento de los parámetros-S a través -

de la Carta de Smith, como se muestra en las figuras 23, 24, - 25 y 26, es típico de los transistores de efecto de campo en - microondas.

Las sugerencias que a continuación se indican, se deben de tomar en cuenta en trabajos subsecuentes sobre el estudio - del GaAsMESFET para microondas; éstos son:

a) Las posibles corrientes de fuga, como se muestra en la figura 10.

b) La caracterización completa del recinto de prueba del transistor.

c) Los efectos que producen las capas de dipolo que se forman debido al campo eléctrico tan alto que se genera en el canal.

VI. CONCLUSIONES

Se ha hecho un análisis de los estudios teóricos que diversos autores han hecho sobre el diseño de transistores de efecto de campo de arseniuro de galio para microondas.

Los resultados experimentales son reproducibles. Los valores obtenidos en la computadora para diferentes frecuencias de operación se aproximan a los valores que se obtuvieron en el laboratorio, sin embargo como se mencionó en el capítulo anterior, las parasitancias del transistor son las que en última instancia determinan los parámetros de dispersión del transistor. Estas parasitancias son inevitables y deben ser incluídas en cualquier diseño de transistores de efecto de campo.

Otro aspecto muy importante e inevitable es la saturación de la velocidad de los portadores ya que en la parte activa del canal se llegan a generar campos eléctricos muy grandes.

En general, el procedimiento seguido por el análisis permite un entendimiento sobre el comportamiento intrínseco del FET, lográndose con ésto que el uso de estos dispositivos en sub-sistemas sea lo más óptimo posible.

LITERATURA CITADA

Asai, S., S. Okasaki y H. Kodera, 1976. Optimized Design of GaAsFET's for Low-noise Microwave Amplifiers. Solid State Electronics. 19

Carson, R. S., 1975. High-Frequency Amplifiers. John Wiley and sons., New York.

Covarrubias Rosales, D., 1979. Caracterización de Transisto-- res de Microondas. Tesis de Maestría en Ciencias. Ms. Centro de Investigación Científica y de Educación Superior de Ensenada, Ensenada, B. C. N. México.

De Pian, L., 1962. Linear active Network Theory. Prentice Hall, New York.

Engelmann,R.H.W. y C. A. Liechti, 1971. Gunn Domain Formation in the Saturated Region of GaAsMESFET. IEDM Tech. Digest.

Grove, A. S., 1967. Physics and Technology of Semiconductor Devices. John Wiley and Sons, New York. 366 p.

Liechti, C. A., 1976. Microwave Field-Effect Transistor-1976. IEEE Trans. M. T. y Tech. 24(6).

Murrman, H. y D. Widman, 1969. Solid State Electron. 12.

Ruch, J. G., 1972. Electron Dynamics in Short Channel Field Effect Transistor. IEEE Trans. E. D. 19(5).

Shockley, W., 1952. Unipolar Field-Effect Transistor. Proc. IRE. 40.

Smith, P. H., 1969. Electronic Applications of the Smith

Chart. McGraw-Hill, New York. 222p.

Smithe, W. R., 1939. Static and Dynamic Electricity. 3rd. Ed. McGraw-Hill, New York.

Sze, S. M., 1969. Physics of Semiconductor Devices. John Wiley and Sons, New York. 812 p.

Van der Ziel, A., 1971. Solid State Physical Electronics. Prentice-Hall, New Delhi. 633 p.

Wolf, P., 1970. Microwave Properties of Schottky-Barrier Field Effect Transistors. IBM J. Res. Develop. 14.