

**CENTRO DE INVESTIGACION CIENTIFICA Y DE  
EDUCACION SUPERIOR DE ENSENADA**

**SISTEMA DE CONMUTACION DIGITAL PARA UNA RED  
DE RADIOTELEFONIA RURAL**

**TESIS**

**MAESTRIA EN CIENCIAS**

**JORGE LUIS FRAIRE HUACUJA**

Ensenada Baja California

Diciembre de 1989

RESUMEN de la Tesis de Jorge Luis Fraire Huacuja, presentada como requisito parcial para la obtención del grado de MAESTRO EN CIENCIAS en FISICA APLICADA con opción en ELECTRONICA Y TELECOMUNICACIONES. Ensenada, Baja California, México. Noviembre de 1989.

## SISTEMA DE CONMUTACION DIGITAL PARA UNA RED DE RADIOTELEFONIA RURAL.

Resumen Aprobado por:



---

M. en C. Jaime Sánchez García.  
Director de Tesis.

Se presenta el diseño de un Sistema de Conmutación Digital con Matriz de Conmutación de tipo espacial multicanalizada en tiempo, no bloqueable y con asignación variable de ranura de tiempo, en la que se sigue el esquema de la norma europea para el manejo de canales PCM. Tiene capacidad para 128 líneas telefónicas con lo que se pueden tener hasta 64 enlaces simultáneos. El control de la matriz se realiza con el microprocesador 8088. El prototipo realizado, consta de 2 grupos con 8 líneas en cada uno de ellos. La programación fue diseñada para probar la matriz en simulación, esto es, que los enlaces se programen a través de una tarjeta de visualización y teclado para ducto STD. Como el sistema de conmutación será incluido en la red de radiotelefonía rural, parte de la programación tendrá que modificarse dependiendo de como se diseñe la interfaz que comunicará al sistema de conmutación con el resto de la red. El sistema de conmutación puede crecer arriba de las 128 líneas, pero habría posibilidad de bloqueo.

TESIS DEFENDIDA POR: JORGE LUIS FRAIRE HUCUJA  
Y APROBADA POR EL SIGUIENTE COMITE:



---

M.C. Jaime Sánchez García, Director del Comité



---

M.C. Ricardo Francisco Núñez Pérez, Miembro del Comité



---

M.C. Moisés Castro Delgado, Miembro del Comité



---

Dr. Enrique Mitrani Abenchuchan, Miembro del Comité



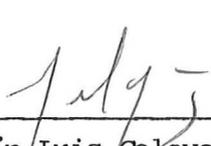
---

Dr. Enrique Gómez Treviño, Miembro del Comité



---

M.C. Moisés Castro Delgado, Jefe del Departamento de Electrónica y Telecomunicaciones



---

Dr. Martín Luis Celaya Barragán, Director de la División de Física Aplicada



---

Dr. Héctor Echavarría Heras, Director Académico Interino

Diciembre 1, 1989

CENTRO DE INVESTIGACION CIENTIFICA Y DE  
EDUCACION SUPERIOR DE ENSENADA

DIVISION DE FISICA APLICADA  
DEPARTAMENTO DE ELECTRONICA Y TELECOMUNICACIONES

SISTEMA DE CONMUTACION DIGITAL PARA  
UNA RED DE RADIOTELEFONIA RURAL.

TESIS

que para cubrir parcialmente los requisitos necesarios para  
obtener el grado de MAESTRO EN CIENCIAS presenta:

JORGE LUIS FRAIRE HUACUJA

Ensenada, Baja California, Noviembre de 1989.

## DEDICATORIA

A mis Padres HILDA y HECTOR por el cariño, el sacrificio y la comprensión de toda la vida.

A mis hermanos JULIO CESAR, ERNESTO JAVIER, ROBERTO ARTURO, MARIA DEL CORAL, JUAN MANUEL Y HECTOR JOAQUIN por el cariño de siempre.

A mi Tía FLOR por su valiente lucha en la vida y su cariño.

A mi Tío JULIO CESAR HUACUJA GRAHMM por despertar en mi los más nobles sentimientos y por concentrar en su ser el cariño que siento por toda mi familia.

## AGRADECIMIENTOS

Al Pueblo de México que con su lucha y trabajo permitió la creación de las instituciones que ayudaron a formarme.

A Jaime Sanchez García por su dirección en este trabajo, por la confianza que me tuvo y por su permanente disposición a escuchar todos los asuntos relacionados con la tesis.

A Enrique Mitrani por su claridad técnica efectiva que permitió la terminación de esta tesis y por su paciencia y el trato cordial que siempre tuvo para conmigo.

A Moisés Castro por su honestidad al ayudar a ubicarme en el terreno de la electrónica y que definitivamente trascendió hacia el terreno de la vida.

A todos los miembros del comité de tesis por sus comentarios y correcciones al manuscrito.

A Gerardo Soto Herrera por las explicaciones y los consejos técnicos que desinteresadamente me prestó.

A Oscar R. López Bonilla por la gran ayuda que siempre me brindó especialmente en los momentos de mayor presión.

A todos mis amigos por su compañía en los buenos momentos y su solidaridad en los malos.

A todos mis profesores y compañeros de las siguientes instituciones:

- 1) Primaria Federal Ignacio M. Altamirano, Piedras Negras Coah.
- 2) Secundaria Federal Benito Juárez, P.N. Coah.
- 3) CECyT 173, P.N. Coah.
- 4) Facultad de Ingeniería Mecánica y Eléctrica, UANL, Monterrey N.L.
- 5) CICESE, Ensenada, B.C.

A todo el personal de Física Aplicada que de una u otra manera contribuyó a la terminación de esta tesis; especialmente a las secretarías, a los intendentes y a los técnicos.

A todo el personal del CICESE que de una u otra manera contribuyó a la terminación de esta tesis.

A mi Familia por su apoyo eterno.

CONTENIDO		<u>Página</u>
I. -	INTRODUCCION.	1
II. -	DESCRIPCION GENERAL.	6
	II.1. - Red de Radiotelefonía Rural.	6
	II.2. - Sistema de Conmutación Digital.	8
III. -	ARQUITECTURA DEL SISTEMA.	12
IV. -	CIRCUITERIA.	17
	IV.1. - Bloques de conversión.	17
	IV.1.1. - Codificador/decodificador y filtro (CODEC).	17
	IV.1.2. - Circuito asignador de ranuras de tiempo (TSAC).	19
	IV.2. - Matriz de conmutación o red de conexión.	21
	IV.3. - Controlador de la matriz.	21
	IV.3.1. - Unidad de control.	23
	IV.3.2. - Interfaz con la matriz.	24
	IV.3.3. - Memoria de control.	27
	IV.4. - Base de tiempo para PCM.	28
V. -	PROGRAMACION.	30
	V.1. - Estructura general del programa.	31
	V.1.1. - Subprograma CONECTA.	32
	V.1.2. - Subprograma MEMCONTROL.	34
	V.1.3. - Subprograma PROGTSAC.	36
	V.1.4. - Subprograma DESCONECTA.	41
	V.2. - Estructura de los datos.	41
	V.2.1. - Tablero de estado de las ranuras.	41
	V.2.2. - Tablero de líneas y ranuras.	43
	V.2.3. - Imagen de la memoria de control.	44
VI. -	DEMOSTRACION DE QUE EL SISTEMA DE CONMUTACION ES NO BLOQUEABLE.	46

## CONTENIDO (continuación)

Página

VII. - RESULTADOS EXPERIMENTALES Y RECOMENDACIONES.	50
VII.1. - Resultados experimentales.	50
VII.1.1. - Problemas más importantes enfrentados durante el desarrollo de la tesis.	54
VII.2. - Recomendaciones.	55
VII.2.1. - Para probar el sistema extendido.	55
VII.2.2. - Para la incorporación del Sistema de Conmutación en la Red de Radiotelefonía Rural.	56
VII.2.3. - Para mejorar la circuitería.	56
VII.2.4. - Para optimizar la programación.	59
VIII. - CONCLUSIONES.	60
LITERATURA CITADA.	62
APENDICE I.	64
APENDICE II.	67
GLOSARIO.	68

## LISTA DE FIGURAS

<u>Figura</u>	<u>Página</u>
1. Red de Radiotelefonía Rural.	7
2. Organización general de la radiobase.	8
3. Diagrama general del Sistema de Conmutación Digital.	10
4. Arquitectura del Sistema de Conmutación Digital.	13
5. Marco PCM.	14
6. Distribución del Sistema de Conmutación.	16
7. Diagrama de bloques del Sistema de Conmutación Digital.	18
8. Diagrama general de un bloque de conversión.	20
9. Diagrama esquemático de la matriz o red de conexión	22
10. Diagrama de tiempos de las señales usadas por el controlador de la matriz.	26
11. Memoria de control.	29
12. Diagrama de flujo general.	33
13. Diagrama de flujo del subprograma CONECTA.	35
14. Diagrama de flujo del subprograma MEMCONTROL.	37-38
15. Diagrama de flujo del subprograma PROGTSAC.	39
16. Diagrama de flujo del subprograma DESCONECTA.	42
17. Distribución de los 32 bits de un grupo de transmisión o de recepción, en el tablero de Estado de las ranuras.	43
18. Distribución de los 16 bits correspondientes a una de las 128 Líneas, en el tablero de líneas y ranuras	44
19. Mapa de memoria de las 4 memorias de control.	45
20. Diagrama de bloques del sistema para probarse en simulación.	51

LISTA DE FIGURAS (continuación).

Página

- |     |  |    |
|-----|--|----|
| 21. | Diagramas de ganancia y fase del Sistema de Conmutación Digital. | 53 |
| 22. | Selección de pastilla para los TSAC.                             | 58 |

## LISTA DE TABLAS

<u>Tabla</u>		<u>Página</u>
I.	Especificaciones del Sistema de Conmutación Digital.	11
II.	Combinaciones de los bits de programación de ranura (X* y R*).	40
III.	Combinaciones de los bits de programación de canal (CHO Y CH1).	40
IV.	Respuesta en frecuencia del SCD.	52

# SISTEMA DE CONMUTACION DIGITAL PARA UNA RED DE RADIOTELEFONIA RURAL.

## I. - INTRODUCCION

Este trabajo de tesis consiste en el diseño y construcción de un sistema de conmutación digital no-bloqueable.

La necesidad de desarrollarlo surgió del proyecto "Red de Radiotelefonía Rural (RRTR)", desarrollado para la Secretaría de Comunicaciones y Transportes, en la sección de Instrumentación Electrónica del CICESE. Para su funcionamiento, esta red requiere de sistemas de conmutación con las siguientes características:

- 1) Capacidad para manejar hasta 128 líneas, es decir que pueda hacer hasta 64 enlaces bidireccionales simultáneamente.
- 2) Que sea no-bloqueable.

Para seleccionar la arquitectura más adecuada del sistema de conmutación por desarrollar, se realizó un estudio entre 2 tipos de sistemas que podrían resolver el problema. Uno era el utilizado en el conmutador telefónico digital desarrollado por el grupo de Telefonía y Conmutación Digital del Departamento de Electrónica y Telecomunicaciones del CICESE, que se clasifica como un sistema de conmutación digital con una matriz espacial en tiempo compartido con los

elementos distribuidos (Arévalo, V.M., J.G. Viveros., 1986), y el otro, propuesto por el mismo grupo, como un sistema del mismo tipo pero centralizado. Se encontró que el sistema distribuido tiene la ventaja de que puede crecer hasta 256 líneas (usando multicanalizadores de 8 líneas), sin tener bloqueo, además de que la programación para este sistema es un poco más simple que para el centralizado, pero tiene la desventaja de que necesita un multicanalizador por cada una de las líneas, lo cual para un número grande de líneas no es costeable. El sistema centralizado tiene la desventaja de que solamente hasta 128 líneas es no-bloqueable y a partir de este número hay una cierta probabilidad de bloqueo, pero tiene la ventaja de que no usa un multicanalizador por cada línea, lo cual lo hace más barato que el sistema distribuido para 128 líneas. Como el sistema que se estaba solicitando era para conmutar 128 líneas sin bloqueo, se decidió construir el sistema centralizado (de aquí en adelante nos referiremos a él como sistema de conmutación) ya que al usar menos circuitos integrados reduce su costo y es más fácil de construir.

Una vez seleccionada la estructura general del sistema de conmutación se tenía que decidir la forma de realizar el controlador de la matriz que, como veremos más adelante es una de las partes fundamentales de un sistema de conmutación. Existen varias formas de realizar un controlador y el método escogido fue condicionado por la disponibilidad en el CICESE

de los circuitos integrados más importantes para la construcción del mismo, evitando, de esta manera, que la construcción y prueba del prototipo se atrasara por falta de componentes. Además se cuidó que dichos componentes fueran comerciales para que en caso de dañarse alguno durante el desarrollo del proyecto, se pudiera conseguir fácilmente.

Para lograr la característica de no-bloqueo del sistema de conmutación, se decidió distribuir las 128 líneas en 8 grupos con 16 líneas cada uno (Mitrani, 1988). Como se usó el formato PCM de la norma europea (Padilla, et al, 1986), se tienen disponibles 32 ranuras de tiempo tanto para transmisión (Tx) como para recepción (Rx), por cada grupo de 16 líneas, lo cual satisface el requerimiento de no-bloqueabilidad (c.f.VI).

Los objetivos iniciales del trabajo de tesis fueron:

- A) Diseñar y construir la circuitería del sistema de conmutación para 16 líneas (el sistema expandido consta de 128 líneas), con las siguientes características:
- 1) Diseñar y construir la matriz y su controlador en tarjetas de alambrado de 72 terminales para ser montadas en un trasplano independiente.
  - 2) Diseñar y construir 2 medios bloques de conversión (para 8 líneas c/u) en tarjetas de alambrado de 72 terminales.
  - 3) Diseñar y construir la tarjeta del microprocesador y la de la interfaz con la oficina terminal rural, en

tarjetas de alambrado de 56 terminales para ser montadas en un ducto STD (Pro Log, 1985).

B) Diseñar la programación para el sistema expandido, esto es para 128 líneas repartidas en 8 grupos de 16 líneas c/u.

C) El sistema de conmutación debería de cumplir con las siguientes características funcionales:

1) El tiempo para establecer un enlace debería ser menor de 5 ms. Este tiempo es el que tarda el sistema de conmutación digital en establecer un enlace, a partir del momento en que recibe el número de las dos líneas por enlazar.

2) La distorsión del sistema de conmutación a las señales manejadas por los enlaces, debería ser mínima.

3) El tamaño físico del prototipo debería ser óptimo.

El reporte se estructuró de la manera siguiente: En el capítulo I se hace una breve descripción de los antecedentes que generaron este proyecto y se señalan los objetivos iniciales para este trabajo. En el capítulo II se describen, de manera general, la red de radiotelefonía rural y el sistema de conmutación construido y se indican las especificaciones del mismo. En el capítulo III se describe en detalle la arquitectura del SCD. En el capítulo IV se describen los circuitos integrados más importantes que forman el SCD. En el capítulo V se hace una descripción del programa principal junto con los subprogramas que utiliza y se explica la estructura de los datos empleados por el programa. En el

Capítulo VI se desarrolla la demostración de que el SCD es no-bloqueable. El capítulo VII contiene los resultados que se obtuvieron experimentalmente, las recomendaciones que se sugieren para la prueba del sistema expandido completo (128 líneas) y las recomendaciones que se sugieren para la incorporación del SCD a la red de radiotelefonía rural. y el capítulo VIII contiene las conclusiones del trabajo. Al final del reporte, se incluye el apéndice I que incluye las instrucciones detalladas para poner en marcha el sistema de conmutación en simulación; el apéndice II que contiene una sugerencia para eliminar la interfaz del bloque de conversión y finalmente se incluye un glosario con las abreviaciones usadas a lo largo del reporte.

Un segundo volumen adjunto a este reporte, contiene los diagramas electrónicos y el listado del programa del sistema de conmutación digital.

## II. - DESCRIPCION GENERAL.

### II.1. - Red de Radiotelefonía Rural.

Para poder ubicar bien el sistema de conmutación dentro de la RRTR, es necesario hacer una descripción general de la red. En la figura 1 se muestra la RRTR, la cual se puede describir de la siguiente manera (Mitrani , et al , 1987):

"La RRTR es un sistema jerárquico de acceso múltiple que, expandida al máximo, puede atender 1000 abonados. Su conexión a la Red Telefónica Nacional se efectúa por medio de troncales (4 a 48) asignadas v.g. por un Centro Automático de Larga Distancia (CALD) a la Oficina Terminal Rural (OTR), el dispositivo de más alta jerarquía dentro de la RRTR".

"La OTR puede controlar hasta diez RB por medio de troncales (de 2 a 8 por cada RB), estableciendo localmente comunicación entre cualesquiera dos RB propias".

"Cada RB controla hasta 100 Radioteléfonos (RT) mediante canales radiofónicos (2 a 16) plenamente bidireccionales y asignados por demanda. Entre las principales funciones de las RB, se cuentan el asignar canales radiotelefónicos, y establecer comunicación entre dos RT propios (esta última función la realiza el sistema de conmutación)".

Para nuestros fines, lo más importante de la descripción de la RRTR es que en cada RB y en la OTR se requiere de un

sistema de conmutación. La figura 2 muestra la organización general de la RB, donde se ve la ubicación del sistema de conmutación.

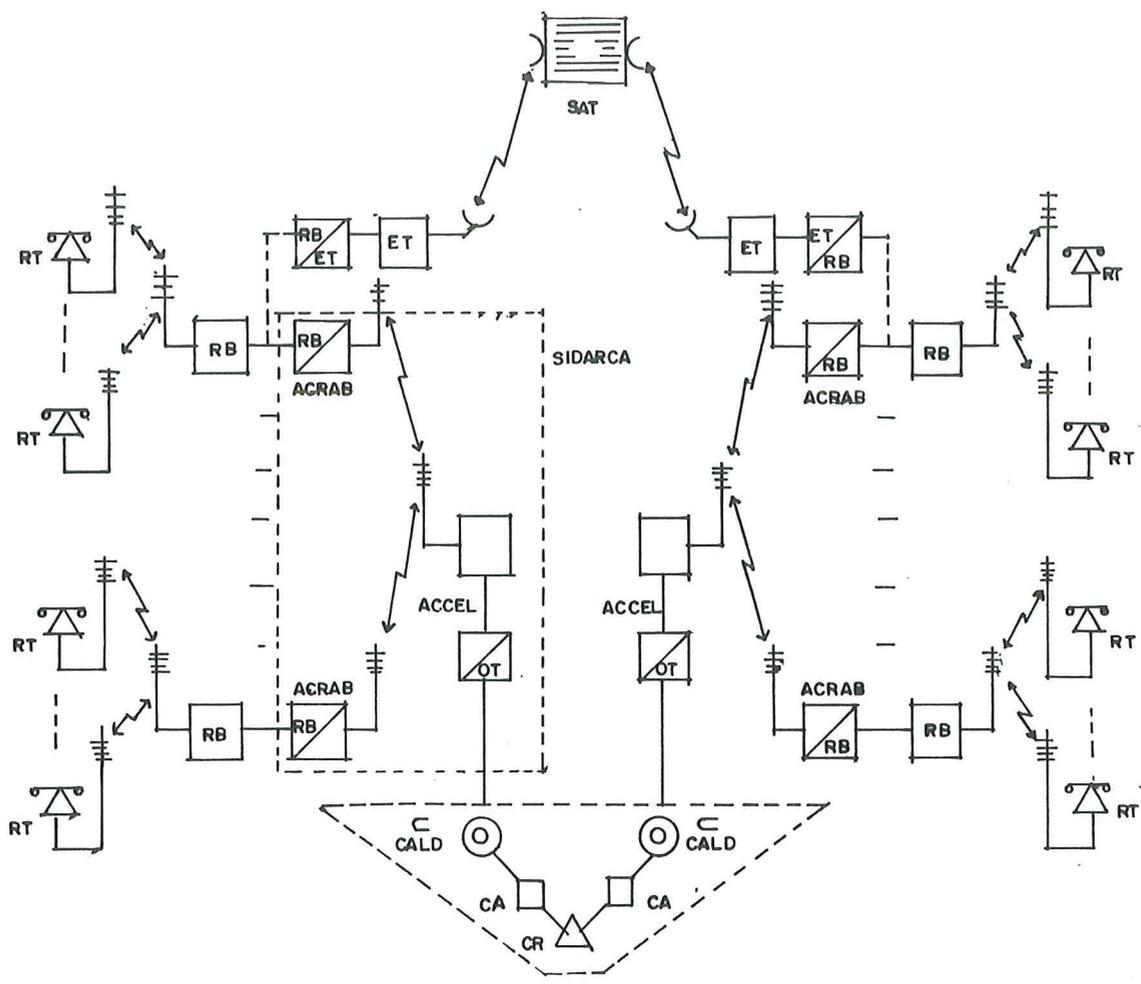


FIGURA 1. Red de Radiotelefonía Rural.

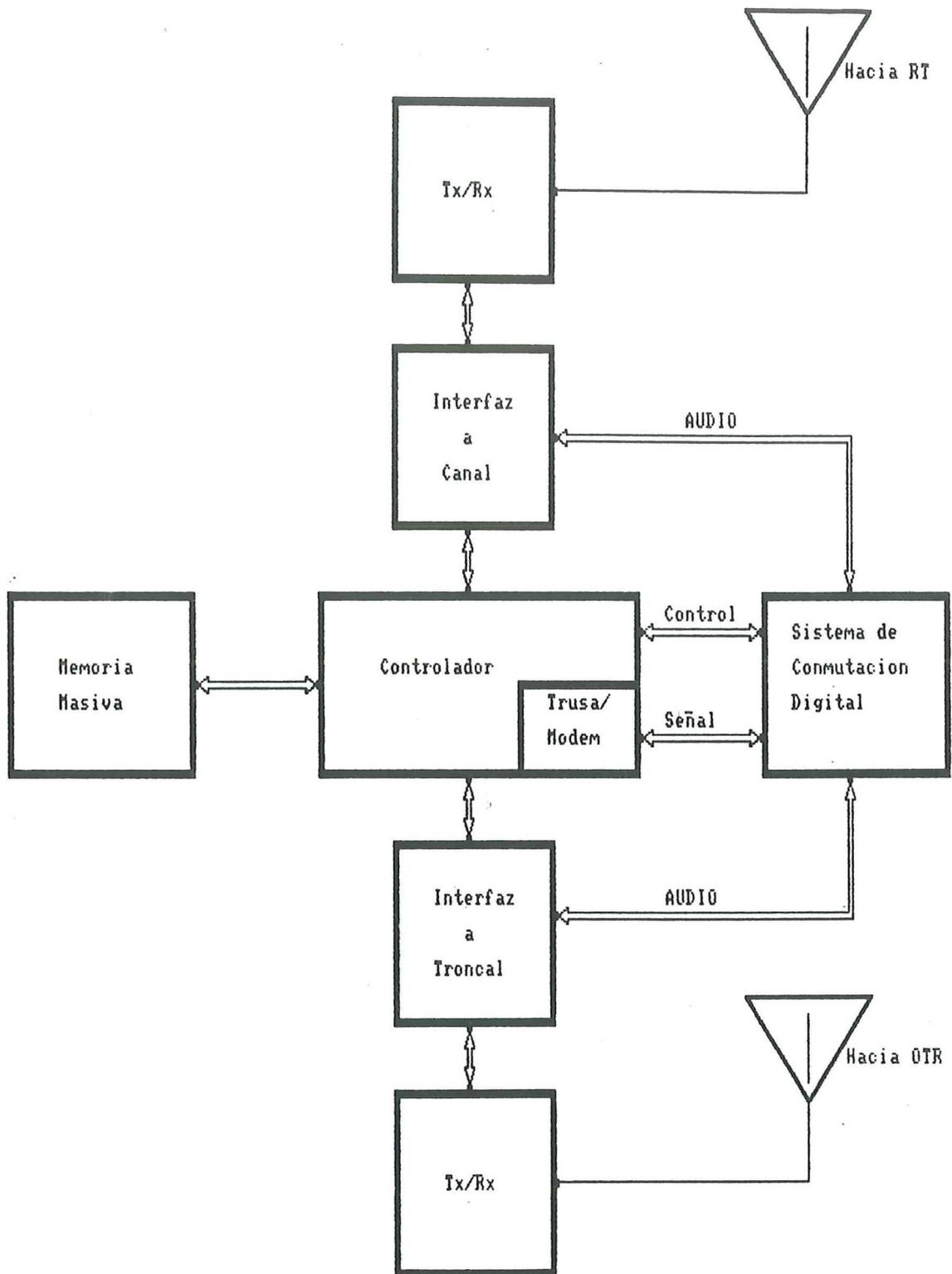


FIGURA 2. Organización General de la Radiobase.

## II.2. - Sistema de Conmutación Digital.

El Sistema de Conmutación Digital desarrollado permite la comunicación bidireccional entre dos líneas telefónicas analógicas de entre varias disponibles, manejando internamente la información de la voz en forma digital.

La figura 3, muestra la estructura general del sistema de conmutación digital en cuestión, el cual consta de los siguientes bloques:

### 1) Bloques de Conversión.

Estos bloques se encargan de convertir a digital la señal analógica de voz recibida de un abonado y una vez que se efectúa el enlace en la matriz, convierten en señal analógica de voz, la señal digital que sale de la matriz, para ser transmitida al otro abonado. Lo mismo ocurre en el otro sentido de la comunicación.

### 2) Matriz de Conmutación.

Este Bloque es el que se encarga de conectar una línea con otra para poder realizar un enlace dado, de acuerdo con la información que le envía el controlador de la matriz.

### 3) Controlador de la Matriz.

Las funciones de este bloque son:

- i) Establecer o romper enlaces según se le solicite.
- ii) Enviarle a la matriz la información necesaria para mantener los enlaces que estén vigentes.

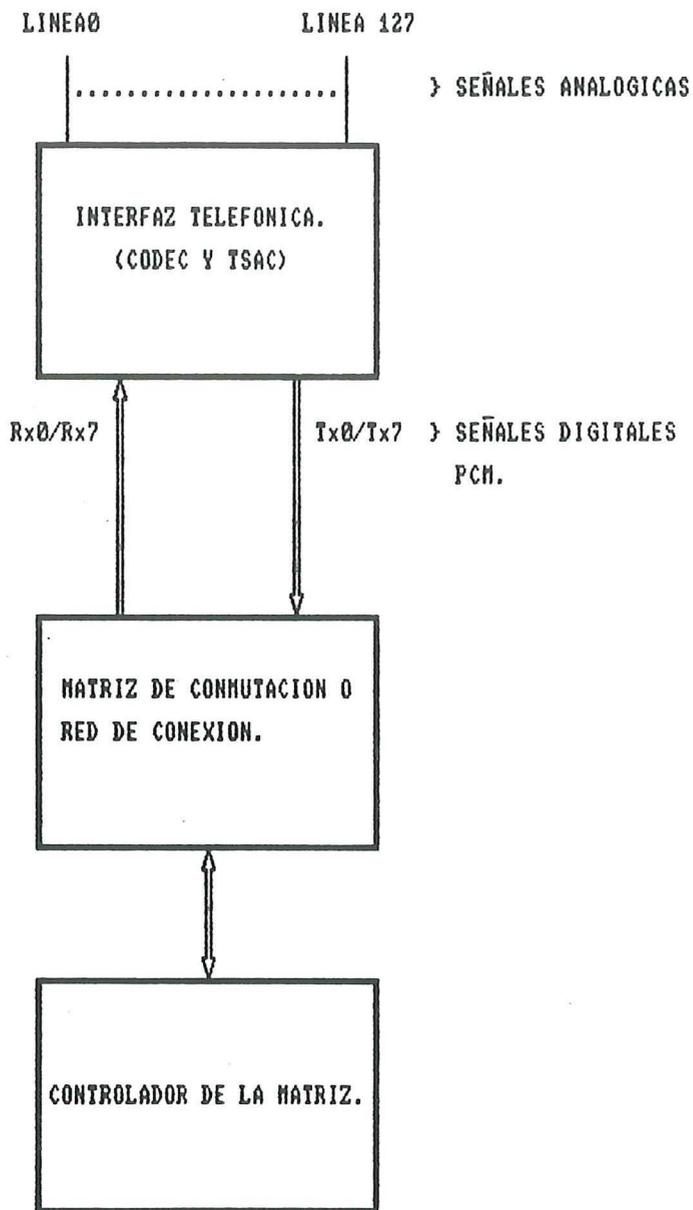


FIGURA 3. - Diagrama General del Sistema de Conmutación Digital.

Para poder realizar estas funciones, el controlador dispone de un banco de información que va actualizando, según se vayan estableciendo o rompiendo enlaces.

Cabe mencionar que el diseño del controlador de la matriz propuesto en su fase primaria, pero alrededor del cual giró el modelo final, fue el resultado de un proyecto realizado en el CICESE (López, O.R., J.L. Fraire., 1987).

Las especificaciones que debe satisfacer el sistema de conmutación están resumidas en la tabla I.

TABLA I. Especificaciones del Sistema de Conmutación Digital.

PARAMETRO	CARACTERISTICAS
CAPACIDAD	128 líneas, esto es, hasta 64 enlaces bidireccionales simultáneos.
MATRIZ	Espacial multicanalizada en tiempo y no-bloqueable.
TECNOLOGÍA	Multicanalización por división en tiempo ( Muestreo a 8 KHz ), modulación por codificación de pulsos ( PCM ), y usando la ley $\mu$ de compresión (Padilla, et al, 1986).
VELOCIDAD DEL CANAL PCM	2.048 Mb/s que es la norma Europea de transmisión (Padilla, et al, 1986).
RESPUESTA EN FRECUENCIA	De 300 a 3400 Hz.
TIEMPO PARA EFECTUAR UN ENLACE.	Menor que 5 ms.

### III. - ARQUITECTURA DEL SISTEMA.

La figura 4 muestra la arquitectura usada en el sistema de conmutación. Se tienen 8 bloques de conversión, a cada uno de ellos le llegan 16 líneas telefónicas analógicas y el ducto Rx y de ellos sale el ducto Tx. Los ductos Rx y Tx son ductos multicanalizados por división en tiempo (Padilla, et al, 1986). Por un ducto de este tipo se puede manejar la información digital de hasta 32 canales telefónicos, repartiendo entre ellos la utilización del ducto, de tal forma que la información de cada canal se transmite por el ducto durante ciertos intervalos de tiempo, diferentes para cada uno de los canales en cuestión. El formato utilizado en la multicanalización por división en tiempo (MDT) o formato PCM se muestra en la figura 5. De aquí en adelante a los ductos MDT los llamaremos ductos PCM. El controlador de la matriz le indica al bloque de conversión la ranura de tiempo de transmisión o recepción que debe utilizar para transmitir o recibir la información de una línea dada en el formato PCM.

Cuando se solicita un enlace entre la línea A del grupo m y la línea B del grupo n, el controlador selecciona una ranura de transmisión libre para la línea A (RTA) en el grupo m y una ranura de recepción libre para la línea B (RRB) en el grupo n, el número de la RTA y de la RRB tiene que ser el mismo. Después se selecciona una RTB en el grupo n y una RRA

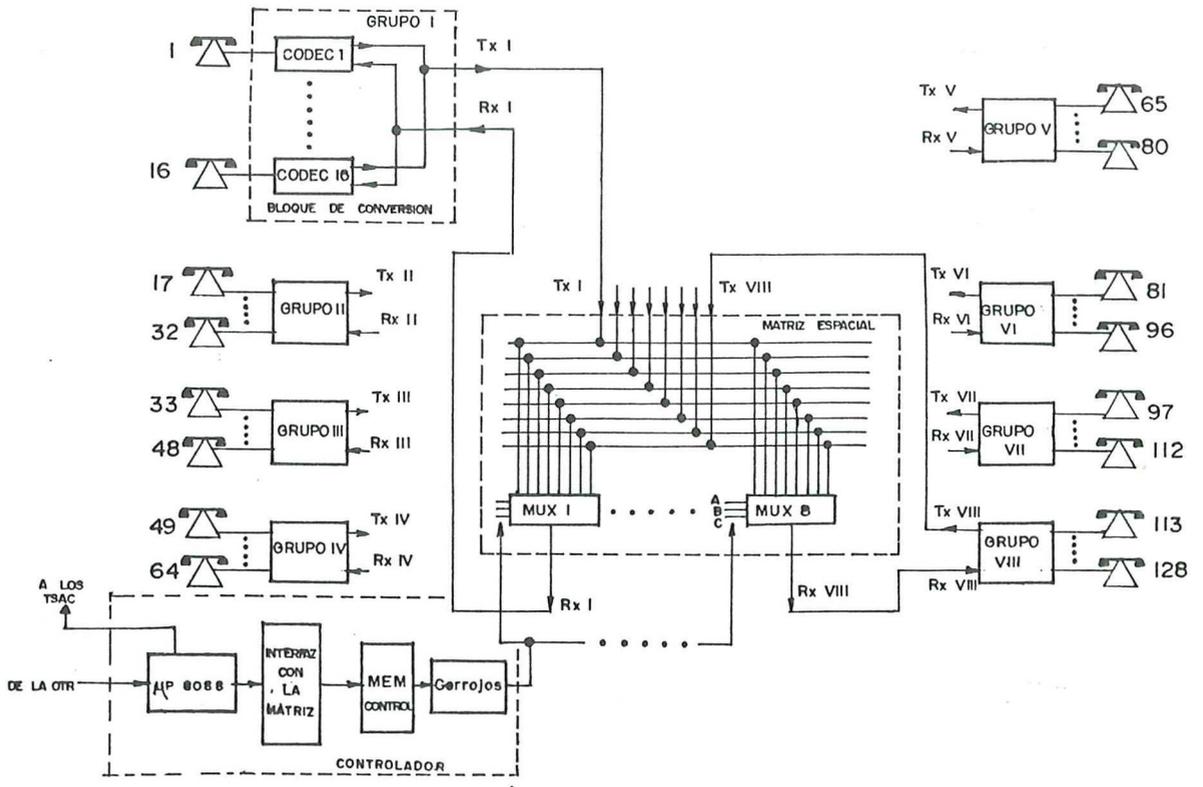


FIGURA 4. - Arquitectura del Sistema de Conmutación Digital.

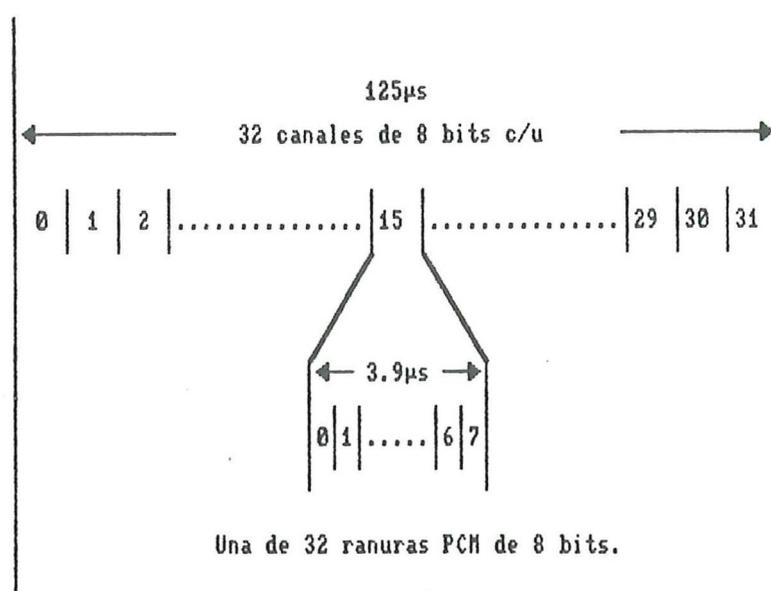


FIGURA 5. - Marco PCM.

en el grupo  $m$ , de nuevo, el número de ambas ranuras tiene que ser el mismo. Una vez seleccionadas las ranuras y determinado el grupo al que pertenecen tanto la línea A como la línea B, el procesador escribirá en la memoria de control los datos que configurarán la matriz (multicanalizadores) para hacer la conexión física entre los ductos PCM de transmisión y de recepción que utilice el enlace.

Posteriormente, el controlador de la matriz programa los TSAC (siglas en inglés de Circuito Asignador de Ranuras de Tiempo), los cuales están ubicados en los bloques de conversión para que éstos a su vez activen los CODEC

(CODificador/DECodificador) durante el tiempo que le corresponda a las ranuras de transmisión y de recepción seleccionadas para el enlace. Con esto queda establecido el enlace bidireccional entre la línea A y la línea B.

Cuando llega una solicitud para romper algún enlace, el controlador le indica a los TSAC que ya no active a los dos CODEC involucrados en el enlace, lo cual rompe inmediatamente el enlace. Posteriormente el controlador actualiza el estado de conexión del sistema de conmutación, dando de baja la información del enlace roto con lo cual queda listo el sistema para recibir una nueva solicitud.

En la figura 6 se muestra la manera en que quedó distribuido el sistema de conmutación, montado sobre un trasplano independiente. También se muestra la conexión del sistema con el ducto STD de la OTR (o de la RB), a través de un cable plano listón y de una tarjeta montada en el ducto STD.

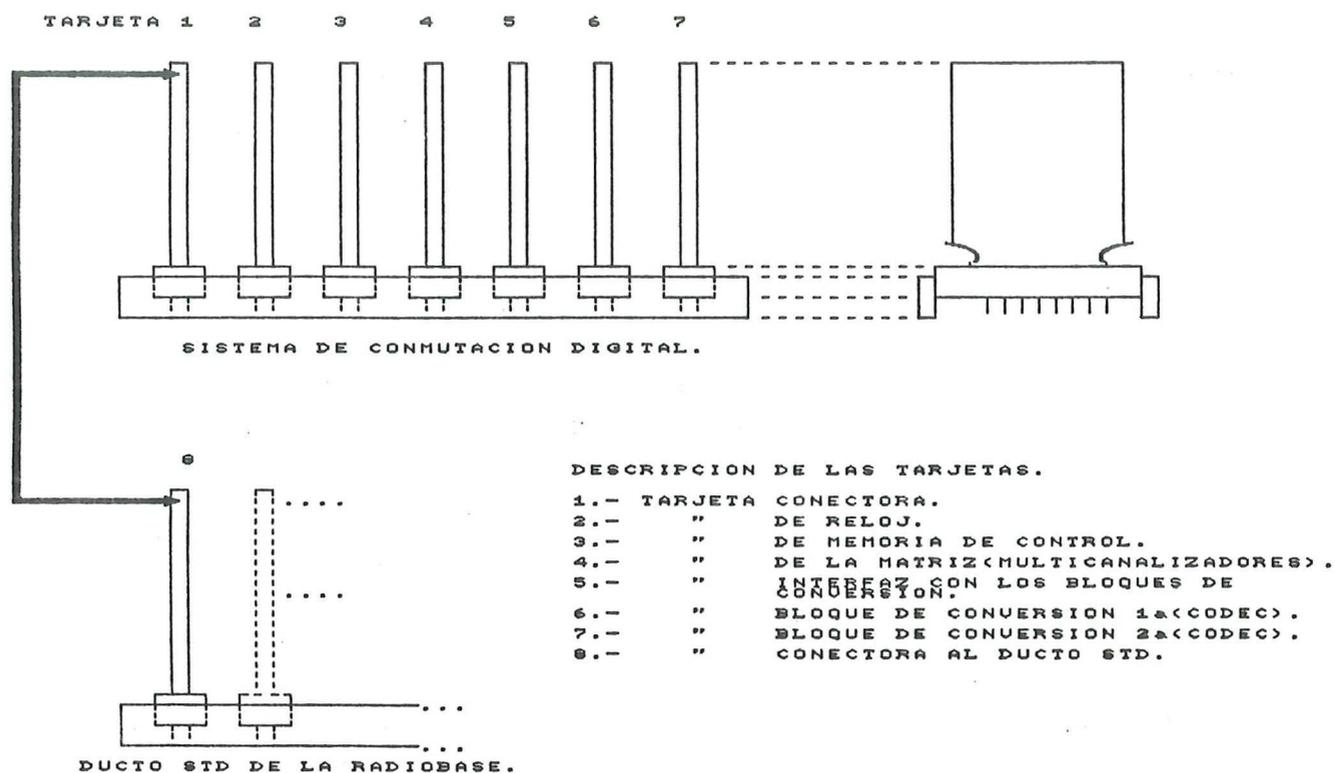


FIGURA 6. - Distribución del Sistema de Conmutación.

#### IV. - CIRCUITERIA.

En este capítulo se describen los circuitos y componentes que conforman el sistema de conmutación, de acuerdo con el diagrama general mostrado en la figura 7.

##### IV.1. - Bloques de conversión.

La función de estos bloques ya fue explicada, (c.f.II.2). En esta sección se analiza su constitución y los principales circuitos que los forman.

En la figura 8 se muestra el diagrama general de uno de estos bloques. Se observa que está compuesto por 16 CODEC y 4 TSAC distribuidos como se muestra en el diagrama. Explicaremos el funcionamiento de los circuitos que forman un bloque de conversión.

##### IV.1.1. -Codificador/decodificador y filtro (CODEC).

Este dispositivo es un circuito de doble propósito (Padilla, et al, 1986): Se encarga de codificar (Conversión analógico / digital) la señal de voz, antes de entrar a la matriz y la decodifica (Conversión digital / analógico) cuando sale de la matriz. Realiza además un filtrado en ambas direcciones.

La función del filtro de transmisión, consiste en limitar la frecuencia de la señal de voz dentro de la banda base telefónica ( 300 hz a 3400 hz ), con el objeto de evitar el efecto de traslape cuando la señal de voz se muestrea a 8 Khz. El filtro pasabajas utilizado en la parte de recepción

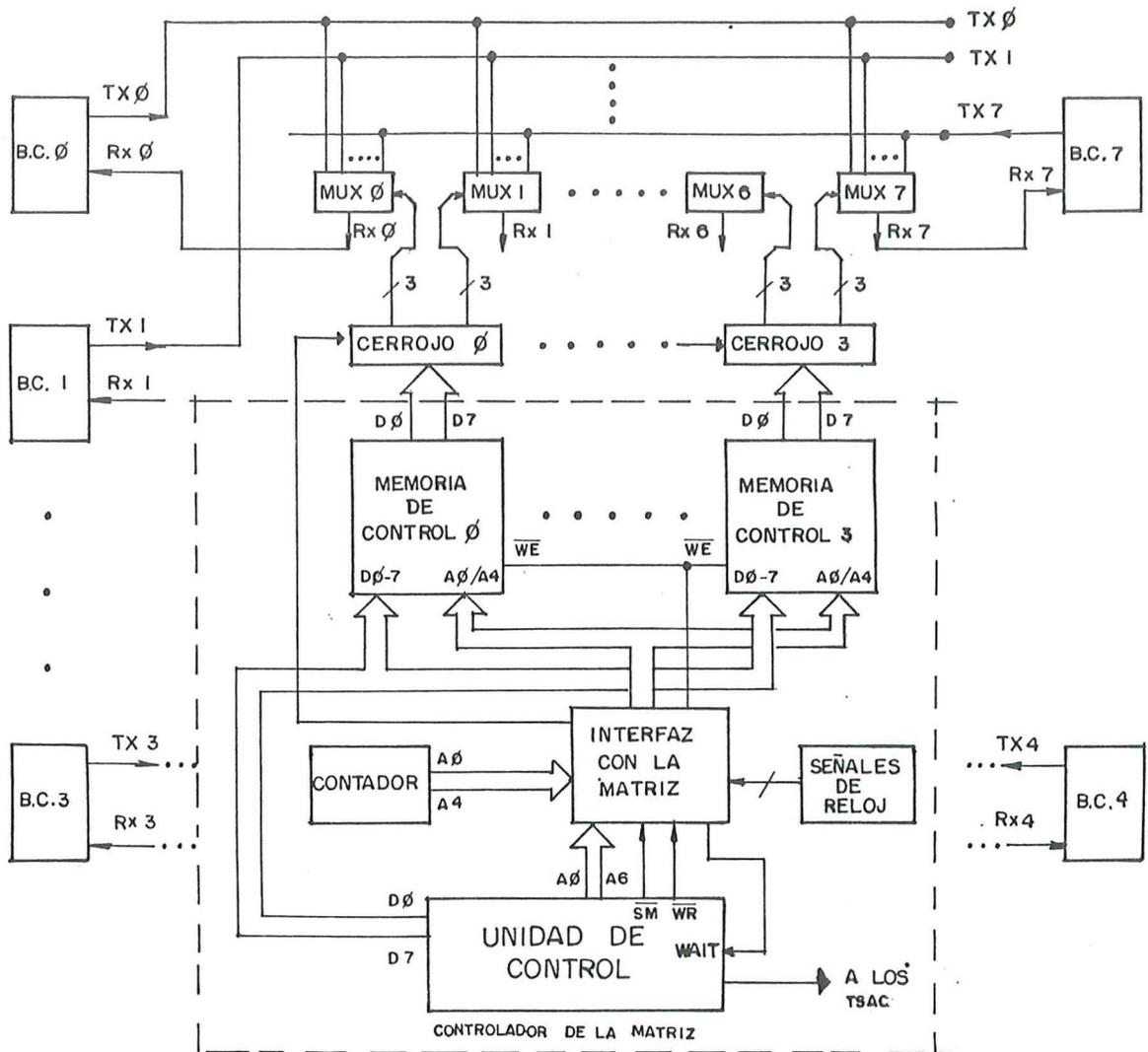


FIGURA 7.- Diagrama de Bloques del Sistema de Conmutación Digital.

sirve para corregir las distorsiones de la señal producidas por el proceso de muestreo.

Ya se dijo que las funciones de codificación y decodificación, son llevadas a cabo por el CODEC, el cual en un sentido muestréa la señal limitada en banda (proveniente del filtro de transmisión) a una frecuencia típica de 8 khz y convierte estas muestras a un formato PCM de 8 bits utilizando la ley  $\mu$  de compresión . Esta palabra de 8 bits se transmite en serie a la matriz de conmutación bajo la supervisión del TSAC (c.f.IV.1.2). El CODEC, en sentido inverso decodifica las palabras moduladas en PCM, que provienen de la matriz, convirtiéndolas en una señal PAM (Modulación por Amplitud de Pulsos ) que a su vez pasa por el filtro de recepción, con lo cual se reconstruye la señal original (Bellamy, J., 1982).

El CODEC que se usó para construir los bloques de conversión, fue el TP3064 (National Semiconductors, 1987).

#### IV.1.2.- Circuito asignador de ranuras de tiempo ( TSAC ).

La función de este circuito es la de activar el CODEC para que reciba o transmita señales de ductos PCM, mientras que la unidad de control se encarga de programar en el TSAC las ranuras de tiempo de transmisión y de recepción, durante las cuales el CODEC se habilita.

El tipo de TSAC utilizado en la construcción de los bloques de conversión es el circuito integrado TP3155 (National Semiconductors, 1987), el cual tiene la

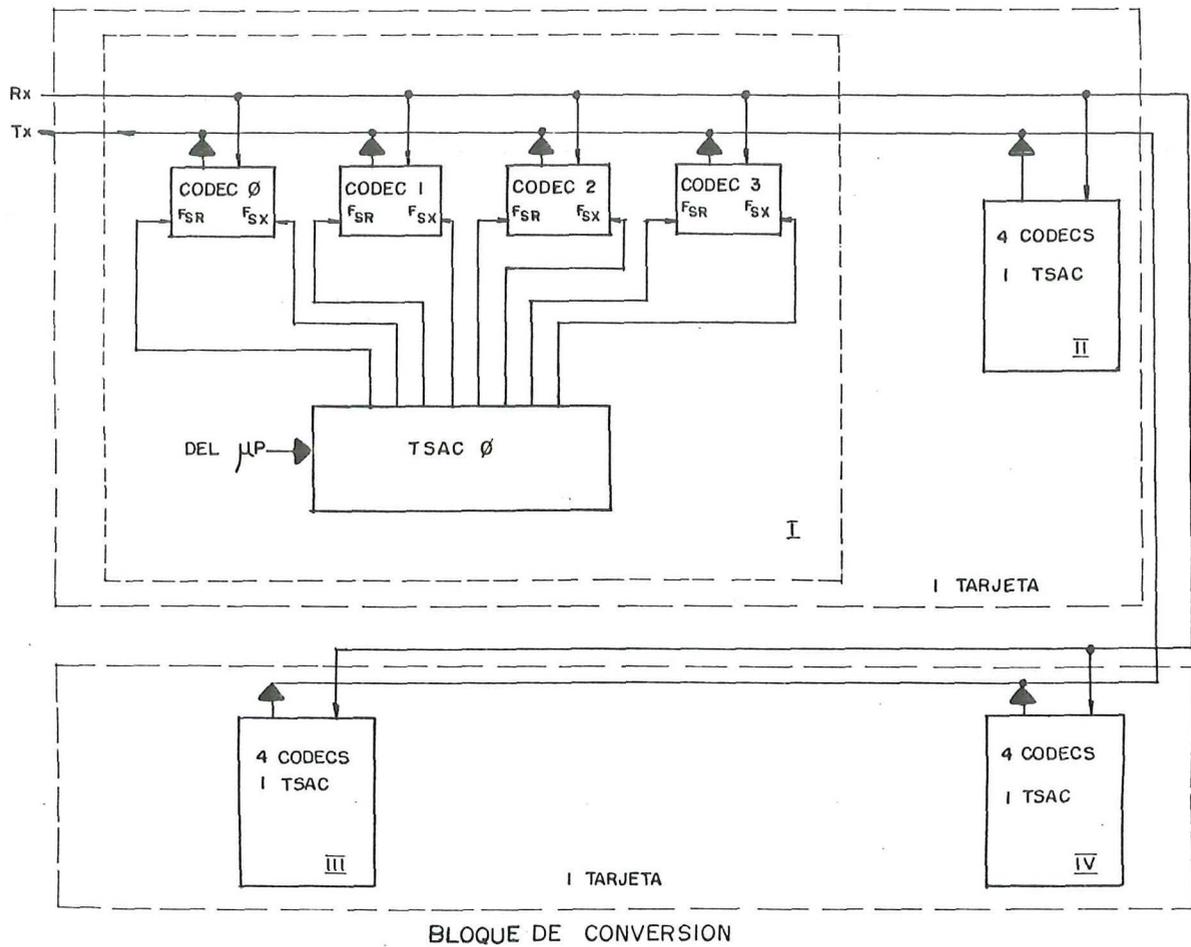


FIGURA 8. - Diagrama General de un Bloque de Conversión.

característica de que puede controlar 4 CODEC simultáneamente, lo cual ahorra espacio en la tarjeta en la que van los circuitos integrados.

Se hace la aclaración de que en la construcción de los bloques de conversión, se utilizaron los criterios indicados por el fabricante de los CODEC, en la nota de aplicación 370 (National Semiconductors, 1987).

#### IV.2. - Matriz de conmutación o red de conexión.

El diagrama esquemático de la matriz se muestra en la figura 9, donde se distinguen 8 multicanalizadores y 8 cerrojos.

Los cerrojos tienen como función retener el dato enviado por la memoria de control para configurar los multicanalizadores durante  $3.9 \mu s$ , permitiendo con esto la realización de los enlaces vigentes.

No está de más repetir que es en los multicanalizadores donde se produce la conmutación espacial o sea la conexión física entre los ductos PCM que se manejan en el sistema de conmutación digital.

#### IV.3. - Controlador de la matriz.

En la figura 7 se puede ubicar el controlador de la matriz. Las funciones principales de este controlador son:

- 1) Permitir la actualización de las memorias de control cuando se establece un nuevo enlace.

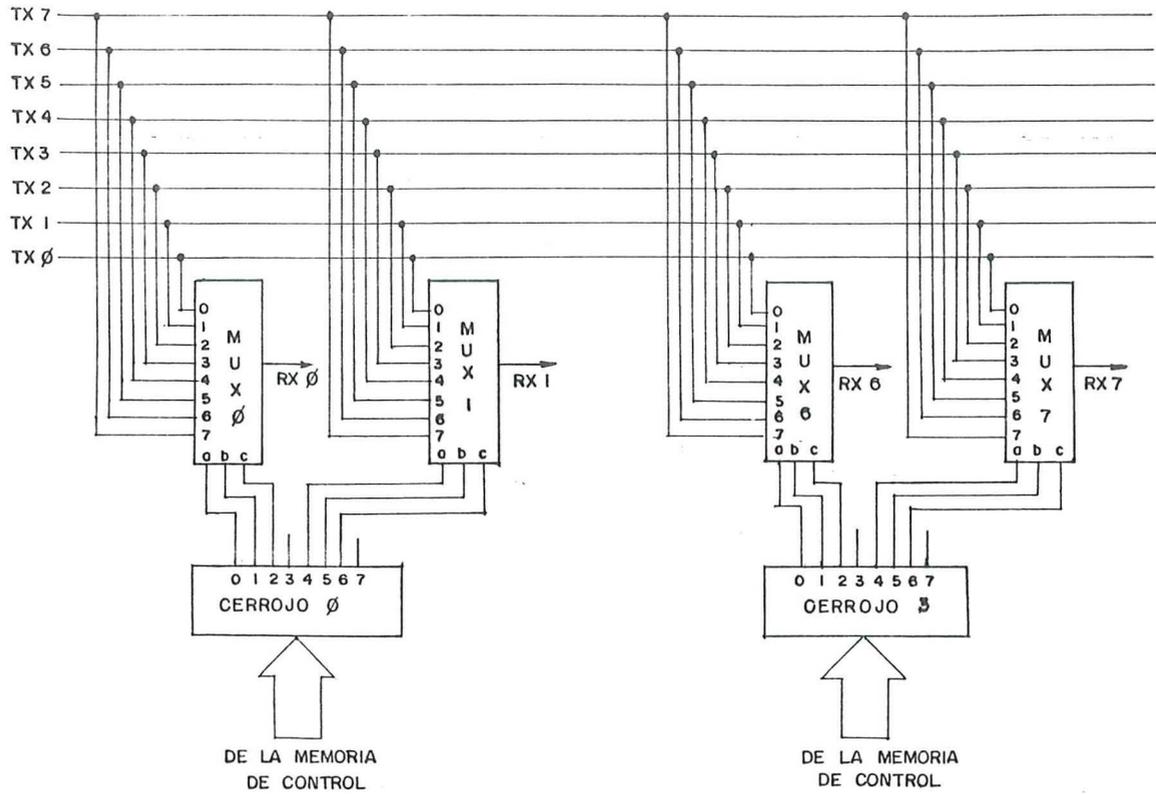


FIGURA 9.- Diagrama Esquemático de la Matriz o Red de Conexión.

2) Enviar los datos que configuran los multicanalizadores (puntos de cruce de la matriz) cada  $3.9 \mu s$ , para conectar los ductos PCM pertinentes que permitan la realización de los enlaces vigentes.

En la figura 7 se puede ver los bloques que conforman el controlador de la matriz: unidad de control, interfaz con la matriz y memorias de control; bloques cuyo funcionamiento se explicará a continuación.

#### IV.3.1. - Unidad de control.

Las funciones principales de la unidad de control son:

- 1) Actualizar los datos de las memorias de control, cuando se establece un nuevo enlace, y programar los TSAC con las ranuras de transmisión y de recepción seleccionadas para establecer el enlace.
- 2) Programar los TSAC para desactivar las ranuras de transmisión y de recepción usadas por el enlace que se desea romper y dar de baja la información que se generó cuando se estableció el enlace.

Para llevar a cabo sus funciones, la unidad de control hace uso de un microprocesador 8088 (Intel, 1981) dotado de memoria de lectura/escritura, memoria de lectura exclusiva y puertos de entrada/salida. Se hace la aclaración que la unidad de control no fue construida y en su lugar se simuló una unidad de control utilizando un emulador del microprocesador 8088 (Kontron Electronics, 1984), una tarjeta de procesador 8088 (Pro-Log, 1984) y una tarjeta de puertos

de entrada/salida para usarse ambas en el ducto STD (Pro-Log, 1981).

También se utilizó una tarjeta de visualización y teclado (TVT) para ducto STD. La TVT se utiliza para programar el establecimiento y la ruptura de los enlaces. Esta tarjeta es la que sustituye, en la maqueta, el funcionamiento de la red de radiotelefonía, misma que deberá ser la encargada de enviar las solicitudes de establecimiento o ruptura de los enlaces.

Cabe hacer mención que los subprogramas para el manejo de la TVT, fueron realizados como parte de un proyecto realizado en el CICESE (Soto, et al, 1987).

#### IV.3.2. - Interfaz con la matriz.

Las funciones principales de esta interfaz son:

- 1) Permitir a la unidad de control la actualización de las memorias de control, cuando se desea establecer un nuevo enlace en el sistema.
- 2) Direccionar cíclicamente (cada  $3.9 \mu s$  y durante  $1 \mu s$ ) cada una de la 32 primeras direcciones de las memorias de control, para que presenten los datos que configuran los multicanalizadores.
- 3) Enviar (cada  $3.9 \mu s$ ) la señal que habilita los cerrojos para capturar los datos enviados por las memorias de control, que configuran a su vez los multicanalizadores.

En la figura 10, se muestra la relación que tienen las

señales que se utilizan para llevar a cabo las funciones principales de la interfaz con la matriz. En la gráfica de la señal de 512 Khz, está marcado con la palabra "Contador", el tiempo ( $1 \mu s$  aproximadamente) que se destina para que la memoria de control envíe cíclicamente -cada  $3.9 \mu s$ - sus datos a los multicanalizadores. En la misma gráfica está marcado con " $\mu P$ ", el tiempo que se destina para que el microprocesador escriba los datos adecuados, cuando se establece un nuevo enlace. Este tiempo se usa esporádica y aleatoriamente, puesto que la solicitud para establecer un enlace se puede dar en cualquier momento.

Cuando el microprocesador requiere escribir un dato en la memoria de control, envía la dirección y el dato. La dirección genera la señal de selección de memoria de control ( $SM^*$ ), la cual genera, a su vez, la señal de espera ( $WAITRQ^*$ ) (Intel, 1981), para "congelar" la actividad del microprocesador mientras la operación de escritura no haya sido terminada. Nótese que las señales  $SM^*$  y  $WAITRQ^*$  son iguales, tal y como se indica en la figura 9. Estas dos señales se desactivan (permitiendo que el  $\mu P$  funcione de nuevo), al hacer lo propio la señal indicada en la figura 9 como "Habilita dirección y dato del  $\mu p$ ", asegurándose de ésta manera que el microprocesador haya escrito el dato en la memoria de control. Salvo estos instantes, la memoria de control es empleada permanentemente en el estado de lectura.

El funcionamiento descrito en el párrafo anterior,

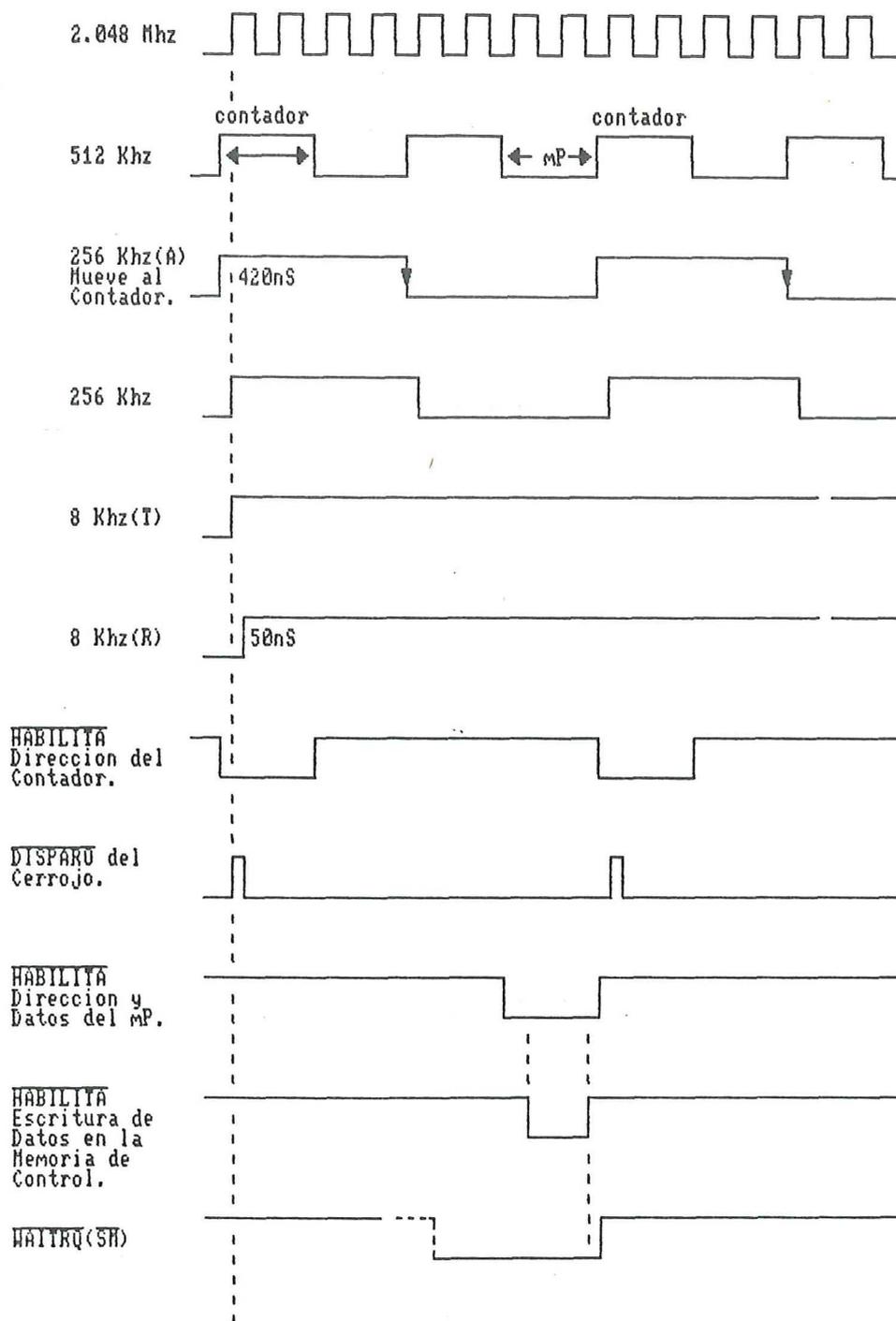


FIGURA 10. - Diagrama de Tiempos de las Señales Usadas por el Controlador de la matriz.

permite que el sistema establezca o rompa enlaces en cualquier momento, sin que esto afecte, obviamente, el funcionamiento de los enlaces vigentes.

En la figura 10 se muestran también otras señales usadas en la interfaz de la matriz: "habilita dirección contador" que se da cada  $3.9 \mu s$ , para leer cíclicamente en las direcciones de la 0 a la 31 de las memorias de control, los datos que permitirán a los multicanalizadores seguir realizando los enlaces vigentes; "Disparo del cerrojo", generada cada  $3.9 \mu s$ , para que los cerrojos retengan los datos que envía la memoria de control para configurar los multicanalizadores y, finalmente, la señal "Habilita escritura", que permite que el dato enviado por el procesador, se escriba en la memoria de control seleccionada previamente.

#### IV.3.3.- Memoria de control.

Esta memoria controla los multicanalizadores que conectan los ductos PCM para la realización de los enlaces. Son 4 memorias estáticas de lectura/escritura HM6116LP-3 (Hitachi, 1988) de 2 Kiloctetos por 8 bits. Sólo se utilizan los 32 primeros octetos de cada una de estas 4 memorias y se ubican sucesivamente de la dirección 2000H a la 207FH, siendo las 32 primeras direcciones para la primera memoria, las segundas 32 para la segunda memoria y así sucesivamente.

En la figura 11 se muestra la organización de la

información de cualquiera de las 4 memorias, misma que controla 2 multicanalizadores (c.f.V.1.2).

#### IV.4. - Base de tiempo para PCM.

Este circuito genera la señal Masterclock de 2.048 Mhz a partir de la cual se generan todas las demas señales utilizadas por el sistema de conmutación. Una de éstas es la señal Bitclock, también de 2.048 Mhz (pero atrasada 100 ns con respecto a la señal Masterclock) y necesaria para establecer la velocidad de transmisión de los ductos PCM de 2.048 Mbits/s; las señales de 8 Khz de transmisión (T) y de recepción (R), requeridas para establecer la duración de los marcos PCM de 125  $\mu$ s y, finalmente, las señales 256 Khz en fase con Masterclock, 256 Khz(A) adelantada 420 ns de Masterclock y 512 Khz. Usadas estas últimas 3 junto con Masterclock y la señal de 8 Khz(T) por la interfaz de la matriz. El diagrama de tiempo de todas estas señales se muestra en la figura 10.

Todas las señales generadas en la tarjeta de reloj, se derivan usando divisiones sucesivas de frecuencia de la señal de 4.096 Mhz generada por un cristal de cuarzo.

La circuitería usada en la construcción del sistema de conmutación es en su mayoría de la familia CMOS de alta velocidad, lo cual reduce el consumo de energía. También se utilizan dispositivos especiales para telefonía, como son los circuitos asignadores de ranuras de tiempo (TSAC) y los codificadores/decodificadores y filtros (CODEC).

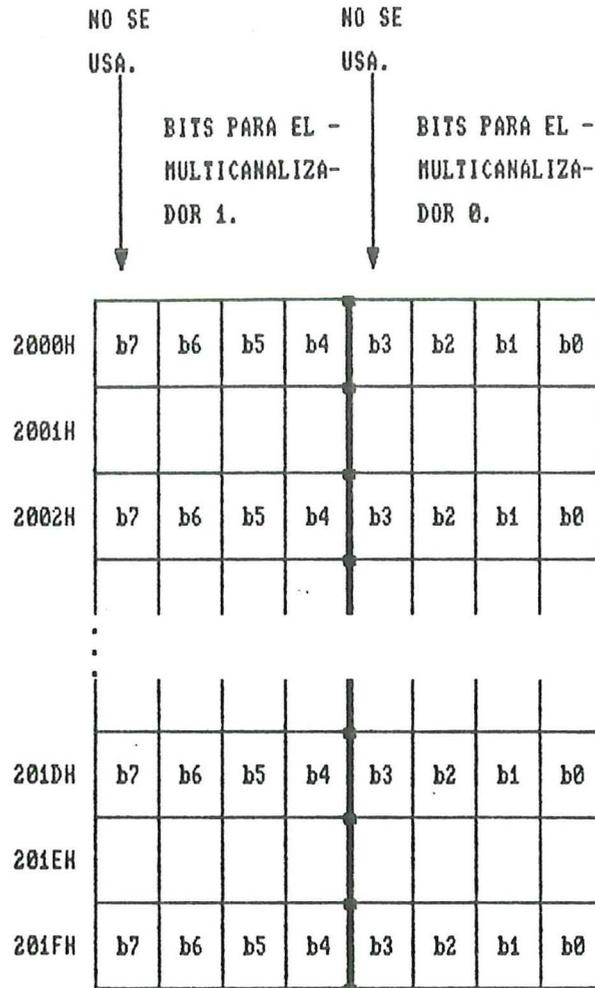


FIGURA 11.- Memoria de Control.

## V. - PROGRAMACION.

Tomando en cuenta que el sistema de conmutación va a estar dentro de una red de radiotelefonía rural, se pensó en un sistema que aparte de que fuera no-boqueable, fuera lo más eficiente posible, es decir que rechazara el menor número posible de solicitudes de enlace, para solicitudes que llegaran con un tiempo muy corto entre una y otra. Por eso se decidió trabajar con el microprocesador 8088 de 5 Mhz y con el programa escrito en lenguaje ensamblador.

Recordemos el punto B de los objetivos del trabajo de tesis, relativo a la programación:

B) Diseñar la programación para el sistema expandido, esto es, para las 128 líneas repartidas en 8 grupos de 16 líneas c/u. Cabe hacer notar que los enlaces entre líneas distintas a las 8 primeras del grupo 0 y las 8 primeras del 1, solamente fueron probados desde el punto de vista de su programación, puesto que no se construyó la circuitería para ellas.

La programación se diseñó para establecer o romper los enlaces mediante una tarjeta de visualización y teclado para ducto STD (TVD), ya que esto facilitaba las pruebas para verificar el funcionamiento del sistema de conmutación, por lo tanto dicha programación tendrá que modificarse cuando el sistema se incorpore a la red de radiotelefonía rural.

#### V.1.- Estructura General del Programa.

Cuando se solicita hacer un enlace, a través de la TVT, las acciones que se tienen que realizar son:

- 1) Seleccionar una ranura de transmisión (RT) y otra de recepción (RR), que estén libres, para cada una de las 2 líneas por enlazar (Línea A y Línea B), con la condición de que  $RTA = RRB$  y  $RTB = RRA$ . Una vez seleccionadas, indicar en un tablero que ya fueron ocupadas (Subprograma CONECTA).
- 2) Escribir en la memoria de control los datos pertinentes para establecer el nuevo enlace (Subprograma MEMCONTROL).
- 3) Programar en los TSAC que correspondan, el habilitamiento de los CODEC durante el tiempo de las ranuras escogidas, completándose con esto el enlace (subprograma PROGTSAC).

Cuando se solicita romper un enlace, a través de la TVT, las acciones por realizar son las siguientes:

- 1) Indicar, en el banco de información correspondiente, que las ranuras involucradas en el enlace ya han sido desocupadas (Subprograma DESCONECTA).
- 2) Programar los TSAC involucrados en el enlace para que deshabiliten a los CODEC correspondientes, terminando así el enlace (Subprograma PROGTSAC). Cabe mencionar que en este caso la memoria de control se deja igual, ya que aunque los multicanalizadores sigan cambiando como si todavía estuviese el enlace, éste no se puede realizar

porque los CODEC están deshabilitados.

Para realizar las acciones necesarias para establecer o romper un enlace, el programa se estructuró de tal forma que, se tiene un programa principal bastante pequeño que se encarga de llamar a los subprogramas Conecta, Desconecta, Memcontrol y Progsac.

El diagrama de flujo general se muestra en la figura 12, donde se tienen los siguientes subprogramas:

#### V.1.1.- Subprograma CONECTA.

La función de este subprograma es la de seleccionar las ranuras de transmisión y recepción para los enlaces que se quieran hacer y una vez seleccionadas indicar en un tablero las ranuras elegidas.

Como se dijo con anterioridad, para hacer un enlace entre una línea A y una línea B, la  $RTA = RRB$  y  $RTB = RRA$ . Tomando en cuenta lo anterior, este subprograma realiza el siguiente algoritmo:

- 1) Selecciona ranuras de transmisión libres tanto para la línea A como para la línea B.
- 2) Verifica si las ranuras de recepción correspondientes están libres. Si lo están, indica en el tablero correspondiente las ranuras elegidas. Si están ocupadas, vuelve a seleccionar otras ranuras de transmisión libres y repite el proceso.

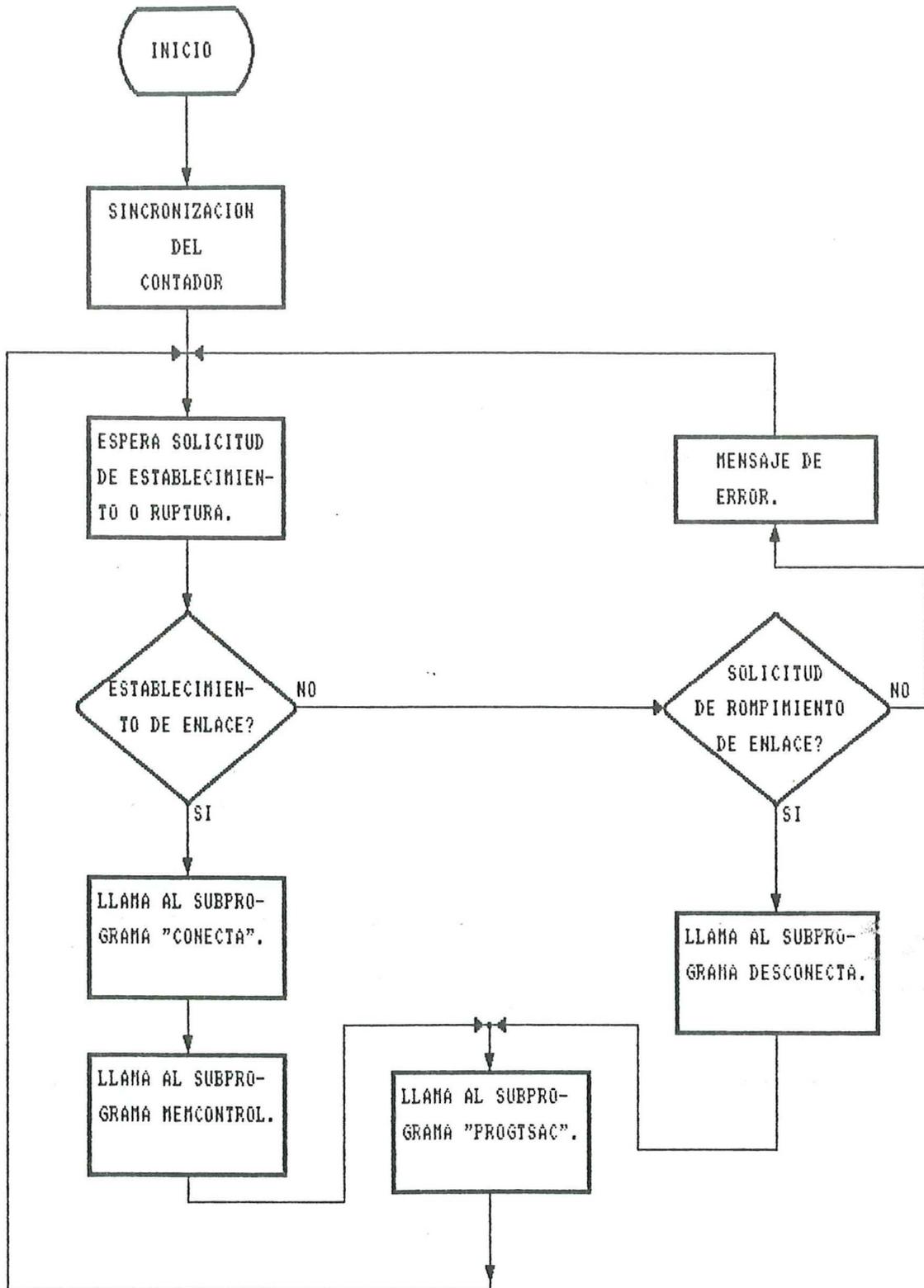


FIGURA 12. - Diagrama de Flujo General.

Este algoritmo implica necesariamente que se tengan tableros que indiquen los estados de las ranuras (TER), tanto de las de transmisión como de las de recepción (Ocupada = 1, Desocupada = 0), de tal manera que se tienen 2 tableros de 32 posiciones c/u por grupo, además de otro tablero de 128 posiciones en el que se tiene información de cuales son las líneas y las ranuras involucradas en cada enlace (TLR), información que es usada por el subprograma que rompe los enlaces (Subprograma DESCONECTA). La figura 13 muestra el diagrama de flujo de este subprograma.

#### V.1.2. - Subprograma MEMCONTROL.

Este subprograma es el que incorpora la información de los nuevos enlaces en la memoria de control, información que es a su vez enviada a los multicanalizadores cíclicamente cada 125  $\mu$ s, mientras dure el enlace y por 3.9  $\mu$ s, que es el tiempo asignado a c/u de las ranuras.

Cada octeto de la memoria de control se divide en dos cuartetos. Los tres primeros bits del primer cuarteto son para las entradas de selección de un multicanalizador y los tres primeros del segundo, son para las entradas de selección del siguiente multicanalizador.

El dato que se escribe en los tres bits que corresponden a un multicanalizador determinado, es un numero del 0 al 7, que corresponde a alguno de los 8 grupos que forman el

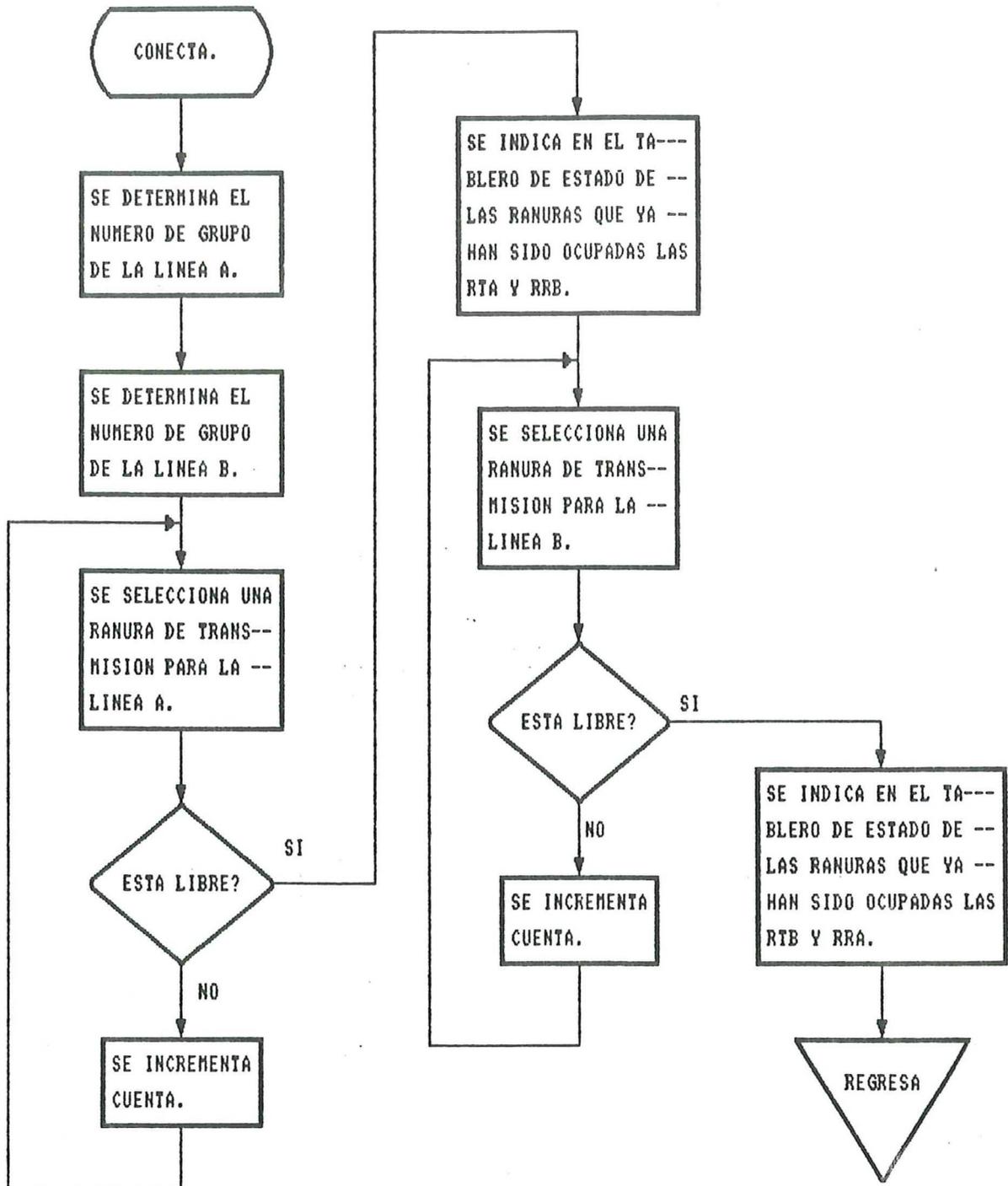


FIGURA 13. - Diagrama de Flujo del Subprograma CONECTA.

sistema. Para clarificar el manejo de esta información, supóngase que se desea enlazar la línea 1 del grupo 0 en las ranuras RT3 y RR5 y la línea 18 del grupo 1 en las ranuras RT5 y RR3. Durante RT3 el multicanalizador 1 debe dejar pasar TX0 y durante RT5 el multicanalizador 0 debe dejar pasar TX1. De tal manera que la memoria de control deberá de cargarse con la siguiente información: La memoria 0 en la dirección 5 (que corresponde al tiempo de la RT5) se carga con un uno (que equivale al número del grupo de la línea B), mientras que la memoria 1 en la dirección 3 se cargará con un cero (que equivale al número del grupo de la línea A).

En general, si suponemos que la línea A pertenece al grupo m y que la línea B pertenece al grupo n, la información quedaría distribuida de la siguiente manera:

- 1) En la memoria m, en la dirección de la RTB se escribe n.
- 2) En la memoria n, en la dirección de la RTA se escribe m.

La figura 14 muestra el diagrama de flujo de este subprograma.

#### V.1.3. - Subprograma PROGTSAC.

Este subprograma es el que se encarga de programar los TSAC mediante cuatro líneas de puerto, conectadas a las entradas del TSAC: Dc, CLKc, CHO y CH1. La figura 15 muestra el diagrama de flujo de éste subprograma.

Dc es un octeto que se le envía en serie al TSAC, donde el primer bit (X\*) y el segundo (R\*), sirven para indicarle

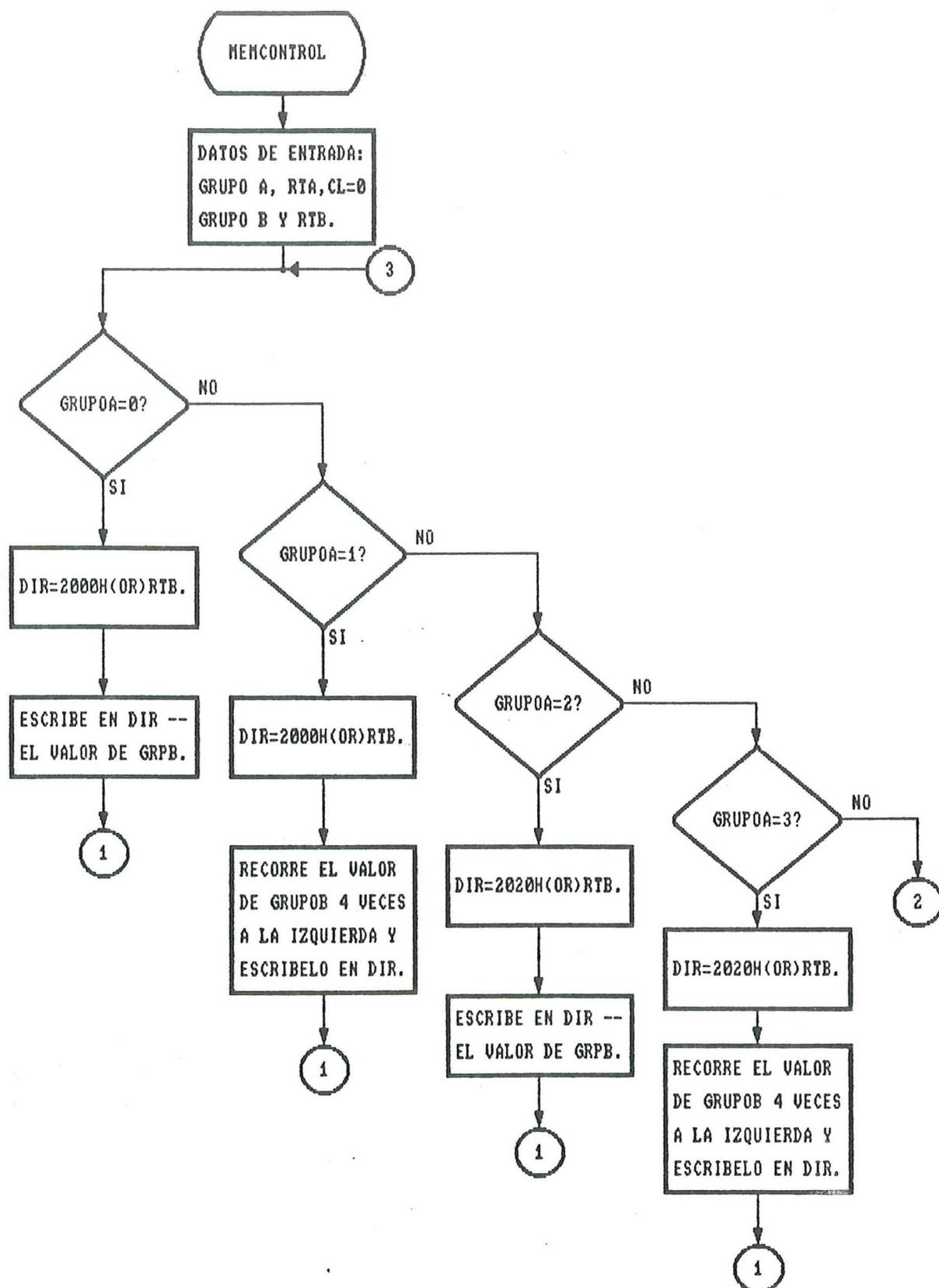


FIGURA 14. - Diagrama de Flujo del Subprograma MEMCONTROL.

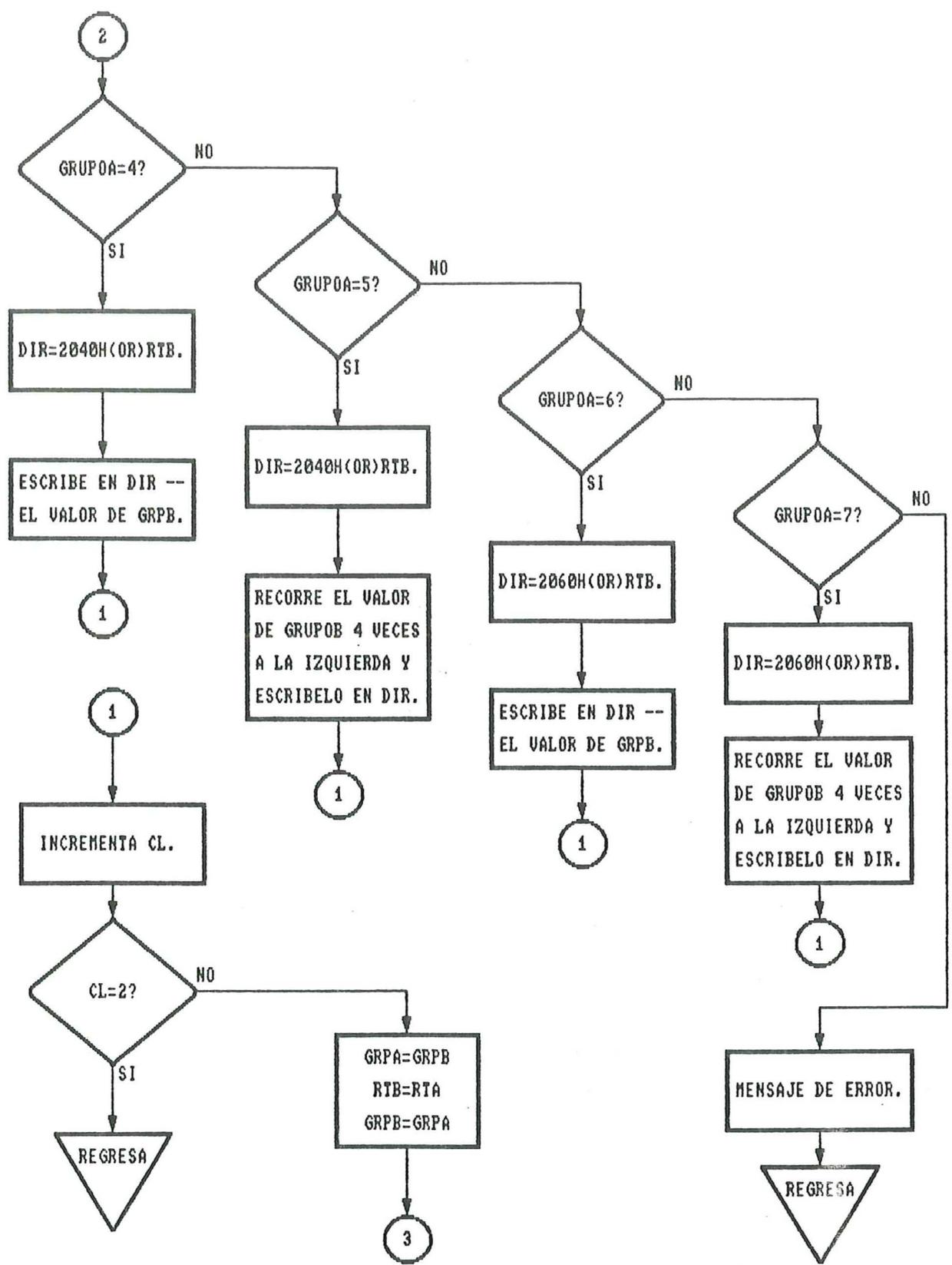


FIGURA 14. -(continuación).

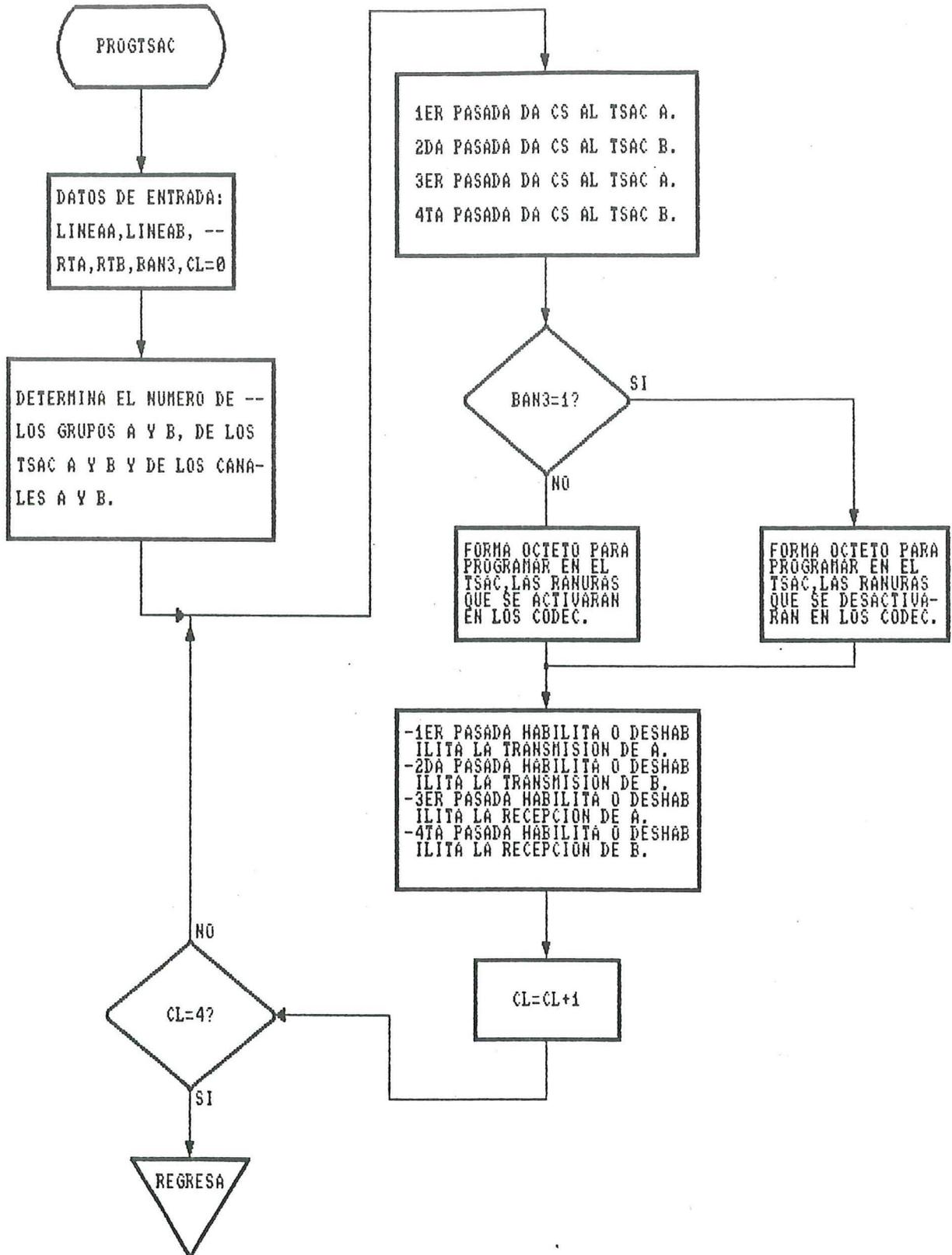


FIGURA 15. Diagrama de Flujo del Subprograma PROGTSAC

al TSAC las ranuras que debe habilitar en los CODEC, de acuerdo con las combinaciones que se indican en la Tabla II. Con los otros 6 bits se le indica al TSAC, la ranura durante la cual debe activar al CODEC que corresponda. Estos bits son cargados por el TSAC en la bajada de CLKc. CH0 y CH1 sirven para indicarle al TSAC cual de los 4 canales se está programando de acuerdo como lo muestra la Tabla III.

TABLA II. Combinaciones de los Bits de Programación de Ranura (X\* y R\*).

X*	R*	ACCION
0	0	Asigna ranura de tiempo a la FSXn(†) y a la FSRn seleccionada.
0	1	Asigna ranura de tiempo a la FSXn seleccionada
1	0	Asigna ranura de tiempo a la FSRn seleccionada
1	1	Deshabilita la FSXn y la FSRn seleccionadas.

(†) FSXn y FSRn son las señales que habilitan al CODEC n para transmisión y recepción respectivamente y n = { 0, 1, 2, 3 }.

TABLA III. Combinaciones de los Bits de Programación de Canal (CH0 y CH1).

CH0	CH1	CANAL SELECCIONADO
0	0	Asigna a FSX0 y/o FSR0.
0	1	Asigna a FSX1 y/o FSR1.
1	0	Asigna a FSX2 y/o FSR2.
1	1	Asigna a FSX3 y/o FSR3.

#### V.1.4. - Subprograma DESCONECTA.

Este subprograma es el que se encarga de actualizar los tableros de los estados de las ranuras cuando se rompe un enlace, con el auxilio de un tablero que tiene información sobre que líneas y que ranuras se usaron en el enlace. La figura 16 muestra el diagrama de flujo de este subprograma.

#### V.2. - Estructura de los datos.

Es conveniente conocer la estructura y ubicación de los datos en la memoria, para verificar el funcionamiento correcto de la matriz cuando se haga alguna prueba.

Los grupos de datos que se tienen son:

- 1) Tablero del estado de las ranuras (TER).
- 2) Tablero de líneas y ranuras (TLR).
- 3) Imagen de la memoria de control.

##### V.2.1. - Tablero del estado de las ranuras (TER).

Este tablero le sirve al programa para saber que ranuras están libres para así poder asignarlas a los enlaces subsecuentes.

Los primeros cuatro octetos de este bloque de datos (32 bits), corresponden a las 32 ranuras de transmisión del grupo 0, esto es a cada ranura le corresponde un bit. Los siguientes cuatro octetos corresponden a las ranuras de transmisión del grupo 1 y así sucesivamente para las ranuras de transmisión de los seis grupos restantes. Después de las

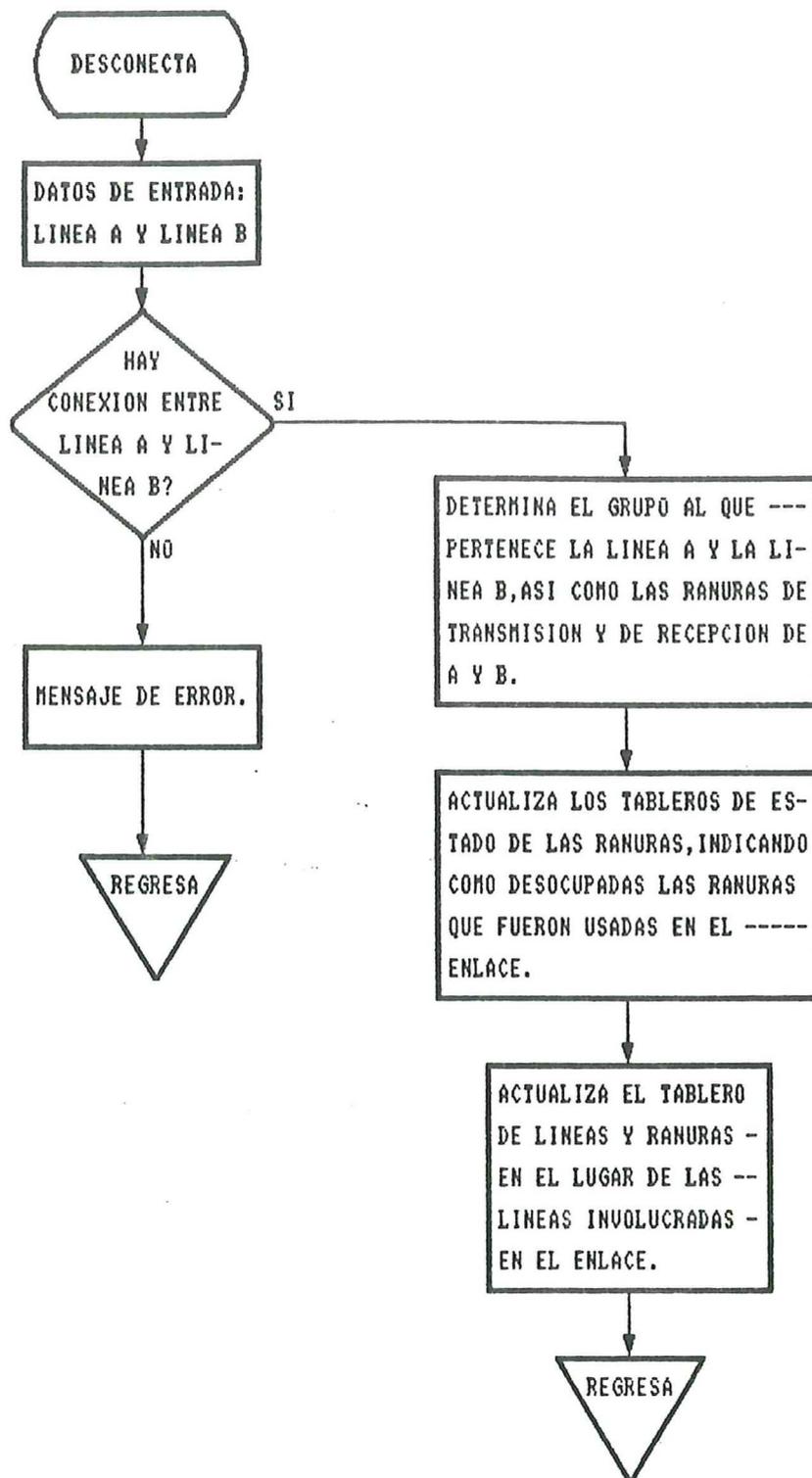


FIGURA 16. - Diagrama de Flujo del Subprograma DESCONECTA.

ranuras de transmisión están acomodadas las de recepción con el mismo formato.

Los 32 bits correspondientes a las ranuras de transmisión o recepción de un grupo dado, aparecen en la pantalla del sistema de desarrollo tal y como se muestran en la figura 17.

b7	b6	b5	b4	b3	b2	b1	b0	Dirección 1.
b15	b14	b13	b12	b11	b10	b9	b8	Dirección 2.
b23	b22	b21	b20	b19	b18	b17	b16	Dirección 3.
b31	b30	b29	b28	b27	b26	b25	b24	Dirección 4.

FIGURA 17.- Distribución de los 32 bits de un grupo de transmisión o de recepción, en el tablero de estado de las ranuras.

Los octetos aparecen en la pantalla en hexadecimal. Por ejemplo el octeto 4E en binario sería el 0100,1110, de tal manera que, si para un grupo dado, el valor de sus cuatro octetos es 01,84,00,F0 (con el mismo orden que en la pantalla), significa que estarían ocupadas las ranuras 0,10,15,28,29,30 y la 31.

#### V.2.2. - Tablero de líneas y ranuras (TLR).

Este tablero le sirve al programa para actualizar el tablero de estado de las ranuras cuando se rompe un enlace.

En este bloque de datos, se tienen dos octetos por cada una de las 128 líneas, con la siguiente información distribuída como lo muestra la figura 18 (implícitamente, la dirección misma de la palabra corresponde al número de la línea A): Número de la línea B, número de la ranura de transmisión de A - lo cual implica saber el número de la ranura de recepción de B - y un bit de ocupado/desocupado que le informa rápidamente al programa el estado que guardan las líneas que se quiere conectar o desconectar, ahorrándole tiempo en caso de que dicho estado no sea el adecuado, dependiendo de la función que se quiera realizar.

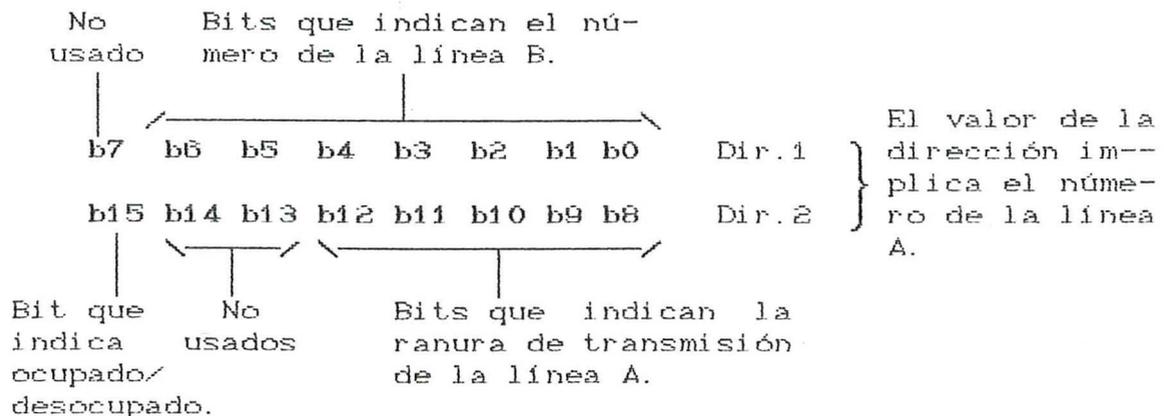


FIGURA 18.- Distribución de los 16 bits correspondientes a una de las 128 líneas, en el tablero de líneas y ranuras.

### V.2.3.- Imagen de la memoria de control.

La necesidad de crear una imagen de la memoria de control en la memoria de lectura/escritura de la unidad de



## VI. - DEMOSTRACION DE QUE EL SISTEMA DE CONMUTACION ES NO-BLOQUEABLE.

Se empezará por establecer el significado de los términos *bloqueable* y *no-bloqueable*. Para enlazar bidireccionalmente una línea A y una línea B, es necesario que se disponga de una ranura de transmisión libre para la línea A (RTA), en el grupo de la línea A y una ranura de recepción libre para la línea B (RRB), en el grupo de la línea B; pero dada la matriz de conmutación empleada, de tipo espacial, se tiene que cumplir que el número de la RTA sea el mismo que el de la RRB, esto permitiría el enlace unidireccional de A a B. Para completar el enlace bidireccional se tendría que escoger una ranura de transmisión libre para la línea B (RTB), en el grupo de la línea B y el mismo número de ranura de recepción libre para la línea A (RRA), en el grupo de la línea A, lo cual permitiría la transmisión de la línea B a la línea A, completándose así el enlace bidireccional deseado. Cabe aclarar que solamente cuando las líneas A y B pertenecen al mismo grupo se tiene que cumplir que la RTA sea diferente que la RTB, lo cual implica que la RRA y la RRB sean también diferentes. Esta condición es impuesta porque en un bloque de conversión, los ductos PCM de transmisión y de recepción, por separado, son comunes en los 16 CODEC que forman el bloque, como se muestra en la figura 7. Si no se cumpliera esta

condición se haría un corto circuito en el bloque de conversión.

Se dice que un sistema de conmutación es *no-bloqueable* cuando siempre se puedan enlazar dos líneas libres cualesquiera sin importar el estado de conexión del sistema, esto es, siempre se pueden encontrar ranuras libres adecuadas para realizar un enlace entre dos líneas libres.

Se dice que un sistema de conmutación es *bloqueable* cuando al querer enlazar 2 líneas, no se disponga de las ranuras adecuadas para realizar el enlace.

EL sistema de conmutación consta de 128 líneas distribuidas en 8 grupos de 16 líneas cada uno y cada grupo tiene disponibles 32 ranuras de transmisión (RT) y 32 ranuras de recepción (RR) para los enlaces de sus 16 líneas.

Cuando se establece un enlace bidireccional entre dos líneas, se ocupa una RT y una RR en el grupo al que pertenezca cada una de las líneas por enlazar y cuando se rompe el enlace se vuelven a dejar libres las ranuras que se estaban usando en el enlace. Cabe hacer notar que la única característica común entre las RT libres y las RR libres de cualquier grupo, es que son iguales en número en cualquier estado de conexión del sistema.

Siempre que un grupo quiera conectar una de sus líneas,

el número de sus RT libres oscilará entre 32 y 17 y lo mismo sucederá con las RR libres del grupo al que pertenezca la línea B, es decir, en el caso en que se quiera conectar la línea de un grupo al que le falten por conectar una o más líneas con la de otro grupo que esté en la misma situación, el número de RT y RR libres de uno y otro grupo estarán entre 32 y 17 necesariamente.

Si consideramos el caso más crítico, en el cual las RT ocupadas del grupo A sean todas diferentes a las RR ocupadas del grupo B y viceversa, o sea que las RT ocupadas del grupo B sean diferentes a las RR ocupadas del grupo A, se calculan las ranuras comunes libres entre las RT libres de un grupo y las RR libres de otro, mediante la ecuación

$$RCL = 32 - ( m + n ), \quad ( 1 )$$

RCL = Ranuras comunes libres entre las RT libres de un grupo y las RR libres del otro.

m = RT ocupadas del grupo A.

n = RR ocupadas del grupo B.

Donde  $0 \leq m \leq 15$  y  $0 \leq n \leq 15$ , para el caso en que falte al menos una línea por conectar en cada uno de los dos grupos involucrados en el enlace.

Tomando en cuenta el intervalo de trabajo de m y n, tenemos que:

$$0 \leq m + n \leq 30, \quad ( 2 )$$

para cualquier combinación de valores de  $m$  y  $n$ , por lo que al sustituir la desigualdad (2) en la ecuación (1) tenemos que:

$$32 \geq RCL \geq 2, \quad (3)$$

donde se vé que las ranuras comunes libres cuando  $m = 15$  y  $n = 15$ , son 2, las mismas que se necesitan exactamente para realizar el último enlace posible para esos dos grupos, puesto que con éste enlace terminarán de conectar sus 16 líneas.

Finalmente, nótese que  $RCL$  es una función lineal decreciente de  $m$  y  $n$ , esto es que mientras más ranuras ocupadas haya en los dos grupos involucrados en un enlace, son menos las  $RCL$ , lo que significa que si hay más ranuras ocupadas, se tienen menos líneas libres. Cada ranura ocupada equivale a una línea ocupada.

Con el análisis hecho en este capítulo queda demostrado que el sistema de conmutación diseñado es *NO-BLOQUEABLE*.

## VII. - RESULTADOS EXPERIMENTALES Y RECOMENDACIONES.

### VII.1. - Resultados experimentales.

Ya se dijo que solamente se contempló la construcción de 2 medios bloques de conversión, por tal motivo solamente fue posible probar enlaces telefónicos entre 16 líneas (0 a 7 del grupo 0 y 16 a 23 del grupo 1), con el sistema conectado tal y como se muestra en la figura 20.

De las características funcionales que debería de cumplir el sistema de conmutación, contenidas en el punto C de los objetivos de la tesis (c.f.I), se obtuvieron los siguientes resultados:

- 1) *El tiempo para establecer un enlace que se midió, fue de 2 ms y se pidió que fuera menor que 5 ms. Como puede verse este requisito se cumplió plenamente, aunque cabe aclarar que este tiempo se puede disminuir, optimizando el subprograma PROGTSAC.*
- 2) Para caracterizar la distorsión que el sistema de conmutación induce en las señales que manejan las líneas enlazadas, se cuantificó la distorsión y se obtuvo la respuesta en frecuencia del SCD.

Para cuantificar la distorsión se utilizó el analizador de distorsión (Hewlett/Packard, 1966). Se inyectó una señal senoidal de 600 hz y se midió una distorsión de 3%.

Para obtener la respuesta en frecuencia del SCD, se inyectó una señal senoidal de 4 Vpp en un intervalo de frecuencia de 100 a 4000 Hz y utilizando el medidor de

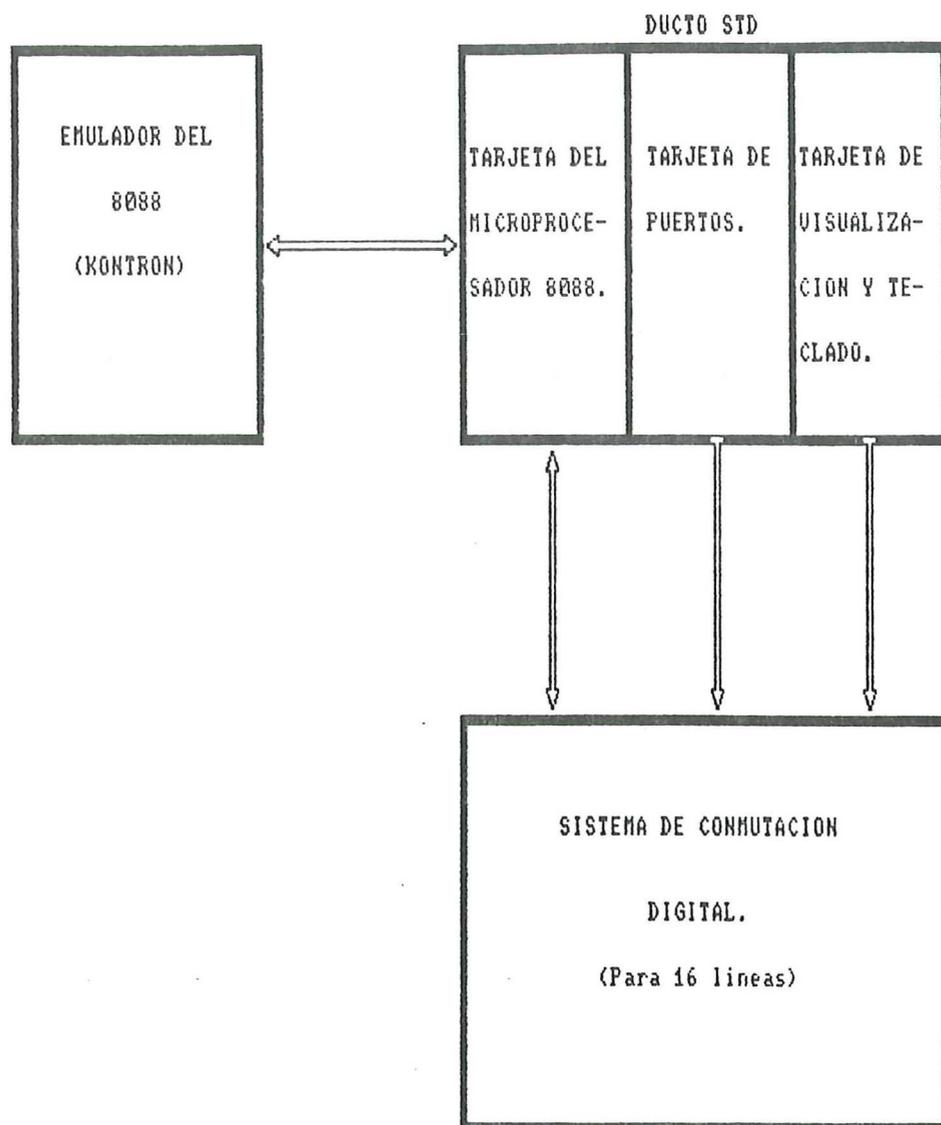


FIGURA 20. - Diagrama de Bloques del Sistema para Probarse en Simulación.

ganancia y fase (Hewlett/Packard, 1972), se obtuvieron los datos mostrados en la tabla IV. En la figura 21 se grafican estos datos para obtener los diagramas de ganancia y fase del SCD.

TABLA IV. Respuesta en frecuencia del SCD.

Frecuencia (Hz)	Ganancia(B/A) (db)	Fase (Grados)
100	-14.6	
200	-0.5	
300	0.5	
400	0.4	-5.9
500	0.4	-30.8
600	0.4	-52.2
700	0.4	-72.1
800	0.4	-90
900	0.4	-107.4
1000	0.4	-124.4
1100	0.5	-141.1
1200	0.4	-157.8
1300	0.4	-174.3
1400	0.4	-187.8
1500	0.4	-203.8
1600	0.4	-221
1700	0.4	-239.4
1800	0.5	-255.2
1900	0.5	-272.2
2000	0.5	-290.4
2100	0.5	-308.4
2200	0.5	-326.9
2300	0.5	-345.9
2400	0.5	-365.3
2500	0.4	-385.3
2600	0.4	-406.7
2700	0.4	-427.6
2800	0.4	-450.5
2900	0.4	-474.6
3000	0.4	-499.8
3100	0.6	-528.5
3200	0.6	-556.5
3300	0.4	-592
3400	-0.2	-636
3500	-2.4	-684
3600	-6	-733.5
3700	-11.5	-780.3
3800	-18.3	-821
3900	-26.2	-855.1
4000	-33.7	-882.4

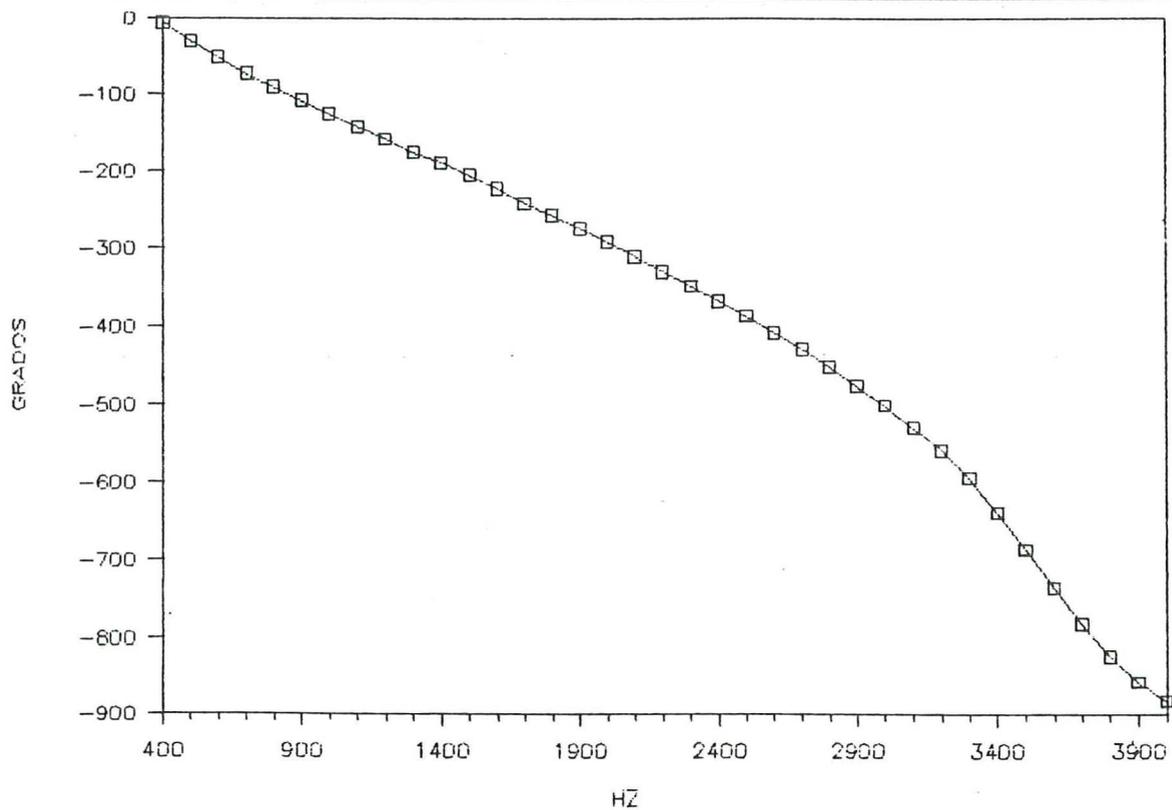
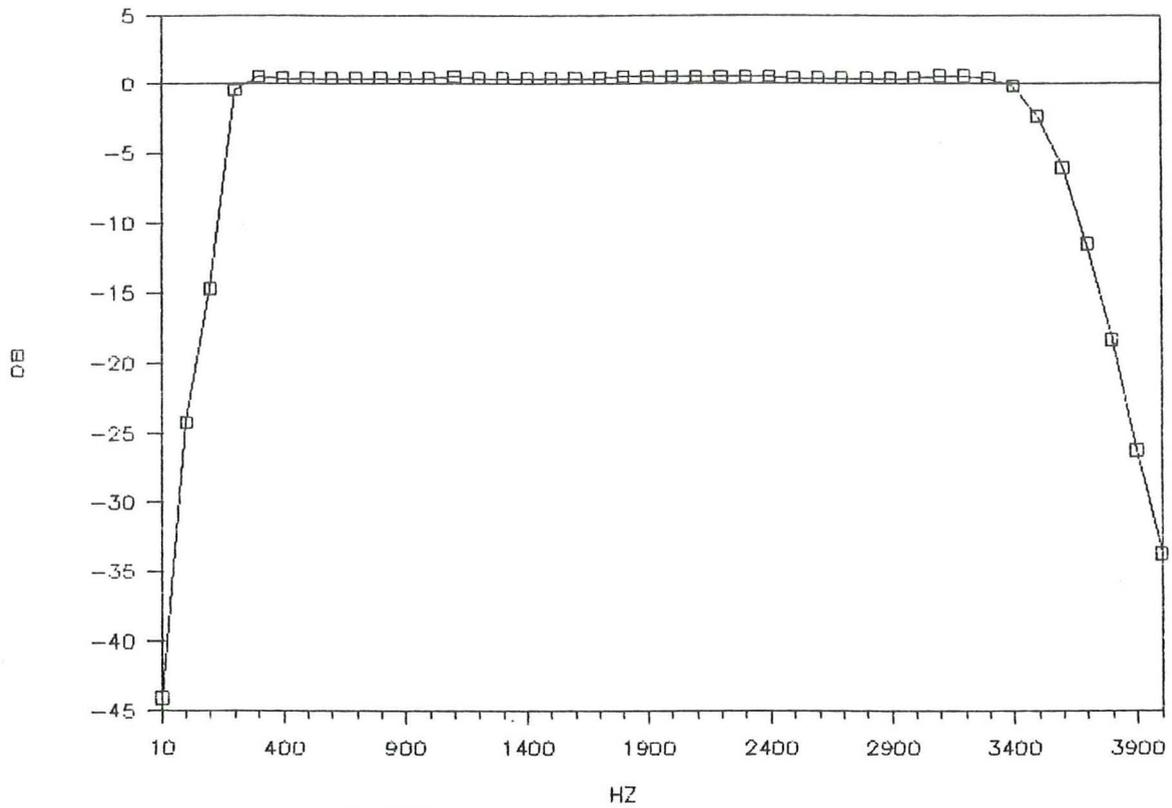


FIGURA 21.- Diagramas de Ganancia y Fase del Sistema de Conmutación Digital.

Los resultados obtenidos en las 2 mediciones anteriores muestran que *la distorsión en el SCD es muy baja*; lo cual confirma el comportamiento que ya se había observado del SCD al realizar un enlace telefónico, esto es, la voz se escuchó claramente en ambos teléfonos.

Además de las mediciones anteriores, se realizaron, usando el oído como detector, pruebas para detectar diafonía o ruido de conmutación, que afectaran la comunicación a través del SCD. No se encontró nada anormal.

#### VII.1.1.- Problemas más importantes enfrentados durante el desarrollo de la tesis.

- 1) El establecimiento de la comunicación entre el emulador del 8088 y el sistema de conmutación, a través del ducto STD. Como se usó una tarjeta de microprocesador para ducto STD, que tiene su propio reloj, se le tenía que indicar al emulador de la existencia de un reloj externo para que sincronizara las señales. Luego de algún tiempo de batallar se encontró la solución, la cual se menciona en el punto 12 de éste apéndice.
- 2) La aparición de aleas generadas por la memoria de control, que al causar disparos falsos en los multicanalizadores, entorpecían la conmutación correcta en la matriz. El problema era que se estaban dando simultáneamente las direcciones, la orden de lectura y los datos a los multicanalizadores. Como las direcciones son dadas cíclicamente por un contador, el problema se solucionó

adelantando un poco la fase del reloj que acciona al contador con respecto a la fase de la señal que ordena la captura de los datos por los cerrojos previos a los multicanalizadores con el fin de que cuando se le ordenara al cerrojo capturar el dato, éste estuviera perfectamente estable.

## VII.2. - Recomendaciones.

En este punto se indicarán las recomendaciones más importantes que se sugieren, para probar el sistema expandido(128 líneas), así como para su posterior incorporación en la red de radiotelefonía rural.

### VII.2.1. - Para probar el sistema expandido.

Recuérdese que solamente se construyó 1 bloque de conversión (16 líneas), por lo que si el sistema de conmutación se va a incorporar en la red de radiotelefonía, se tendrán que construir y probar los 7 bloques restantes, que completen el sistema expandido (128 líneas).

Las recomendaciones que se sugieren para la prueba del sistema expandido son:

- 1) Durante las primeras pruebas de funcionamiento de la circuitería construida, se evidenció la utilidad de que el sistema se probara en simulación. Por simulación se entiende que el establecimiento o rompimiento de los enlaces se programen con la tarjeta de visualización y teclado del STD, ya que cuando el sistema de conmutación

esté dentro de la red de radiotelefonía rural, los enlaces se los programará la RB o la OTR, a través de una interfaz de comunicación. Por lo anterior, sería recomendable que para probar la circuitería para las 128 líneas, se haga en simulación usando el emulador del 8088.

- 2) Una vez que se haya probado el sistema de conmutación expandido en simulación, sería útil agregarle la tarjeta del microprocesador para ducto STD, para trabajar el sistema independiente del emulador del 8088, aunque todavía en simulación, esto es programando los enlaces a través de la TVT.

#### VII.2.2. - Para la incorporación del Sistema de Conmutación en la Red de Radiotelefonía Rural.

Para poder incorporar el sistema de conmutación a la red de radiotelefonía rural, es necesario construir una interfaz de comunicación que acople el sistema de conmutación con los controladores de la RB o de la OTR, según sea el caso. Esta comunicación debería intentarse, una vez que el sistema de conmutación ya haya sido probado con su propio microprocesador.

#### VII.2.3. - Para mejorar la circuitería.

No dudo que si se revisa cuidadosamente el diseño y la construcción del sistema de conmutación, se puedan proponer cambios que mejoren el funcionamiento del mismo. A continuación se dan algunas sugerencias en éste sentido.

- 1) Eliminar del SCD, la interfaz del bloque de conversión (IBC); ya que es una tarjeta que solo tiene dos pastillas y aunque le da modularidad al sistema, se convino en quitarla para reducir el tamaño del prototipo. En el apéndice II se indica una manera de eliminar dicha interfaz.
  
- 2) Cambiar la manera en que se da la selección de pastilla (CS\*) a los TSAC, cuando se quieren programar los mismos. La figura 22 muestra esquemáticamente la manera en que actualmente se da el CS\*. Se tiene un decodificador (de 3 a 8) para indicar en cual de los 8 grupos está el TSAC a programar y otro para indicar dentro del grupo, cual de los 4 TSAC es el que se quiere programar. Se tiene un cerrojo en la línea del CS\* para amarrar esta señal mientras dure la programación de ese TSAC. Nótese que se tiene que terminar la programación de éste TSAC para poder empezar a programar otro, por lo que es muy importante que la programación del TSAC sea lo más rápido posible. Una vez terminada la programación de un TSAC dado, se envía una reinicialización general a través de una línea de puerto, lo cual permite que un nuevo TSAC pueda ser programado. Una forma de hacer la misma función pero que optimiza el uso de los circuitos, sería eliminar los cerrojos de la línea del CS\* de c/u de los TSAC y amarrar con cerrojos las líneas de dirección A0 y A1 antes de los 2 decodificadores (de 2 a 4) mostrados en la figura 22.



- 3) Incluir un par de diodos Schottky en las alimentaciones de cada una de las tarjetas de los bloques de conversión, de acuerdo a como se indica en la nota de aplicación 370 (National Semiconductor, 1987), para protección de la tarjeta.
- 4) Incluir alguna forma de ayuda visual en el SCD (diodos emisores de luz), para facilitar el mantenimiento del mismo.

#### VII.2.4. - Para optimizar la programación.

La programación evidentemente puede ser mejorada en algunas de sus partes por un programador experimentado, en caso de que se necesitara optimizar el funcionamiento de la matriz. Pero una parte que se puede modificar en primera instancia, en aras de dicha optimización, es la selección de ranura desocupada en el subprograma CONECTA, ya que actualmente la programación está diseñada para que cada vez que se necesite una ranura desocupada, se empiece a preguntar a partir de la ranura cero, lo cual es ineficiente cuando haya muchos enlaces, por el hecho de que las primeras ranuras estarán ocupadas y el programa perderá tiempo al preguntar por ranuras ya ocupadas. Una alternativa de las muchas que pueden existir para optimizar este proceso, es la de incluir un contador que indique la última ranura que fue asignada, para empezar a seleccionar a partir de la siguiente cuando se solicite un nuevo enlace.

### VIII. - CONCLUSIONES.

La mayor parte de los objetivos iniciales (c.f.I) fueron cumplidos, excepto lo concerniente a la construcción de la tarjeta del microprocesador con su memoria y sus puertos, así como la construcción de la interfaz para comunicar el sistema de conmutación con el controlador de la radiobase (o con el de la oficina terminal rural); esto se debió a que se creyó conveniente que estas partes no se construyeran y se dedicara en cambio toda la atención al sistema de conmutación digital.

El sistema de conmutación digital construido, cumplió con los requisitos que se le impusieron (c.f.I) y por el comportamiento que tuvo, al trabajar alternada y continuamente durante las mediciones y pruebas que se le han hecho, se puede afirmar que es un sistema confiable.

La aportación de esta tesis es el diseño, la construcción y la puesta en funcionamiento de un sistema de conmutación digital no-bloqueable, con un esquema de matriz de conmutación espacial novedoso, por el hecho de que dicha conmutación es en tiempo real, además de que con muy pocos circuitos se logra la conmutación entre 128 líneas sin bloqueo.

Cabe hacer notar que si se viesen la circuitería y la

programación como dos grandes paquetes, es en ésta última donde se podría optimizar fuertemente el funcionamiento del sistema de conmutación digital.

La documentación que se tiene y las recomendaciones que se han dado, son suficientes para que este sistema de conmutación digital pueda incorporarse en la red de radiotelefonía rural para la cual fue diseñado.

## LITERATURA CITADA.

- Arévalo Gutierrez V.M. y J.G.Viveros Talavera. 1986. Conmutador Telefónico Digital, p. 19-20. Tesis Maestría. CICESE., Ensenada, B.C.
- Bellamy, J. 1982. Digital Telephony, p. 87; 99-111. John Wiley & Sons, Inc., Southern Methodist University., Dallas, Texas.
- López Bonilla, O.R. y J.L. Fraire Huacuja. 1987. Diseño del Control para una Matriz de Conmutación Espacial. Proyecto Final del Curso de Telefonía y Conmutación Digital, Impartido por el M.C. Jaime Sanchez García. CICESE., Ensenada, B.C.
- Mitrani, E., Castro, M., Sanchez, J., Ibarra, J. 1987. Red de Telefonía Rural para el Valle de Mexicali; Enlace Radial entre una Radiobase y tres Radioteléfonos, p.2-4. Reporte Técnico. CICESE., Ensenada, B.C.
- Mitrani Abenchuchan, E. 1988. Información personal. CICESE., Ensenada, B.C.
- Padilla, I., Perez, I., Meroño, C., Rodriguez, L., Asorey, A. 1986. Sistemas de Conmutación Digital, p.21;26;31;106-110;145. Colección Técnica AHCJET-ICI., España.
- Soto, G., Gradilla, I. y Fraire, J. 1987. Maqueta Educativa Para Telefonía Digital. Proyecto Final del Curso Sistemas Digitales II, Impartido por el Dr. Enrique Mitrani A. y el M.C. Jaime Sanchez G., CICESE. Ensenada, B.C.
- 1988. IC Memory Data Book. p. 70-76. Hitachi America Ltd., San Jose, California.
- 1981. Component Data Catalog. p. 7(25)-7(50). Intel Corporation., Santa Clara, California.
- 1984. STD 7000, 7862/8088 Procesor Card, User's Manual. p. 1(1)-3(15)., Pro-Log Corporation., Monterey, California.
- 1981. STD 7000, 7601 Input/Output Port Card, User's Manual. p. 1-16., Pro-Log Corporation., Monterey, California.
- 1985. STD BUS, Systems and Prom Programers, Technical Manual and Data Book. p. 1.1-2.14., Pro Log Corporation., Monterey, California.

## LITERATURA CITADA.

- 1987. Telecommunications Databook. 1(77)-1(88);  
1(97)-1(103); 5(20)-5(22)., National Semiconductors  
Corporation., Santa Clara, California.
- 1984. Logic Databook Volume I. p. 3(118)-3(120);  
3(270)-3(272)., National Semiconductors Corporation.,  
Santa Clara, California.
- 1966. Distortion Analyzer 333A. Hewlett-Packard.,  
Loveland, Colorado.
- 1972. Gain-Phase Meter 3575A. Hewlett-Packard.,  
Loveland, Colorado.

APENDICES

Y

GLOSARIO

## APENDICE I.

En este apéndice se explica la configuración del sistema de desarrollo Kontron del 8088, para la puesta en marcha del sistema de comutación en simulación.

El objetivo es el de facilitarle la puesta en marcha del sistema a personas más o menos familiarizadas con éste tipo de sistemas. Los pasos por seguir son los siguientes:

- 1) Encender el Future Data una vez configurado para trabajar con el emulador esclavo del 8088. Encender también la unidad de disco.
- 2) Introducir en el manejador de disco 0 (Drive 0), el disco que contenga el programa TOTAL.0.
- 3) Introducir en el manejador de disco 1 ( Drive 1 ), el disco que contenga el programa del emulador esclavo del 8088.
- 4) Teclear JSL ( Salta al emulador esclavo ), oprimir la tecla de regreso [ > ] y esperar a que termine de funcionar la unidad de disco.
- 5) Encender el Emulador Esclavo oprimiendo el botón verde. En la pantalla se indicará que se está inicializando; hay que esperar a que en la pantalla aparezca la palabra "HALTED".
- 6) Encender las fuentes de +12 V, -12 V y +5 V, para el ducto STD.
- 7) Encender las fuentes de +5 V y -5 V para la matriz.

## APENDICE I.

- 8) Encender las fuentes de +12V, -12 V y -48 V, para los circuitos híbridos ( Conversión de 2 a 4 hilos ) necesarios para poder usar los teléfonos.
- 9) Siguiendo con el sistema de desarrollo, en la pantalla aparecen tres opciones, teclear SW [>]; se preguntará luego por el número del emulador, se tecldea entonces un 1 [>], entrando con esto al depurador.
- 10) Ahora se le indicará al emulador que habrá una memoria externa de la dirección 2000H a la 20FFH, editando la memoria del mismo. Para hacer esto, se tecldea ED [>]; luego T [>], para indicarle que es la memoria externa; luego 2000H [>], para indicarle donde empieza el bloque de memoria externa; luego 100H [>], para indicarle la longitud del bloque; luego E [>], para indicarle que es la memoria externa; luego A [>], para indicarle que está permitido escribir en el bloque externo, con esto aparece en la pantalla el mapa de la memoria del emulador y finalmente se le da un [>].
- 11) Ahora se le indicará al emulador, las líneas de control que se quieren habilitar hacia el exterior. Se tecldea EN [>], con lo que aparece la lista de líneas de control que se quieren habilitar; se tecldea READY [>], para habilitar esta línea; luego se tecldea CLK [>] y finalmente se da un [>].
- 12) Teclear L y aparecerá "Load file", teclear entonces

## APENDICE I.

TOTAL.O [>]. Se sigue oprimiendo la tecla de regreso para las siguientes preguntas que haga la máquina hasta que se cargue el programa TOTAL.O.

- 13) Se hace cero el OFFSET tecleando una 0 y un 0 [>].
- 14) Teclar EXE [>] para ejecutar el programa en simulación.
- 15) Si todo estuvo bien, deberá de aparecer en la tarjeta de visualización y teclado del STD ( TVT ), "LINEA A ?" y deberán de prender los cuatro últimos leds que están abajo del visualizador, vistos de izquierda a derecha.
- 16) Para establecer o romper un enlace, se meten los datos de acuerdo como los pide el visualizador. Primero se pregunta por el número de la línea A, se deberá de teclear un número en hexadecimal del 00H al 7FH (0 al 127 en decimal). En caso de cometer un error, aparecerá la palabra "ERROR" en el visualizador; oprima la tecla [10] para reinicializar. Después se pregunta por el número de la línea B. Finalmente se pregunta si el par de líneas se quieren conectar o desconectar, para lo cual en el visualizador aparece C = 1 , D = 0. Oprima 0 o 1 de acuerdo con la función que desee realizar.

## APENDICE II.

En este apéndice se incluyen los cambios que se tienen que hacer, para eliminar la tarjeta que contiene a la interfaz con los bloques de conversión (IBC), con el fin de reducir el tamaño del prototipo del SCD.

En la figura 22 de este reporte, se muestra la conexión de G0 y G1 de la salida del decifrador de 3 a 8 (74hct138), a la entrada de control de los 2 decifradores de 2 a 4 (74hct139). La pastilla hct138 está ubicada en la tarjeta de la matriz, mientras que la pastilla hct138 se encuentra en la IBC. Se tiene esta conexión porque solamente se construyó el bloque de conversión A (BC-A) del grupo 0 y el BC-A del grupo 1. Recuerdese que cada grupo está formado por 2 bloques de conversión de 8 líneas c/u. Si se tuvieran los dos bloques de conversión del grupo 0, bastaría con un sólo decifrador de 2 a 4 al que le llegarían G0, A1 y A2, y las salidas serían ST0, ST1, ST2 y ST3; suficientes para generar los CS\* de los cuatro TSAC del grupo 0.

Una manera de eliminar la IBC sería, ubicar el decifrador de 2 a 4 en el BC-A de cada grupo y ubicar la pastilla de reforzadores (74hct541) en la tarjeta conectora del trasplano independiente. Esta última pastilla lleva las 4 señales para programar los TSAC (Dc, CLKc, CHO y CH1) y la señal de reinicialización general para el CS\* de los mismos.

## GLOSARIO.

BC	- Bloque de conversión.
CODEC	- Codificador - Decodificador PCM.
IBC	- Interfaz del Bloque de Conversión.
MDT	- Multicanalización por división en tiempo.
MUX	- Multicanalizador.
OTR	- Oficina terminal rural.
PCM	- Modulación por codificación de pulso.
RB	- Radiobase.
RR	- Ranura de recepción.
RRTR	- Red de radiotelefonía rural.
RT	- Ranura de transmisión.
RX	- Ducto PCM de recepción.
SCD	- Sistema de conmutación digital.
TER	- Tablero del estado de las ranuras.
TLR	- Tablero de líneas y ranuras.
TSAC	- Circuito asignador de ranuras de tiempo.
TVT	- Tarjeta de visualización y teclado.
TX	- Ducto PCM de transmisión.