Centro de Investigación Científica y de Educación Superior de Ensenada, Baja California

---

Maestría en Ciencias en Electrónica y Telecomunicaciones con orientación en Altas Frecuencias

---

Investigación sobre diseño de amplificadores de potencia clase F

Tesis

para cubrir parcialmente los requisitos necesarios para obtener el grado de Maestro en Ciencias

Presenta:

Manuel Cruz Soriano

Ensenada, Baja California, México

2021

Tesis defendida por

Manuel Cruz Soriano

y aprobada por el siguiente Comité

Dr. J. Apolinar Reynoso Hernández

Director de tesis

Dr. Jonatán Peña Ramírez

M. C. Moisés Castro Delgado

Dr. Santiago Camacho López

Dr. José Raúl Loo Yau

Dra. María del Carmen Maya Sánchez

Coordinadora del Posgrado en Electrónica y Telecomunicaciones

---

Dr. Pedro Negrete Ragagnon

Director de Estudios de Posgrado

Manuel Cruz Soriano © 2021

Queda prohibida la reproducción parcial o total de esta obra sin el permiso formal y explícito del autor y director de la tesis

Resumen de la tesis que presenta Manuel Cruz Soriano como requisito parcial para la obtención del grado de Maestro en Ciencias en Electrónica y Telecomunicaciones con orientación en Altas Frecuencias.

Investigación sobre diseño de amplificadores de potencia clase F

Resumen aprobado por:

Dr. J. Apolinar Reynoso Hernández
Director de tesis

Con la creciente demanda de los sistemas de comunicaciones y el rápido desarrollo de la tecnología 5G, se deben diseñar dispositivos que logren una buena relación entre eficiencia, tasa de transmisión de datos y costos de operación, además de poder operar en RF. Uno de los dispositivos que pueden cumplir con estas características y que es parte importante de los sistemas de comunicación, es el amplificador de potencia. Los amplificadores de potencia pueden ser altamente eficientes y entregar a la salida del dispositivo una alta potencia; esto dependiente de la clase de operación y la tecnología del dispositivo activo usado en el diseño. El amplificador de potencia clase F es un fuerte candidato para cumplir con todos éstos requisitos, puesto que puede entregar alta eficiencia y alta potencia de salida, si se logra obtener la forma de onda de voltaje cuadrada y la forma de onda semi-sinusoidal rectificada para la corriente en el plano intrínseco. En este trabajo de tesis se estudió al amplificador de potencia clase F y se propuso un diseño a 2 GHz como frecuencia de operación. El método de diseño contempló el uso del modelo no lineal de un transistor AlGaN/GaN HEMT, la obtención de la carga óptima usando el sistema de Load-Pull y la síntesis de las redes de carga y acoplamiento a la salida del amplificador, además de un análisis en los diferentes planos de medición del transistor. El modelado del transistor GaN se realizó mediante un circuito eléctrico equivalente y un modelo no lineal. Para el diseño de la red de carga se siguió la teoría del amplificador clase F, la cual establece que se debe presentar un corto circuito para el segundo armónico y un circuito abierto para el tercer armónico. Sin embargo, en la práctica se demuestra que estas condiciones son muy difíciles de alcanzar, en especial el circuito abierto para el tercer armónico. Pero queda demostrado en este trabajo de tesis, que aun sin alcanzar completamente estas condiciones, es posible obtener un amplificador de potencia clase F con una alta eficiencia y un buen nivel de potencia de salida.

Palabras clave: Amplificador clase F, modelado no lineal, planos de medición, síntesis de redes de carga, alta eficiencia, potencia de salida

Abstract of the thesis presented by Manuel Cruz Soriano as a partial requirement to obtain the Master of Science degree in Electronics and Telecom with orientation in High Frequency.

Research about design of class F power amplifiers

Abstract approved by:

Dr. J. Apolinar Reynoso Hernández
Thesis Director

With the increasing demand of communication systems and fast development of 5G technology, devices must be designed to create a good relation between efficiency, data transmission rate and operating costs, beside being able to operate at RF frequencies. One of these devices that can fulfill with these characteristics and which is an important part of the communication systems, is the power amplifier. The power amplifiers can be highly efficient and give at the output a high power; this depends on the operation class and the active device technology used in the design. The class F power amplifier is a strong candidate to satisfy all these requirements, since, it can give a high efficiency and output power, if square voltage waveforms and a rectified semi-sinusoidal waveform for the current can be obtained in the intrinsic plane. In this thesis work the class F power amplifier is studied and a 2 GHZ operation frequency is considered. The design method considers the use of an AlGaN/GaN HEMT nolinear model transistor, obtaining the optimal load using the Load-Pull system and the synthesis of load and matching networks to the amplifier output, also an analysis in the different reference planes of the transistor is performed. The GaN transistor modeling, is done through an equivalent electric circuit and nolinear model. For the load network design, class F amplifier theory was followed, in which stablishes that a short circuit must be present for the second harmonic and an open circuit for the third harmonic. However, in practice those conditions are hard to reach specially for the open circuit of the third harmonic. But it is proved, in this thesis work, that even when it is not possible to reach at the optimal conditions is possible to get a class F power amplifier with a high efficiency and a good level of power output.

Keywords: Class F amplifier, nonlinear modeling, reference planes, synthesis of load networks, high efficiency, output power

Dedicatoria

A mis padres Floriberto y Victoria, a mi hermana Lizeth, por su apoyo y siempre creer en mí, ¡Gracias!

Agradecimientos

Al Centro de Investigación Científica y de Educación Superior de Ensenada por permitirme realizar mis estudios de maestría y brindarme los conocimientos necesarios para desempeñarme en ella.

Al Consejo Nacional de Ciencia y Tecnología (CONACyT) por brindarme el apoyo económico para realizar mis estudios de maestría/doctorado. No. de becario: 910315

A mi director de tesis, el **Dr. Apolinar Reynoso Hernandez** por su apoyo brindado en este trabajo de tesis. Sus enseñanzas, su paciencia, el tiempo y todos los conocimientos transmitidos, su disposición para resolver las dudas que me surgían durante el trabajo de tesis, gracias por todo.

A mis profesores del área de Altas frecuencias, a la **Dra. María del Carmen Maya Sánchez**, el **Dr. José Luis Medina Monroy**, el **Dr. Humberto Lobato Morales**, gracias por su tiempo y los conocimientos transmitidos.

A mis sinodales, el **Dr. Jose Raul Loo Yau**, **Dr. Jonatán Peña Ramírez**, **Mto Moises Castro Delgado** y **Dr. Santiago Camacho López**, por sus aportaciones y comentarios para mi trabajo de tesis.

A mis compañeros de generación: Mario, Sidon, Alan, Kleiverg, Diana, Cristóbal, Inclan, Alejandro, Katya gracias por su amistad, su apoyo y los buenos momentos vividos dentro y fuera del CICESE.

A las personas que conocí dentro del CICESE, gracias por los momentos vividos y las platicas que en algún punto llegamos a tener.

A todas las personas que conocí en Ensenada, gracias por mostrarme su ciudad y hacer que muchos lugares tengan una historia que contar.

A mis padres, gracias por estar siempre para mí, apoyarme y acompañarme en todas las decisiones que tomo para mi vida.

A mi hermana Lizeth, gracias por estar siempre para mí, por ser mi soporte en los días oscuros, levantarme el ánimo y cuidarme siempre.

Tabla de contenido

Página

Resumen en español ii

Resumen en inglés iii

Dedicatoria iv

Agradecimientos v

Lista de figuras ix

Lista de tablas xv

Capítulo 1. Introducción

1.1. Antecedentes 1
1.2. Estado del arte 3
1.3. Justificación 6
1.4. Objetivos 6
1.4.1. Objetivo general 6
1.4.2. Objetivos específicos 6
1.5. Estructura de la tesis 7

Capítulo 2. Amplificadores de potencia

2.1. Introducción 8
2.2. Propiedades de los amplificadores de potencia 9
2.2.0.1. Balance en potencia 10
2.3. Clasificación de operación 12
2.3.1. Modos de operación biarmónicos y poliarmónicos 15
2.4. Amplificador clase F estándar 20
2.4.1. Formas de onda 21
2.4.2. Eficiencia 30
2.4.3. Impedancia de carga 33
2.5. Amplificador clase F modo continuo 34
2.5.1. Formas de onda 35
2.5.2. Ganancia 37
2.5.3. Impedancia de carga 40
2.6. Resumen 42

Capítulo 3. Diseño del amplificador clase F

3.1. Introducción 43
3.2. Diseño del amplificador de potencia 44
3.3. Métodos de diseño de amplificadores 45
3.3.1. Método de diseño basado en CAD 45
3.3.2. Método de diseño basado en mediciones 47
3.4. Load-Pull 47
3.4.1. Load-Pull armónico 50
3.5. Selección del punto de polarización 51

Tabla de contenido (continuación)

3.6. Línea de carga . . . 55
3.7. Selección del dispositivo activo . . . 58
3.7.1. Transistor HEMT . . . 60
3.8. Modelo no lineal del dispositivo activo . . . 62
3.8.1. Circuito equivalente . . . 63
3.8.1.1. Modelado de la corriente $I_{ds}(V_{gs}, V_{ds})$ . . . 65
3.8.1.2. Modelado de capacitancias $C_{gs}(V_{gs}, V_{ds})$, $C_{gd}(V_{gs}, V_{ds})$ . . . 71
3.8.2. Modelo térmico y dispersión . . . 73
3.8.3. Encrustación del modelo no lineal . . . 76
3.9. Modelo no lineal de Haedong Jang . . . 78
3.10. Redes de carga . . . 80
3.10.1. Red de carga con elementos concentrados . . . 82
3.10.2. Red de carga con elementos distribuidos . . . 83
3.10.2.1. Amplificador con línea de trasmisión de cuarto de onda . . . 84
3.10.2.2. Red de carga de Grebennikov . . . 85
3.10.2.3. Red de carga de Hyun-chul Park . . . 88
3.10.2.4. Redes de adaptación de Young Yun Woo . . . 89
3.11. Red de adaptación . . . 90
3.11.1. Red de adaptación con elementos concentrados . . . 92
3.11.2. Red de adaptación con elementos distribuidos . . . 93
3.12. Resumen . . . 95

Capítulo 4. Implementación del diseño

4.1. Introducción . . . 96
4.2. Caracterización del dispositivo activo . . . 98
4.2.1. Curvas I-V . . . 99
4.2.2. Análisis del punto de polarización . . . 101
4.2.3. Análisis en potencia . . . 104
4.3. Simulación del sistema de Load-Pull . . . 105
4.3.1. Load-Pull armónico . . . 111
4.4. Diseño de la red de carga . . . 116
4.4.1. Red de carga de Grebennikov . . . 116
4.4.2. Redes de Adaptación de Young Yun Woo . . . 120
4.4.3. Red de carga de Hyun-chul Park . . . 125
4.4.3.1. Análisis en potencia y frecuencia . . . 129
4.5. Resumen . . . 132

Capítulo 5. Conclusiones

5.1. Conclusiones generales . . . 133
5.2. Aportaciones . . . 134
5.3. Trabajo a futuro . . . 135

Literatura citada . . . 136

Anexo A . . . 141

Lista de figuras

Figura Página

1. Circuito del AP propuesto por Tyler usando elementos resonantes. 3
2. Formas de onda del voltaje (V_{DS}) y la corriente (i_D) de salida para un amplificador clase F ideal Carrubba *et al.* (2011). 5
3. Esquema de un amplificador de potencia. 8
4. Balance de potencia del AP. 11
5. Formas de onda de la corriente I_{ds} en el drenador para diferentes clases de operación. (a) clase A. (b) clase B. (c) clase AB. (d) clase C. 14
6. Puntos de operación para las clases A, B, AB y C. 14
7. Amplificador de potencia ideal modo corriente, controlado mediante terminaciones armónicas Grebennikov *et al.* (2012). 15
8. Formas de onda de voltaje (a) y corriente (b) con el primer y segundo armónico de la serie de Fourier, donde la serie es representada por la línea azul continua y las líneas roja y verde el primer y segundo armónico respectivamente. 16
9. Estructura básica de un amplificador de potencia con impedancias armónicas. 18
10. Clases de operación de amplificadores de potencia en función de las impedancias armónicas. 19
11. Comparación de las formas de onda de un amplificador de potencia clase A, un clase F truncado y un clase F ideal, siendo m el número de armónicos. 20
12. Formas de onda del voltaje y la corriente ideales para el amplificador clase F 22
13. El coeficiente A1 en función de α o β. 24
14. A1 en función de α. 25
15. Formas de onda del voltaje con $A_1 = 1.1547$ 26
16. Formas de onda del voltaje con $0 < A_1 < 1.1547$ respecto a α. 26
17. Formas de onda del voltaje con $0 < A_1 < 1.1547$ respecto a β. 27
18. Raíces de α respecto a A1. 28
19. Forma de onda de la corriente I_{ds}. 29
20. Forma de onda del voltaje y de la corriente. 29
21. Eficiencia del amplificador clase F para $\alpha/2$. 32
22. Impedancias para los primeros tres armónicos del amplificador clase F. . . 34
23. Formas de onda del voltaje del amplificador clase F modo continuo para los valores definidos de γ. 36

Lista de figuras (continuación)

Figura Página

24. Formas de onda del voltaje y la corriente del amplificador clase F modo continuo para los valores definidos de γ. 37
25. Eficiencia en el drenador en función de α y β con $\gamma = 0$ 39
26. Eficiencia en el drenador del clase F en función de β con $\gamma = 0$ 39
27. Impedancias para los primeros tres armónicos, variando γ de -1 α 1 en pasos de 0.25. 40
28. Impedancias para los primeros tres armónicos, variando γ de -1 α 1 en pasos de 0.25. 41
29. Impedancias para los primeros tres armónicos, variando γ de -1 α 1 en pasos de 0.25. 41
30. Diagrama esquemático de un amplificador de potencia en RF. 43
31. Comportamiento lineal y no lineal de un amplificador. 45
32. Esquema del sistema de Load-Pull. 48
33. Contornos constantes de potencia y eficiencia obtenidos con el sistema de Load-Pull. 49
34. Esquema del sistema de Load-Pull armónico. 50
35. Esquema de simulación de un transistor GaAs HEMT para obtener sus curvas I-V con una impedancia de carga. 52
36. Curvas I-V del transistor con diferentes puntos de polarización. 53
37. Líneas de carga correspondientes a tres puntos de polarización. 54
38. Formas de onda de (a) voltaje y (b) corriente para diferentes puntos de polarización. 54
39. Ejemplo de curvas I-V de un transistor FET y las diferentes regiones formadas. 55
40. Línea de carga típica del amplificador (línea discontinua: carga resistiva, elipse linea continua: carga compleja). 56
41. Características del dispositivo activo con líneas de carga (A) adaptación conjugada, (B) voltaje limitado y (C) carga óptima. 57
42. Estructura de un AlGaN/GaN HEMT. 60
43. Diagrama de bandas del AlGaAs/GaAs HEMT 61
44. Circuito equivalente de un transistor FET en baja señal. 64

Lista de figuras (continuación)

Figura Página

45. Representación física del circuito eléctrico equivalente para un dispositivo MESFET/HEMT. 65
46. Representación gráfica del cálculo de α. 67
47. La carga total en la compuerta es la suma de las cargas en las terminales de compuerta-fuente Q_{gs} y compuerta-drenador Q_{gd}. 71
48. Circuito equivalente de un transistor HEMT con el modelo térmico. 75
49. Método de encrustación para un dispositivo bajo prueba. 76
50. Circuito equivalente del empaquetado en gran señal usando ecuaciones del modelo de Angelov para el proceso de la síntesis de las cargas. La región roja equivale al CRP, la azul cielo al ERP, la región azul al PRP y la caja negra al MRP. 79
51. Diagrama a bloques del amplificador de potencia. 81
52. Red de carga para el amplificador clase F con elementos concentrados. . . 82
53. Transformación de elementos concentrados a distribuidos para una red de carga. 84
54. Amplificador de potencia con línea de transmisión de $\lambda/4$ en serie. 85
55. Red de carga ideal con líneas de transmisión para el amplificador clase F. . 86
56. Red de carga para un amplificador de potencia clase F. 88
57. Red de carga para un amplificador de potencia clase F. 90
58. Red de adaptación sin pérdidas para una impedancia de carga arbitraria y una impedancia Z_0. 91
59. impedancia de fuente conectada a una impedancia de carga. 91
60. Circuito de adaptación tipo L. 92
61. Circuito de adaptación con una línea de transmisión adaptada a una impedancia Z_L. 93
62. Red de adaptación para un stub con variación de la longitud de la línea θ. 94
63. Diagrama de flujo para el diseño del amplificador de potencia clase F. . . 97
64. Circuito eléctrico equivalente del transistor usado para el diseño del amplificador de potencia. 98
65. Esquema para obtener las curvas I-V del transistor. 99
66. Curvas de voltaje- corriente $I_{ds} - V_{ds}$. 99

Lista de figuras (continuación)

Figura Página

67. Curvas de voltaje- corriente $I_{ds} - V_{gs}$. 100
68. Transconductancia g_m del transistor. 100
69. Clases de polarización para la elección del punto de polarización. 101
70. Diagrama esquemático para el análisis del punto de polarización. 102
71. Formas de onda de corriente y voltaje, con V_{gs} variable. 102
72. Formas de onda de corriente y voltaje, con V_{ds} variable. 103
73. Diagrama esquemático para el análisis de potencia. 104
74. Gráfica P_{in} & P_{out} para el análisis en potencia del transistor, para la fundamental (línea roja), segundo (línea azul) y tercer (línea verde) armónico. 104
75. Gráfica de ganancia del transistor. 105
76. Esquema de un sistema de Load-Pull. 106
77. Diagrama esquemático en ADS del sistema de Load-Pull. 107
78. Cargas en la salida presentadas en el sistema de Load-Pull. 108
79. Load-Pull en diferentes planos de medición. 109
80. Plano intrínseco. 110
81. Plano extrínseco. 111
82. Plano empaquetado. 111
83. Diagrama esquemático para implementar el Load-Pull armónico. 112
84. Impedancias para la fundamental y segundo y tercer armónico en el plano intrínseco. 112
85. Impedancias para la fundamental y segundo y tercer armónico en el plano extrínseco. 113
86. Impedancias para la fundamental y segundo y tercer armónico en el plano empaquetado. 113
87. Formas de onda en el plano intrínseco. 114
88. Formas de onda en el plano extrínseco. 114
89. Formas de onda en el plano empaquetado. 114
90. Impedancias necesarias para el diseño de las redes de carga. 115
91. Redes de carga de Grebennikov. 117

Lista de figuras (continuación)

Figura Página

92. Red de carga de Grebennikov en ADS. 117
93. Respuesta de la red de carga de Grebennikov en el plano intrínseco en 1 *GHz*. 118
94. Impedancias de la fundamental, del segundo y tercer armónico de la red de carga de Grebennikov en el plano intrínseco en 1 *GHz*. 118
95. Respuesta de la red de carga de Grebennikov en el plano intrínseco en 2 *GHz*. 119
96. Impedancias de la fundamental, del segundo y tercer armónico de la red de carga de Grebennikov en el plano intrínseco en 2 *GHz*. 119
97. Red de carga para un amplificador de potencia clase F. 121
98. Red de carga de Young Yun Woo en ADS. 121
99. Respuesta de la red de carga de Young Yun Woo en el plano intrínseco en 2 *GHz*. 122
100. Impedancias de la fundamental, del segundo y tercer armónico de la red de carga de Young Yun Woo en el plano intrínseco en 2 *GHz*. 122
101. Respuesta de la red de carga de Young Yun Woo en el plano extrínseco en 2 *GHz*. 123
102. Respuesta de la red de carga de Young Yun Woo en el plano empaquetado en 2 *GHz*. 123
103. Impedancias de la fundamental, del segundo y tercer armónico de la red de carga de Young Yun Woo en diferentes plano de medición en 2 *GHz*. . . . 124
104. Red de carga propuesta por Hyun-chul Park. 125
105. Diagrama esquemático en ADS de la red de carga de Hyun-chul Park. . . . 126
106. Respuesta de la red de carga de Hyun-chul Park en el plano intrínseco en 2 *GHz*. 126
107. Impedancias de la fundamental, segundo y tercer armónico de la red de carga de Hyun-chul Park en el plano intrínseco en 2 *GHz*. 127
108. Respuesta de la red de carga de Hyun-Chul Park en el plano extrínseco en 2 *GHz*. 128
109. Respuesta de la red de carga de Hyun-Chul Park en el plano empaquetado en 2 *GHz*. 128
110. Impedancias de la fundamental, segundo y tercer armónico de la red de carga de Hyun-Chul Park en diferentes plano de medición en 2 *GHz*. 128

Lista de figuras (continuación)

Figura Página

111. Simulación en potencia de la red de carga de Hyun-Chul Park en el plano intrínseco en 2 *GHz*. 130

112. Simulación en frecuencia de la red de carga de Hyun-Chul Park en el plano intrínseco en 2 *GHz*. 131

Lista de tablas

Tabla Página

1. Propiedades de los semiconductores 59
2. Eficiencia en los diferentes planos de medición 110
3. Comparación de la red de carga de Grebennikov para diferentes frecuencias 120
4. Eficiencia, potencia de salida y ganancia de la red de carga de Young Yun Woo 124
5. Eficiencia, potencia de salida y ganancia de la red de carga de Hyun-Chul Park 129

Capítulo 1. Introducción

1.1. Antecedentes

El rápido desarrollo de los sistemas de comunicación y de las características que éstos deben poseer, como altas velocidades de transmisión de datos, grandes anchuras de banda, han hecho que en los últimos años se tenga un gran interés en desarrollar tecnologías que incluyan en gran parte estas características. Por ejemplo, los sistemas inalámbricos, como los de cuarta generación (4G) y la evolución del estándar de comunicaciones móviles (LTE); el cual requiere de altas velocidades de datos y poder utilizarse en una gran anchura de banda, llegando a soportar anchuras de banda de hasta 100 MHz (Xiong *et al.*, 2014), así mismo, se proponen anchuras de banda que superan esta cantidad; potencialmente hasta 100 MHz, para su sucesor LTE Advanced (Kang y Park, 2013)(Friesicke y Jacob, 2011).

Con la inminente llegada de la quinta generación (5G), donde los sistemas de comunicación deben soportar grandes cantidades de usuarios conectados al mismo tiempo, mayor confiabilidad, menor latencia y mantener la misma velocidad de transferencia de datos para todos ellos; se necesitan dispositivos que puedan operar bajo estas condiciones de trabajo (International Telecommunication Union, 2015)(Li y Wang, 2018). Las redes de la 5G se diseñarán, no sólo para brindar una mayor velocidad en la carga y descargas de datos, sino también para reducir hasta un 90 % del uso de energía de la red.

Al mismo tiempo, la reducción de los costos de operación de las estaciones base, el tiempo de funcionamiento de los dispositivos móviles, el uso de un gran ancho de banda y la tendencia hacia la conciencia ambiental entre los clientes, han generado una demanda de alta eficiencia del sistema.

Una de las áreas que puede cumplir con estas demandas es la RF/Microondas. Puesto que se pueden desarrollar dispositivos con dimensiones pequeñas, bajo consumo de energía, alta eficiencia y bajo costo de fabricación. Por ejemplo, en el mercado de las estaciones base, se están pasando lentamente a productos de RF basados en nitruro de galio (GaN) para cumplir con las redes de quinta generación (5G) (Sharma *et al.*, 2018).

El amplificador de potencia (AP) es el último bloque del transmisor y es el responsable de que la señal a transmitir pueda llegar a mayor distancia, además es el bloque que consume mayor cantidad de energía (Dhar *et al.*, 2018).

Recientemente, los amplificadores de potencia de alta eficiencia han recibido un gran interés debido a que poseen menores costos operacionales en los transceptores de estaciones base (Kang y Park, 2013), reducen el consumo de energía y proporcionan una alta eficiencia en anchos de banda amplios (Gao *et al.*, 2006).

Sin embargo, al mejorar la eficiencia de un AP, la linealidad se ve disminuida, así como la ganancia. Es por ello que, en los modernos sistemas de comunicación, la potencia, la linealidad y la eficiencia de los amplificadores de potencia de radio frecuencia de las estaciones base son características requeridas para asegurar la confiabilidad y la calidad de los servicios que ofrecen dichos sistemas. Para poder diseñar un amplificador de potencia, en primer lugar, se necesita definir los requerimientos que debe satisfacer dicho AP para poder establecer un compromiso entre linealidad, eficiencia y potencia de salida. El método clásico para aumentar la eficiencia en un amplificador es utilizar diferentes ángulos de conducción, como en los amplificadores clase-AB o clase-B. Los métodos más avanzados incluyen modos de sintonía armónica, como clase-F o clase-J (Friesicke y Jacob, 2011).

Los amplificadores clase F han demostrado que pueden alcanzar una eficiencia por arriba del 75 %, además de tener un ancho de banda amplio, el cual se logra manipulando la configuración del dispositivo activo y las redes de adaptación, haciéndolos dispositivos interesantes para temas de estudio.

En los últimos años se ha explorado y desarrollado tanto de forma teórica y experimental modos y formas de operación para esta clase de amplificadores (Carrubba *et al.*, 2011), donde el objetivo principal es obtener formas de onda que no se traslapen a la salida del drenador del transistor intrínseco y poder conservarlas en los diferentes puntos de referencia del circuito eléctrico equivalente del dispositivo activo usado para el diseño del amplificador de potencia.

1.2. Estado del arte

El rápido crecimiento de los servicios de telecomunicación móviles en los últimos años ha incrementado la demanda de equipos de bajo costo, altamente eficientes y compactos. En estos bloques, uno de los componentes más importantes es el amplificador de RF, este dispositivo debe ser capaz de convertir la potencia de CD mediante un dispositivo activo a potencias de RF/Microondas (Colantonio *et al.*, 2009).

Desde los primeros sistemas de comunicación por radio (1895, mediados de 1920), la potencia de RF se generaba mediante arcos eléctricos, chispas, entre otras alternativas. En 1907, con el surgimiento del tubo de vacío, se crearon dispositivos electrónicos capaces de amplificar una señal. Estos alcanzaron una gran popularidad entre los años 1920 y mediados de la década de los 70s (Gao, 2006).

La primera vez que se tiene registro teórico de los amplificadores clase F, fue cuando Tyler (Tyler, 1958) introdujo un amplificador el cual poseía una forma de onda de voltaje cuadrada, la cual se obtenía a partir de agregar elementos resonantes (figura 1). Snider (Snider, 1967) fue el primero en usar la teoría de los amplificadores clase F en su amplificador de potencia UHF, en el cual se usaban condiciones de carga óptimas, las cuales se obtenían de un análisis de Fourier de las formas de onda ideales y un número teóricamente infinito de armónicos.

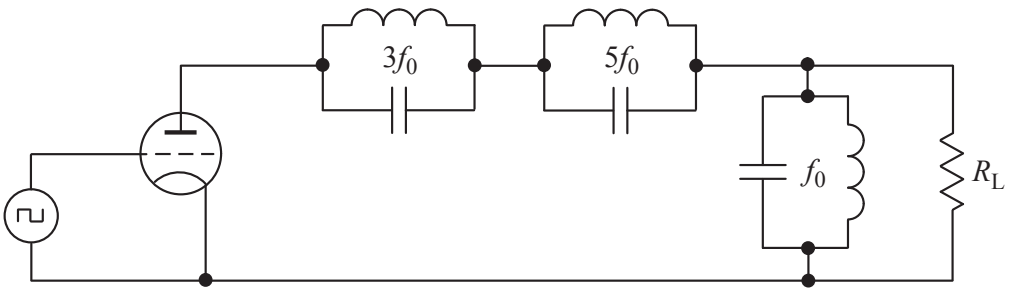


Figura 1. Circuito del AP propuesto por Tyler usando elementos resonantes.

Posteriormente, Raab (Raab, 1998) se basó en la teoría de los amplificadores clase F, para el desarrollo de un dispositivo con un número específico de armónicos y con ello generar las formas de onda de voltaje y corriente, demostrando que se mejoraban la potencia de salida y la eficiencia.

Con la aparición de los dispositivos de estado sólido en la década de 1960, la forma

en la que se diseñaban los amplificadores de potencia cambió completamente, ya que estos dispositivos hicieron que se tuvieran corrientes más altas, voltajes más bajos y resistencias de carga relativamente bajas.

En 1970, se probó que los transistores de efecto de campo (MESFET) hechos de Arseniuro de Galio (GaAs) tenían un buen rendimiento en RF, revolucionando nuevamente el mercado de los amplificadores de potencia. Los circuitos integrados monolíticos de microondas (MMIC) de GaAs, llevaron la capacidad de integración a los mercados militares y de alta frecuencia.

La década de 1990 vio una proliferación de una variedad de nuevos dispositivos de estado sólido, que incluyen transistores de alta movilidad de electrones (HEMT), pHEMT y transistores bipolares de heterounión (HBT), en una variedad de nuevos materiales como InP, SiC y GaN. Estos dispositivos ofrecen un mayor alcance en RF, ya que pueden operar hasta los 100 GHz o más y, en muchos casos usando la tecnología MMIC.

En la actualidad existen diferentes tecnologías que compiten por el mercado de los amplificadores de potencia altamente eficientes (clase E, F, J) a base de transistores de efecto de campo. Estas tecnologías son: Silicio FET-LDMOS, Nitruro de Galio (GaN) FET y Carburo de Silicio (SiC) FET. El AlGaN/GaN HEMT es un excelente candidato como dispositivo activo para fabricar los AP de las estaciones base de telefonía celular. El cual, tiene una alta densidad de carga, una alta velocidad de saturación y alto ancho de banda prohibida, lo cual produce altos niveles de potencia de salida. También tiene una alta movilidad electrónica, lo que origina una baja resistencia de encendido y, por lo tanto, se puede lograr una alta eficiencia. Como resultado de su ancho de banda prohibida, se puede alcanzar un alto valor del voltaje de ruptura, con una alta densidad de carga, y sustancialmente con un muy alto intervalo de operación a temperaturas elevadas.

En 2009, S.C Cripps (Cripps *et al.*, 2009), desarrolló la teoría de un amplificador que responde a los requisitos de ancho banda, eficiencia y potencia, además de proponer la teoría de los AP en modo continuo; por consiguiente, logró obtener una alta eficiencia del drenador, controlando las impedancias de carga del segundo armónico (Han *et al.*, 2017). A este amplificador se le conoce como clase J, y más recientemente a sus

variantes, amplificadores en modo continuo (Continuous modes power amplifier) clase B/J, clase F y clase F-1 (Wright *et al.*, 2009)(Carrubba *et al.*, 2011). La diferencia entre cada uno de ellos es: la condición de polarización y el ángulo de conducción que se presentan en la corriente del drenador, lo cual conduce a diferentes restricciones y condiciones de diseño (Dong *et al.*, 2017). A partir de la publicación de dicho artículo, la investigación sobre amplificadores clase F en modo continuo se ha intensificado.

Básicamente, el funcionamiento de un amplificador de clase F requiere hacer uso de impedancias de salida apropiadas para moldear la forma de onda del voltaje entre drenado y fuente, para que no se produzca superposición entre el voltaje con forma de onda cuadrada y la forma de onda de la corriente semi-sinusoidal, como la señal reportada en la figura 2. Un amplificador de clase F ideal tendría una forma de onda de voltaje cuadrada en la terminal del drenador y una forma de onda de corriente semi-sinusoidal aprovechando parte de su potencia armónica para aumentar la eficiencia. Aunque estas formas de onda de clase F ideales pueden producir en teoría una eficiencia del 100 %, ésta se lograría mediante un número infinito de armónicos (Kang y Park, 2013).

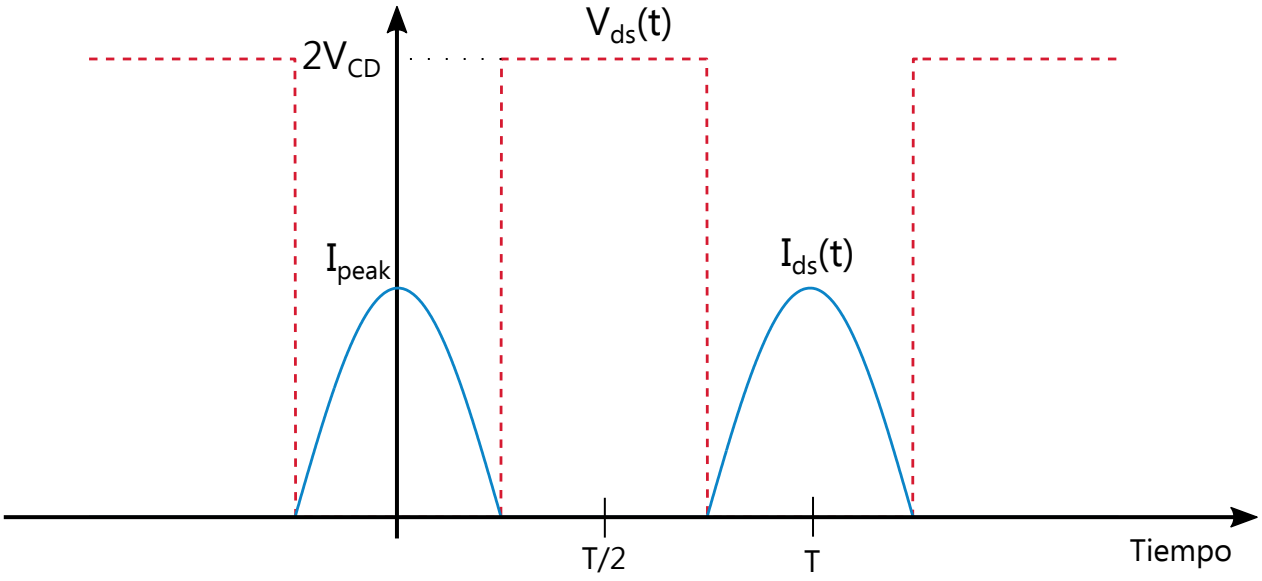


Figura 2. Formas de onda del voltaje (V_{DS}) y la corriente (i_D) de salida para un amplificador clase F ideal Carrubba *et al.* (2011).

1.3. Justificación

Con el desarrollo del proyecto propuesto se pretende combatir el rezago que existe en México en el diseño y caracterización de amplificadores de potencia de frecuencias de microondas.

Además, se busca contribuir en el desarrollo de las disciplinas de modelado y diseño de amplificadores altamente eficientes, así como en las subdisciplinas asociadas, mediante el uso de modelos no lineales de transistores de potencia, sistemas de caracterización usando simulaciones y mediciones experimentales de transistores y amplificadores, además de toda la teoría que pueda desarrollarse en el proceso.

1.4. Objetivos

1.4.1. Objetivo general

- Investigar métodos de diseño de amplificadores clase F a base de transistores de potencia (GaN), buscando incrementar el ancho de banda y la eficiencia.
- Diseñar un amplificador clase F en modo continuo a la frecuencia de 2 GHz con una potencia de 10W.

1.4.2. Objetivos específicos

- Investigar sobre el diseño y funcionamiento de los amplificadores de potencia.
- Investigar sobre diseño de amplificadores de potencia clase F.
- Investigar el modelo no-lineal de transistores GaN.
- Caracterizar el dispositivo a usar en el diseño del amplificador de potencia.
- Estudiar y diseñar redes de adaptación para el amplificador.

1.5. Estructura de la tesis

El presente trabajo se encuentra organizado de la siguiente manera:
En el capítulo 2 se presenta la teoría y la definición de los amplificadores de potencia en RF, sus características más importantes, las distintas clasificaciones de los amplificadores de potencia, ya sea por el ángulo de conducción o por el modo de operación. Se hace un análisis de los amplificadores de potencia clase F, de las formas de onda de voltaje y corriente, de la impedancia y la eficiencia, también se menciona el amplificador clase F en modo continuo y se analiza sus formas de onda de voltaje y corriente.

En el capítulo 3, se realiza un estudio de los diferentes métodos para el diseño de los amplificadores de potencia, y se proporciona la información necesaria para elegir uno u otro. También se estudia la caracterización de los dispositivos activos, la elección del punto de polarización y la influencia de los voltajes de polarización en el comportamiento de las formas de onda de voltaje y corriente. Se describe el sistema de Load-Pull y cómo se puede utilizar para obtener la carga óptima del transistor. En este capítulo se presenta una breve reseña de la tecnología usada para la fabricación de los transistores en RF, especialmente de los transistores HEMT de AlGaN/GaN y posteriormente, se estudia y describe el modelado no lineal de los transistores, en especial el circuito eléctrico equivalente y el modelo no lineal. Por último, se describen las redes de carga y adaptación que ayudan en el diseño de los amplificadores de potencia.

En el capítulo 4, se muestra el método de diseño que se siguió para diseñar y simular un amplificador de potencia clase F, la simulación y puesta en marcha del modelo no lineal del transistor, y además, se realiza un análisis del punto de polarización y la caracterización del dispositivo activo. Se simula el sistema de Load-Pull para los distintos planos de medición del transistor y se analiza la carga óptima para cada uno de ellos. Se presentan también, diferentes redes de carga para el diseño del amplificador de potencia y se analizan los resultados obtenidos.

En el capítulo 5, se enumeran las conclusiones generales y aportaciones a las que se llegan con este trabajo de tesis. Además, se menciona el trabajo a futuro que se planea realizar.

Capítulo 2. Amplificadores de potencia

2.1. Introducción

El amplificador de potencia (AP) es un componente esencial, puesto que juega un rol muy importante en los transmisores de microondas y ondas milimétricas.

El amplificador de potencia se puede definir como un dispositivo que está diseñado para convertir la potencia de corriente continua (Direct Current) en potencia de RF (Cripps, 2006). En la figura 3, se muestra el esquema del balance de potencia de un amplificador. En ella se observa que el amplificador es alimentado con una potencia de RF y una potencia de CD, mientras que a la salida del dispositivo se obtiene una potencia de RF amplificada y además, se presenta una potencia disipada. El dispositivo debe cumplir con el balance de energía; el cual establece, que toda la energía que entra debe ser igual a la energía que sale.

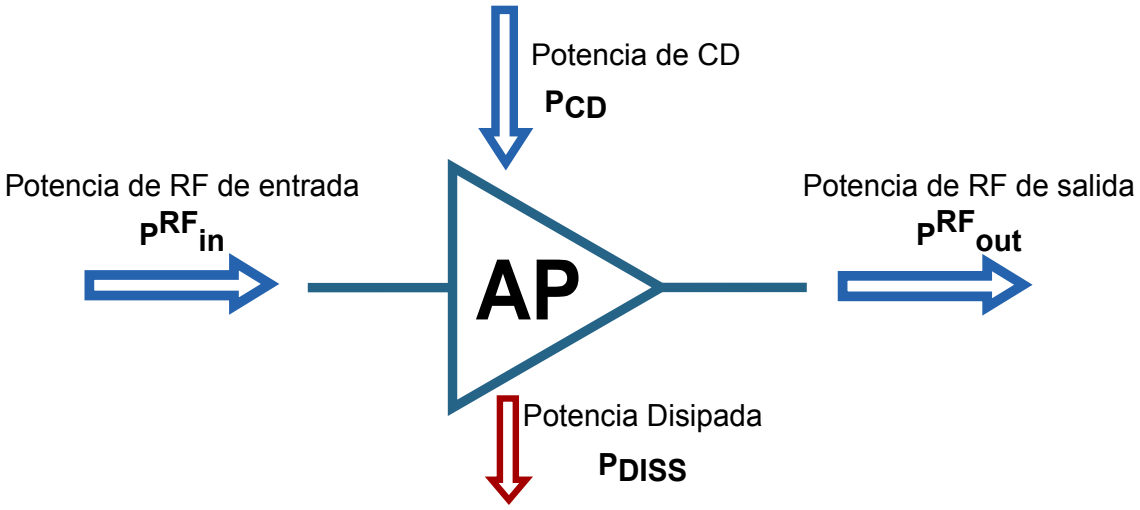


Figura 3. Esquema de un amplificador de potencia.

El amplificador de potencia es el último bloque del transmisor y es el responsable de que la señal a transmitir pueda llegar a mayor distancia, además es el bloque que consume mayor cantidad de energía (Kim *et al.*, 2011).

Recientemente, los amplificadores de potencia de alta eficiencia han recibido un gran interés debido a que disminuyen los costos operacionales en los transceptores de estaciones base, reducen el consumo de energía, proporcionan una alta eficiencia en anchos de banda amplios (Lu y Chen, 2013). Sin embargo, al mejorar la eficiencia

de un amplificador de potencia, la linealidad se ve disminuida, así como la ganancia. Es por ello que, en los modernos sistemas de comunicación, la potencia, la linealidad y la eficiencia de los amplificadores de potencia de radiofrecuencia, son características requeridas para asegurar la confiabilidad y la calidad de los servicios que ofrecen dichos sistemas (Aggrawal *et al.*, 2016).

Para poder diseñar un amplificador de potencia, en primer lugar, se necesita definir los requisitos que debe satisfacer dicho amplificador para poder establecer un compromiso entre linealidad, eficiencia y potencia de salida. El método clásico utilizado para aumentar la eficiencia en un amplificador, se basa en la selección de diferentes ángulos de conducción, como en los amplificadores clase-AB o clase-B. Los métodos más avanzados incluyen modos de sintonía armónica, como los utilizados en los amplificadores clase-F o clase-J.

En este capítulo se estudiará la teoría de los amplificadores de potencia, sus características y propiedades más importantes, las diferentes clases de operación de los amplificadores usados en RF, las formas de onda de voltaje y corriente que poseen cada uno de ellos y se hablara de la teoría de los amplificadores de potencia clase F.

2.2. Propiedades de los amplificadores de potencia

Sin importar la forma en que se construya el amplificador de potencia, su tarea principal es aumentar el nivel de potencia de la señal de entrada en una banda de frecuencia específica, hasta un nivel definido a la salida. Esta característica es la que los diferencia de los amplificadores de bajo nivel (lineales), puesto que la ganancia de potencia y la potencia a la salida se convierten en las principales características del amplificador de potencia.

Las especificaciones del nivel de la potencia de salida, es el factor principal en la selección de dispositivo a usar para el diseño del AP.

Por lo tanto, debe considerarse el AP como un componente no lineal, cuyas condiciones de funcionamiento en gran señal a menudo conducen a efectos perjudiciales en la señal de salida. Deben aprovecharse y adoptarse métodos específicos, ya que el diseño del AP es el resultado de una combinación de varios factores a cumplir y

el diseño debe seleccionarse dependiendo de la frecuencia de operación, anchura de banda, la tecnología del dispositivo activo y la aplicación (comunicaciones fijas, móviles, inalámbricas o por satélite, etc.).

Algunas propiedades que deben considerarse en los AP son:

Potencia de salida P_{out}:

$$P_{out} = P_{out}(f) = \frac{1}{2} Re\left\{V_{out} \cdot I_{out}^{*}\right\} \tag{1}$$

Potencia de entrada P_{in}:

$$P_{in} = P_{in}(f) = \frac{1}{2} Re\left\{V_{in} \cdot I_{in}^{*}\right\} \tag{2}$$

La ganancia G se define como la razón entre la potencia de salida y la potencia de entrada

$$G(f) = \frac{P_{out}(f)}{P_{in}(f)} \tag{3}$$

La potencia calculada mediante el voltaje y la corriente tiene como unidades el watt, para transformarla a dBm se utiliza la siguiente expresión

$$P_{dBm} = 10 \cdot log_{10}\left(\frac{P}{1mW}\right) = 10 \cdot log_{10}(P_{mW}) = 10 \cdot log_{10}(P_{W}) + 30 \tag{4}$$

donde P_w es la potencia en watts y $P_{mW} = 10^{P_{dBm}/10}$

Similarmente, para convertir la ganancia en watts a escala logarítmica, se utiliza

$$G_{dB} = 10 \cdot log_{10}(G) = P_{out,dBm} - P_{in,dBm} \tag{5}$$

2.2.0.1. Balance en potencia

Desde el punto de vista energético y viendo al amplificador en una representación termodinámica y sin tomar una aplicación específica, éste puede ser visto como un componente convertidor de potencia de CD, el cual toma la potencia suministrada de las fuentes de CD (P_{CD}) y las convierten en potencia de radiofrecuencias (por ejemplo P_{out}).

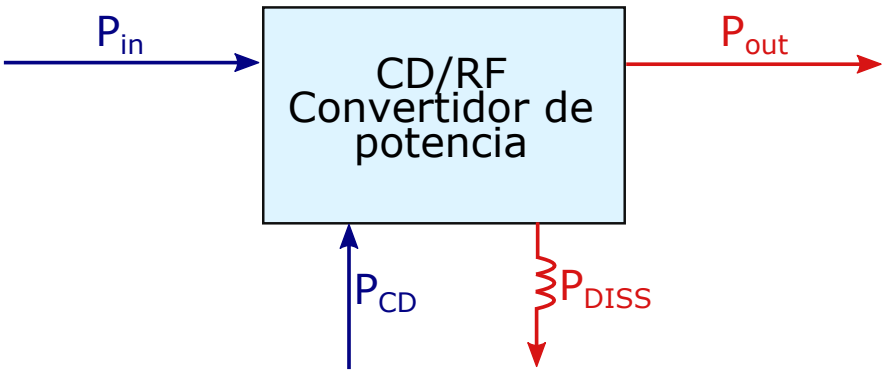


Figura 4. Balance de potencia del AP.

Analizando la representación de la figura 4 en términos de las potencias de entrada y salida, se define que:

$$P_{in} + P_{CD} = P_{out} + P_{DISS} \tag{6}$$

Resolviendo para la potencia disipada se obtiene que:

$$\begin{aligned} P_{DISS} &= P_{CD} - (P_{out} - P_{in}) \\ &= P_{CD} - (G-1)P_{in} \end{aligned} \tag{7}$$

donde la ganancia G está definida por la ecuación 3. La potencia instantánea en el transistor se calcula como:

$$P_{inst} = V_{DS}(t) \cdot i_{DS}(t) \tag{8}$$

Definiendo la potencia disipada en el transistor en un periodo de tiempo como:

$$\begin{aligned} P_{DISS} &= \frac{1}{T}\int_0^T V_{DS}(t) \cdot i_{DS}(t)\, dt \\ &= \frac{1}{T}\int_0^T P_{inst}\, dt \end{aligned} \tag{9}$$

sabiendo que

$$P_{out} = P_{out,f} + \sum_{n=2}^{\infty} P_{out,nf} \tag{10}$$

se puede definir la eficiencia como la relación entre la potencia de RF de salida y la

potencia de CD aplicada, y se expresa de la siguiente forma:

$$\eta = \frac{P_{out,f}}{P_{CD}}$$
$$\eta = \frac{P_{out,f}}{P_{DISS} + P_{out,f} + \sum_{n=2}^{\infty} P_{out,nf}} \tag{11}$$

La máxima eficiencia ($\eta = 100\,\%$) se alcanza o se cumple cuando se presenta lo siguiente.

$$P_{DISS} + \sum_{n=2}^{\infty} P_{out,nf} = 0 \tag{12}$$

recordando que

$$P_{DISS} = \frac{1}{T}\int_0^T V_{DS}(t) \cdot i_{DS}(t)\, dt = 0$$
$$\sum_{n=2}^{\infty} P_{out,nf} = \frac{1}{2}\sum_{n=2}^{\infty} V_n I_n \cos\phi_n$$
$$= \frac{1}{2}\sum_{n=2}^{\infty} Z_n I_n^2 \cos\phi_n$$
$$= \frac{1}{2}\sum_{n=2}^{\infty} Y_n V_n^2 \cos\phi_n$$
$$\sum_{n=2}^{\infty} P_{out,nf} = 0$$

2.3. Clasificación de operación

Los amplificadores de potencia normalmente son clasificados en clases de operación. Esta clasificación a simple vista puede parecer natural o simple, pero por el contrario es una clasificación ambigua y con muchos puntos a considerar (Colantonio *et al.*, 2009).

Generalmente, los amplificadores de potencia pueden clasificarse en tres clases a partir de su modo de operación:

- *Modo lineal*: Cuando su funcionamiento se limita a la parte sustancialmente lineal de la curva característica, lo cual se da cuando la corriente I_{ds} se encuentra en la región lineal y es función del voltaje V_{gs}, es decir ($I_{ds}(V_{gs})$) y el voltaje V_{ds} es

constante.

- *Modo crítico*: Cuando la corriente del drenador deja de fluir, pero el funcionamiento se extiende más allá de la porción lineal, hasta las regiones de saturación y corte (o pinch-off).
- *Modo no lineal*: Cuando la corriente del drenador deja de fluir durante una parte de cada ciclo, con una duración que puede depender de una red de polarización.

También se pueden clasificar, según el punto de reposo o al punto de polarización (clase A, AB, B o C), de acuerdo a la selección de topologías de redes de adaptación (carga variable, clase F, F inverso, etc.) o según las condiciones de funcionamiento del dispositivo activo (clase E, clase D).

Si se habla del punto de polarización, éste se define en términos del ángulo de conducción de la corriente de salida, por ejemplo, de la fracción de la señal periódica de RF donde fluye una corriente diferente de cero.

En la clasificación del punto de polarización, se supone en el plano intrínseco, que la señal de excitación es una forma de onda sinusoidal y que el dispositivo activo se comporta como una fuente de corriente. Pero si el dispositivo activo actúa como un interruptor, esta clasificación ya no es correcta.

En el amplificador de potencia clase A, el ángulo de conducción es 360°, por lo que opera durante todo el ciclo de corriente. El punto de polarización se localiza en la región lineal de la curva característica $I_{ds}(V_{gs})$.

En el amplificador de potencia clase B, el ángulo de conducción es 180°. La componente de CD del voltaje V_{gs} de la compuerta-fuente es igual al voltaje V_t y la corriente de polarización del drenador I_{ds} es cero. Por lo que el transistor conduce sólo la mitad del ciclo.

En el amplificador de potencia clase AB, el ángulo de conducción está entre 180° y 360°. La componente de CD del voltaje V_{GS} de la compuerta-fuente está ligeramente por encima del voltaje de V_t y el transistor está polarizado en una corriente de drenador muy pequeña de I_{ds}.

En el amplificador de potencia clase C, el ángulo de conducción de la corriente del drenador es menor que 180°. El punto de operación está localizado en la región de corte porque $V_{gs} < V_t$. La corriente de polarización del drenador I_{ds} es cero, por lo que el transistor conduce en un intervalo menor al del medio ciclo. En la figura 5 se muestran las formas de onda de la corriente $I_{ds}(t)$ para las diferentes clases de amplificadores de potencia en función del ángulo de conducción y punto de polarización

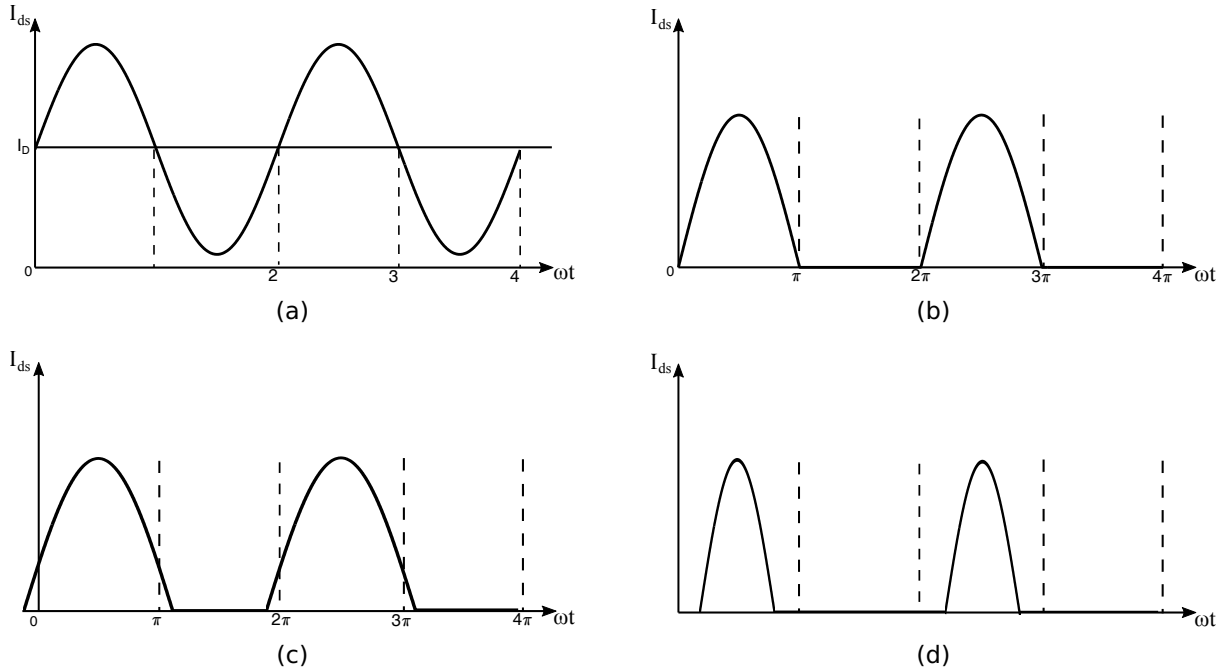


Figura 5. Formas de onda de la corriente I_{ds} en el drenador para diferentes clases de operación. (a) clase A. (b) clase B. (c) clase AB. (d) clase C.

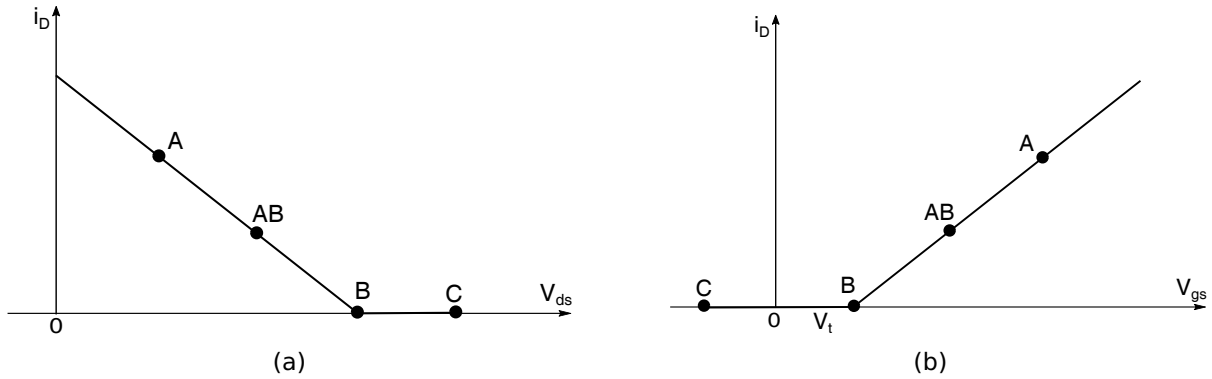


Figura 6. Puntos de operación para las clases A, B, AB y C.

La siguiente clasificación se relaciona con las condiciones de operación dinámicas del funcionamiento del dispositivo activo y, en consecuencia, con las condiciones de

las terminaciones de la red de adaptación. Se tienen dos categorías para este caso; los AP en modo corriente y en modo conmutación. En el primer modo, el dispositivo activo actúa como una fuente de corriente, controlada por voltaje (en el caso de dispositivos de efecto de campo) o controlada por corriente (dispositivos de unión bipolar). En la otra clasificación, se supone que el dispositivo activo se comporta como un interruptor (lo más ideal posible), por lo que el amplificador resultante, se considera un convertidor de potencia de CD a RF en lugar de un amplificador.

La base de la categoría del modo de corriente, es la síntesis de las terminaciones armónicas de la red de carga del dispositivo activo, con el fin de mejorar la potencia de salida, la ganancia o ambas. Ejemplos de este modo son los amplificadores de potencia de carga variable, clase F, F inverso, etc. Por ejemplo, en la figura 7 se muestra un amplificador de potencia controlado por terminaciones armónicas.

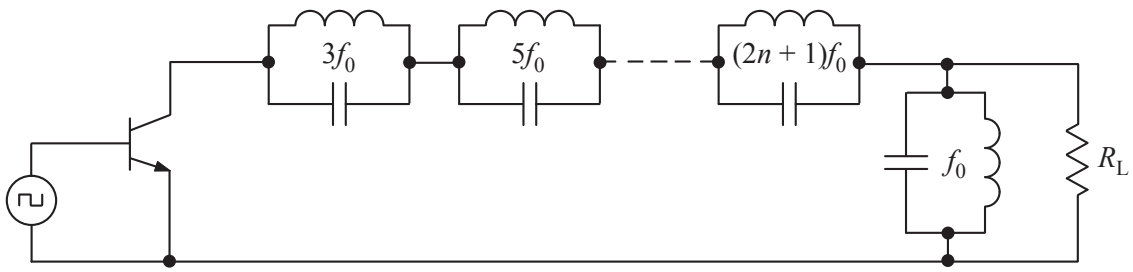


Figura 7. Amplificador de potencia ideal modo corriente, controlado mediante terminaciones armónicas Grebennikov *et al.* (2012).

2.3.1. Modos de operación biarmónicos y poliarmónicos

Una de las discusiones que más se tiene sobre amplificadores de potencia es la búsqueda de como aumentar la eficiencia en dichos dispositivos; desde la década de los años veinte se han discutido nuevos métodos para hacer esto una realidad. Por lo que se inició estudiando las formas de onda de corriente y voltaje de la salida del dispositivo, y cómo el cambio de estas, aumentaba la eficiencia, por ejemplo, con una forma sinusoidal se puede tener una eficiencia del 50 %, mientras que con una onda cuadrada se puede llegar a tener eficiencias del 100 %, sumándole, el ángulo de conducción de la onda.

En un diseño real del amplificador, en especial para altas frecuencias, se tiene una degradación mayor para la eficiencia. De manera que, como una solución para

este caso se optó por trabajar con sintonización armónica en la salida del dispositivo activo. Es decir, se estudia la contribución armónica que se genera cuando se trabaja con diferentes formas de onda. Para entender mejor esto, se puede hacer un análisis de la contribución armónica en una forma de onda cuadrada y una semi sinusoidal usando series de Fourier. Calculando la serie de Fourier parcial de la corriente $i(\omega t)$ y el voltaje $v(\omega t)$ (Grebennikov *et al.*, 2012) y normalizandola de la siguiente forma:

$$\frac{i(\omega t)}{I_0} = 1 - \frac{\pi}{2}\sin\omega t - 2\sum_{n=2,4,6,\ldots}^{N}\frac{\cos n\omega t}{n^2-1} \tag{13}$$

$$\frac{v(\omega t)}{V_0} = 1 - \frac{4}{\pi}\sin\omega t + \frac{4}{\pi}\sum_{n=3,5,7,\ldots}^{N}\frac{\sin n\omega t}{n} \tag{14}$$

donde I_0 y V_0 son las componentes de CD de corriente y voltaje, respectivamente.

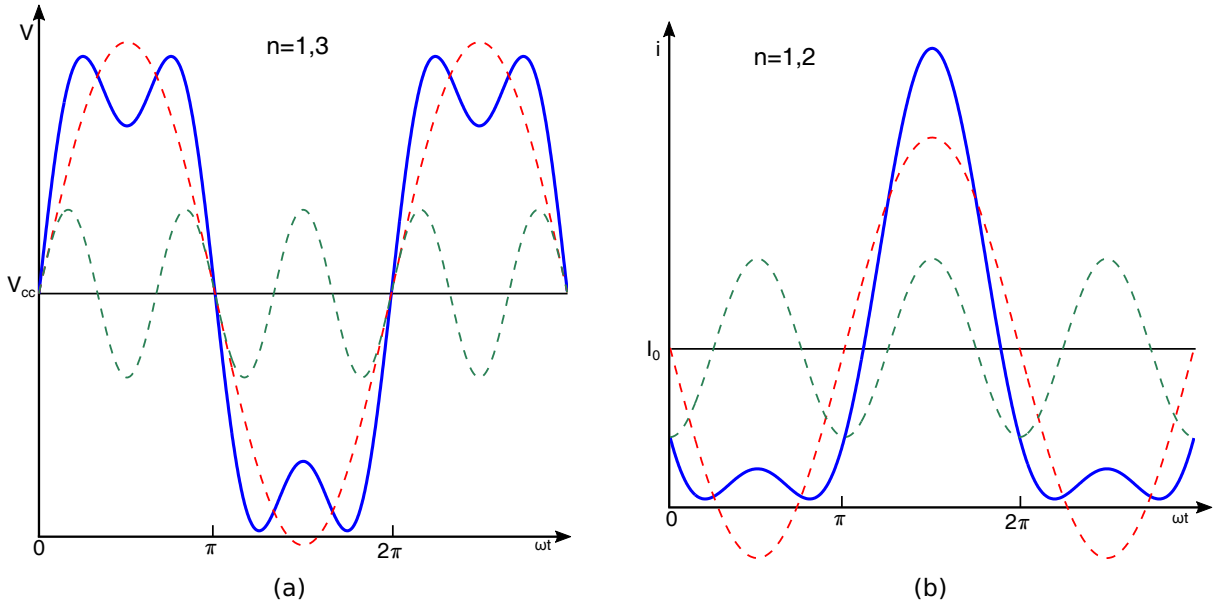


Figura 8. Formas de onda de voltaje (a) y corriente (b) con el primer y segundo armónico de la serie de Fourier, donde la serie es representada por la línea azul continua y las líneas roja y verde el primer y segundo armónico respectivamente.

En la figura 8, se muestra que las formas de onda de voltaje y corriente pueden cambiar significativamente con un incremento en la amplitud de la componente fundamental y agregando un armónico adicional con fase adecuada. Por ejemplo, la combinación de la componente fundamental y el tercer armónico, desfasados 180° de su punto central, dan como resultado una forma de onda de voltaje aplanada con una pequeña depresión en su centro. Se ve claramente en la figura 8(a); si se tiene una

adecuada amplitud entre la componente fundamental y el tercer armónico, se genera una forma de onda de voltaje aplanada con una depresión pequeña y una máxima diferencia entre el pico de la amplitud de la componente armónica fundamental.

De igual forma, la combinación entre la componente fundamental y el segundo armónico, estando en fase, aplanan la forma de onda de la corriente, por lo que se puede obtener la forma de onda sinusoidal rectificada, figura 8(b). La relación óptima entre las amplitudes de la componente fundamental y el segundo armónico de la corriente pueden maximizar el valor pico de la forma de onda con un valor mínimo de corriente determinado por la resistencia de saturación del dispositivo. Obteniendo así, pérdidas mínimas de potencia en el dispositivo activo; este resultado se obtiene integrando durante el periodo de tiempo donde se tiene un voltaje mínimo, el cual corresponde a un valor máximo de la corriente, obteniendo así, un valor pequeño de las pérdidas de potencia en comparación con la potencia entregada en la carga.

Idealmente, la forma de onda sinusoidal rectificada de la corriente no contiene la componente del tercer armónico; partiendo de la ecuación 13, se observa que el coeficiente en la serie de Fourier es cero. Pero haciendo un análisis de ésta, cuando el dispositivo está operando en pinch-off y el dispositivo activo se encuentra en modo de saturación por un periodo de tiempo, la forma de onda incluye al tercer armónico, el cual se encuentra desfasado de la componente fundamental 180°. Por lo que si se agrega un circuito resonante que opere en el tercer amónico en la red de salida del dispositivo, cuando esté opere en saturación, se tendrá una caída de voltaje opuesta en el circuito resonante, dando así, una forma de onda de voltaje como la mostrada en la figura 8(a).

Si se agregan más componentes armónicas, se puede llegar a las formas de onda ideales y con ello, obtener una alta eficiencia en el dispositivo, pero como se observa, con los primeros elementos armónicos de la serie de Fourier, se puede obtener formas de onda que alcancen buenos resultados en eficiencia, también mejora si se logra un equilibrio entre la red de carga para la fundamental y los armónicos y las características del dispositivo activo.

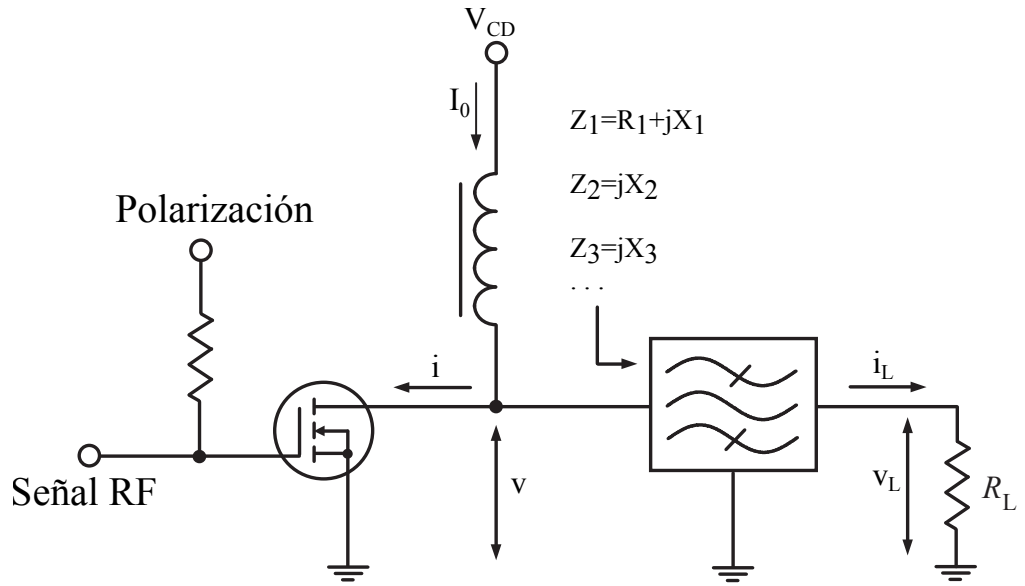


Figura 9. Estructura básica de un amplificador de potencia con impedancias armónicas.

En la figura 9, se muestra el diagrama a bloques de un amplificador de potencia genérico, donde el dispositivo activo puede ser un transistor bipolar o cualquier dispositivo adecuado para la aplicación de diseño. El dispositivo activo está controlado por un punto de polarización para que opere como una fuente de corriente multiarmónica o como un interruptor. El voltaje V_{CD} es el voltaje aplicado al drenador intrínseco del transistor ideal e I_0 es la corriente que fluye a través del inductor de polarización de RF. El filtro pasa banda de la red de carga, se supone lineal y sin pérdidas, además proporciona la impedancia de carga en el drenador $R_1 + jX_1$ a la frecuencia fundamental y las reactancias puras X_k para cada componente del k-enésimo armónico.

Suponiendo que es un amplificador de potencia básico, este dispositivo genera energía sólo a la frecuencia fundamental, las componentes armónicas pueden estar presentes generalmente en las formas de onda de voltaje y corriente dependiente de la clase de operación. En las clases de operación AB, B o C, los armónicos están presentes sólo en la corriente del drenador. Sin embargo, en el modo de operación clase F, las componentes armónicas pueden estar presentes en el voltaje o la corriente del drenador, en el voltaje pueden presentarse los armónicos impares y en la corriente los armónicos pares, pero no todos a la vez. Mientras que en el clase E, todos o la mayoría de los armónicos están presentes en el voltaje y la corriente.

Los armónicos requeridos se pueden presentar en el amplificador de potencia cuando esté opera en saturación. Como se vio en el análisis anterior, el número de armónicos puede proporcionar una alta eficiencia en el dispositivo. Para cualquier conjunto de reactancias armónicas, se puede lograr la misma eficiencia máxima mediante el ajuste adecuado de las formas de onda y la reactancia de carga en la frecuencia fundamental.

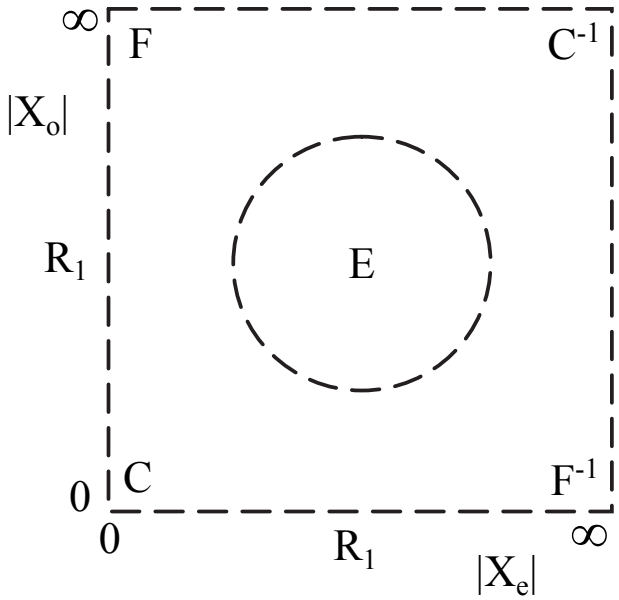


Figura 10. Clases de operación de amplificadores de potencia en función de las impedancias armónicas.

Una forma de clasificar los amplificadores de potencia en función de sus componentes armónicas es mostrada en la figura 10 (Grebennikov, 2019). Esta clasificación se basa en el número de las impedancias armónicas pares (X_e) e impares (X_o) presentes en la impedancia de carga a la frecuencia fundamental cuando se tiene una resistencia R_1. Por lo que se puede tener la siguiente clasificación:

- Clase F: Las reactancias armónicas pares son bajas y las reactancias armónicas impares altas, de modo que el voltaje del drenador tiene una forma de onda cuadrada y la corriente del drenador una forma de onda semi-sinusoidal rectificada.
- Clase F inverso (F^{-1}): Las reactancias armónicas pares son altas y las reactancias armónicas impares bajas, de modo que el voltaje del drenador tiene una forma de onda semi-sinusoidal rectificada y la corriente del drenador una forma de onda cuadrada.
- Clase C: Todas las reactancias armónicas son bajas, por lo que la corriente del drenador se comporta como un pulso estrecho.
- Clase C inverso (C^{-1}): Todas las reactancias armónicas son altas, de modo que el voltaje del drenador se comporta como un pulso estrecho.
- Clase E: Las reactancias armónicas son negativas y comparables en magnitud a la resistencia de carga de la frecuencia fundamental.

2.4. Amplificador clase F estándar

Los amplificadores de potencia son utilizados en múltiples aplicaciones en telecomunicaciones, en especial donde se requiere una alta eficiencia de transmisión, reducir el consumo de potencia y aumentar el tiempo de uso.

El amplificador clase F, se ha estudiado mucho en los últimos años, ya que poseé características especiales que lo hacen interesante de usar; por ejemplo, lograr una alta eficiencia a la salida del transistor al conducir el dispositivo activo a una región no lineal y obteniendo formas de onda de voltaje y corriente mediante la selección de redes de carga en las frecuencias armónicas (Dani *et al.*, 2012).

En la figura 11, se muestra la comparación de un amplificador de potencia de RF genérico clase A y un clase F, en la cual se comparan las formas de onda de ambos amplificadores. En el amplificador ideal clase A, sin presencia de armónicos, se tiene una forma de onda de voltaje y corriente sinusoidal, con fases opuestas. Cuando el voltaje en el drenador es alto, la corriente es baja y viceversa, por lo que, ninguna de las formas de onda es cero en algún momento del tiempo, lo que resulta en una disipación de potencia significante y una eficiencia de conversión de $CD-RF$ del 50 %.

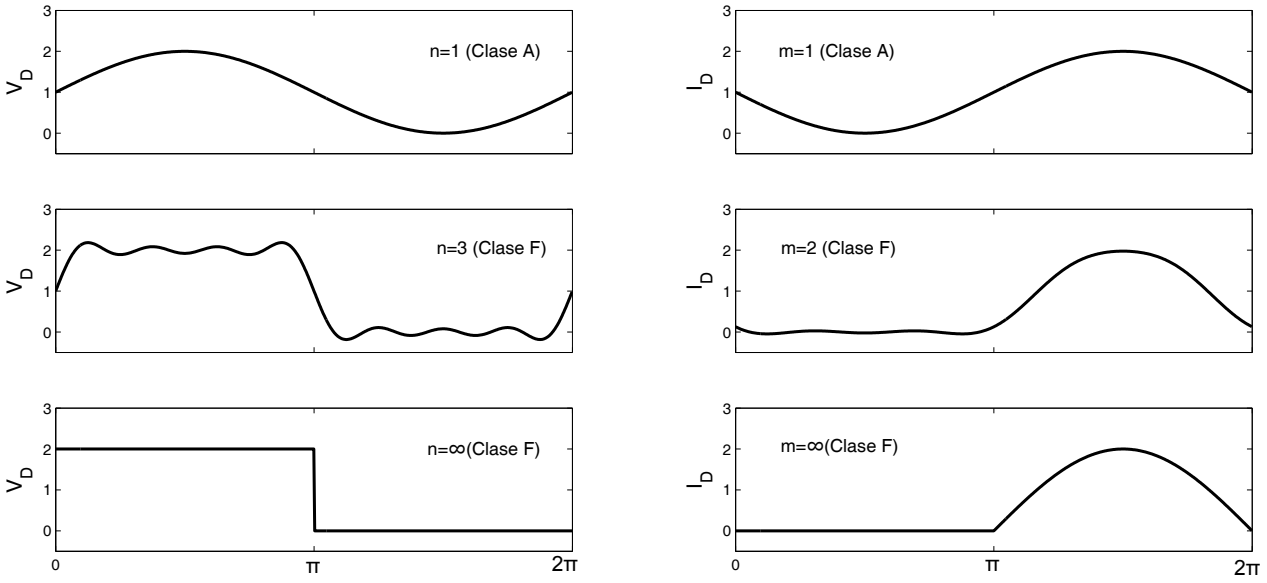


Figura 11. Comparación de las formas de onda de un amplificador de potencia clase A, un clase F truncado y un clase F ideal, siendo *m* el número de armónicos.

Con los amplificadores de potencia clase F, la eficiencia y la potencia mejoran, puesto que se agregan armónicos para representar las formas de onda de voltaje y corriente. La suma del tercer armónico en la forma de onda del voltaje en el drenador, hace aproximar la forma del voltaje a una onda cuadrada; mientras que la suma del segundo armónico en la forma de onda de corriente en el drenador, hace que está se aproxime a una onda senoidal rectificada (Grebennikov y Raab, 2018). Lo que da como resultado un incremento de la eficiencia a un valor aproximado de 80 %, haciendo que la potencia de salida también aumente considerablemente.

Los armónicos son agregados a la forma de onda de voltaje mediante una configuración de un filtro de salida que produce un circuito abierto en los armónicos impares de la frecuencia de operación. Mientras que los armónicos en la forma de onda de corriente son agregados igualmente por una configuración de un filtro de salida que manda a los armónicos pares a un corto circuito. Mientras más armónicos son agregados las formas de onda del voltaje y corriente se aproximan más a una onda cuadrada y una onda senoidal rectificada; si se tuviera un número infinito de armónicos se tendría las formas de onda deseadas, por lo que se obtendría una eficiencia del 100 % y se tendría una mejor respuesta en la potencia de salida.

2.4.1. Formas de onda

El amplificador clase F ideal, requiere una forma de onda de voltaje cuadrada en el drenador, la cual contiene sólo la componente fundamental y las componentes armónicas impares, mientras que para la forma de onda de la corriente se requiere una onda senoidal rectificada (semi-senoidal).

Haciendo un análisis matemático y con series de Fourier se pueden obtener ecuaciones que modelen el comportamiento de las formas de onda del amplificador.

En la práctica, considerando la disponibilidad de controlar hasta el tercer armónico, el voltaje drenador-fuente intrínseco V_{ds}, y la fuente de corriente intrínseca I_{ds}, se

pueden expresar de la siguiente forma:

$$V_{ds} = V_{CD} - V_1 cos(\vartheta) - V_3 cos(3\vartheta) - V_5 cos(5\vartheta) - \cdots \tag{15}$$

$$I_{ds} = \begin{cases} I_{peak} cos(\vartheta) & -\pi/2 < \vartheta < \pi/2 \\ 0 & -\pi < \vartheta < -\pi/2 \\ & \pi/2 < \vartheta < \pi \end{cases} \tag{16}$$

donde I_{peak} es el valor pico de la corriente y ϑ representa el ángulo de conducción.

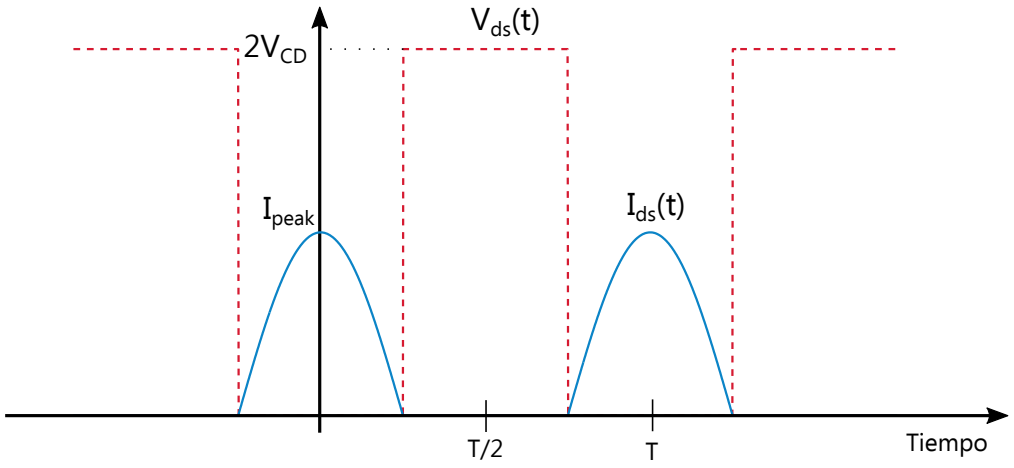


Figura 12. Formas de onda del voltaje y la corriente ideales para el amplificador clase F

Forma de onda de voltaje

Partiendo de la ecuación para modelar el voltaje V_{ds} intrínseco propuesta por Carrubba (Carrubba *et al.*, 2011), la cual es la representación factorial genérica de la forma de onda propuesta por Cripps (Cripps *et al.*, 2009), y haciendo un análisis con series de Fourier, se puede expresar de la siguiente forma:

$$v(\vartheta) = (1 - \alpha \cos(\vartheta))^2 \cdot (1 + \beta \cos(\vartheta)) \tag{17}$$

donde α y β son parámetros que definen el espacio de diseño y $\vartheta = \omega t$ con $\omega = 2\pi f$. Es importante que, para cada combinación de estos parámetros, el voltaje en la forma de onda sea:

$$v(\vartheta) > 0 \tag{18}$$

Desarrollando la ecuación 17, se obtiene la siguiente expresión:

$$v(\vartheta) = 1 + \frac{1}{2}\alpha^2 - \alpha\beta - \left(2\alpha - \beta - \frac{3}{4}\alpha^2\beta\right)\cos(\vartheta) - \left(\alpha\beta - \frac{1}{2}\alpha^2\right)\cos(2\vartheta) - \left(-\frac{1}{4}\alpha^2\beta\right)\cos(3\vartheta) \tag{19}$$

$$v(\vartheta) = V_{CD} - A_1\cos(\vartheta) - A_2\cos(2\vartheta) - A_3\cos(3\vartheta) \tag{20}$$

donde V_{CD} representa el voltaje de CD y A_1, A_2 y A_3 representan las componentes de voltaje de la fundamental, segundo y tercer armónico (Carrubba *et al.*, 2011). Donde cada una de estas variables se representa en términos de α y β, como se muestra a continuación:

$$V_{CD} = 1 + \frac{1}{2}\alpha^2 - \alpha\beta \tag{21}$$

$$A_1 = 2\alpha - \beta - \frac{3}{4}\alpha^2\beta \tag{22}$$

$$A_2 = \alpha\beta - \frac{1}{2}\alpha^2 \tag{23}$$

$$A_3 = -\frac{1}{4}\alpha^2\beta \tag{24}$$

En el amplificador clase F ideal, la amplitud del segundo armónico debe ser cero ($A_2 = 0$), por lo que tomando esta condición se puede obtener lo siguiente:

$$A_2 = \alpha\beta - \frac{1}{2}\alpha^2$$

$$0 = \alpha\beta - \frac{1}{2}\alpha^2$$

$$\boxed{\beta = \frac{1}{2}\alpha} \tag{25}$$

Sustituyendo el valor de β en la fundamental (22), se obtiene:

$$A_1 = 2\alpha - \beta - \frac{3}{4}\alpha^2\beta$$

$$A_1 = 2\alpha - \frac{1}{2}\alpha - \frac{3}{4}\left(\frac{1}{2}\alpha\right)^2\beta$$

$$A_1 = \frac{3}{2}\alpha - \frac{3}{8}\alpha^3 \tag{26}$$

Una representación gráfica de la ecuación (26), se muestra en la figura 13, en donde se observa que la amplitud de la componente fundamental en función de α y β pasa por un máximo. Derivando (26) e igualando a cero, se puede encontrar el punto máximo de la amplitud para la componente fundamental del voltaje en el punto óptimo (α), obteniendo así:

$$A_1' = \frac{3}{2} - \frac{9}{8}\alpha^2 \tag{27}$$

Igualando la ecuación 27 a cero, se obtiene:

$$\boxed{\alpha = \frac{2}{\sqrt{3}} \approx 1.1547} \tag{28}$$

La amplitud de la componente fundamental de la forma de onda del voltaje puede variar en función de α o β como se muestra en la figura 13.

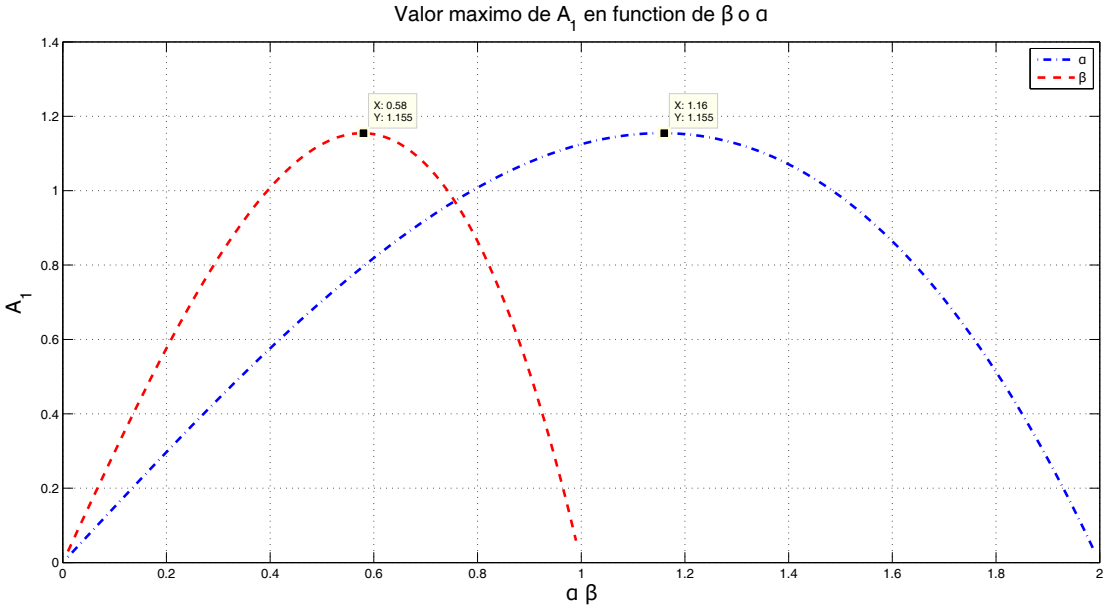


Figura 13. El coeficiente A1 en función de α o β.

Como se observa en la figura 13, se alcanza el punto máximo en 1.155 para ambas variables. Si se toma la curva de A_1 cuando varia con respecto a α, se tiene la gráfica de la figura 14.

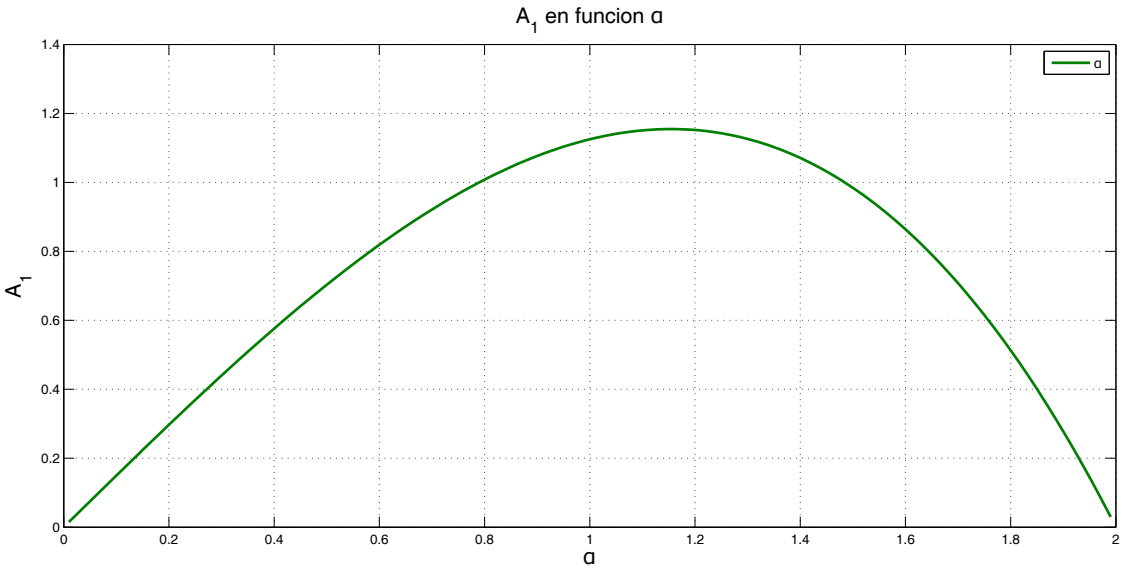


Figura 14. A1 en función de α.

Reordenando la ecuación (26) e igualándola a cero, se obtiene:

$$\frac{3}{8}\alpha^3 - \frac{3}{2}\alpha + A_1 = 0 \tag{29}$$

Es importante mencionar que la ecuación (29) es una ecuación cúbica en función de α. Resolviendo esta ecuación cúbica para diferentes valores de la componente fundamental A1 se pueden obtener los valores de α y consecuentemente los valores de β.

Las raíces obtenidas deben cumplir la condición de ser reales y mayores de cero ($\alpha \in \mathbb{R}$ y $\alpha > 0$), usando la ecuación (25) se puede encontrar el valor de β y con ello obtener la forma de onda del voltaje de la ecuación (17). Considerando que $A_1 = 1.1547$, se obtiene la siguiente forma de onda del voltaje:

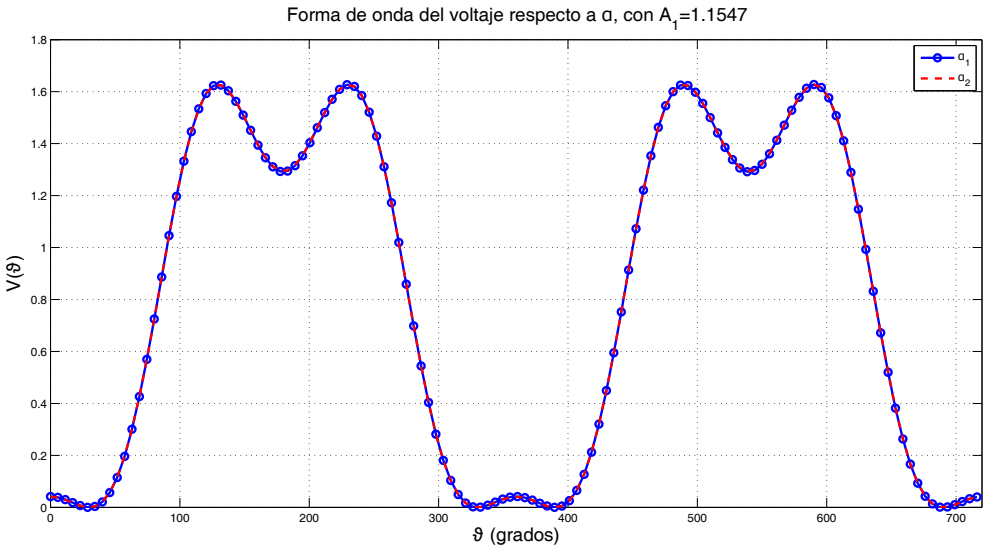


Figura 15. Formas de onda del voltaje con $A_1 = 1.1547$

De la ecuación (29) se obtienen tres raíces de α, sin embargo sólo dos de ellas cumplen con las condiciones propuestas anteriormente. Como se observa en la figura 15, se forman dos formas de onda del voltaje, en este caso en particular, cuando $A_1 = 1.1547$, las dos formas de onda son iguales, ya que se tiene la máxima eficiencia en el drenador, sin embargo, si se varia A_1 en un intervalo de $0 < A_1 < 1.1547$, se forma una familia de formas de ondas, las cuales no poseen similitud. Esto es observado en la figura 16.

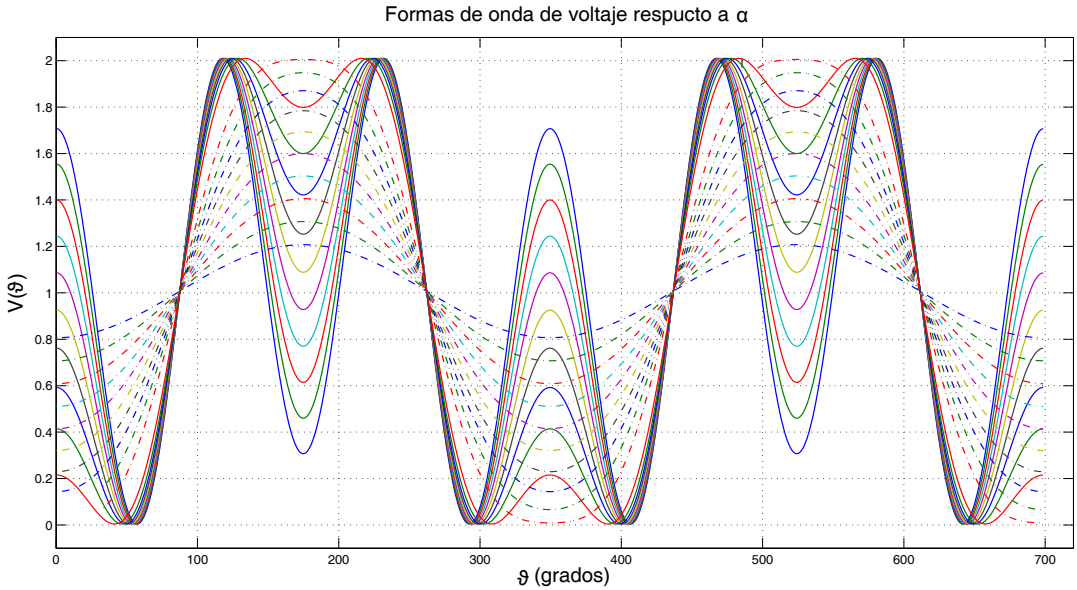


Figura 16. Formas de onda del voltaje con $0 < A_1 < 1.1547$ respecto a α.

Se observa que las formas de onda en línea continua, se aproximan mejor a la forma de onda cuadrada, mientras que las formas de onda con línea discontinua se comportan como una onda senoidal. A las primeras formas de onda se les llama forma de onda de máxima planaridad y la otra se conoce como forma de onda de máxima eficiencia.

Si ahora se toma a β como la variable independiente y a α como la variable dependiente, se llega a las mismas formas de onda de voltaje obtenida en la figura 16.

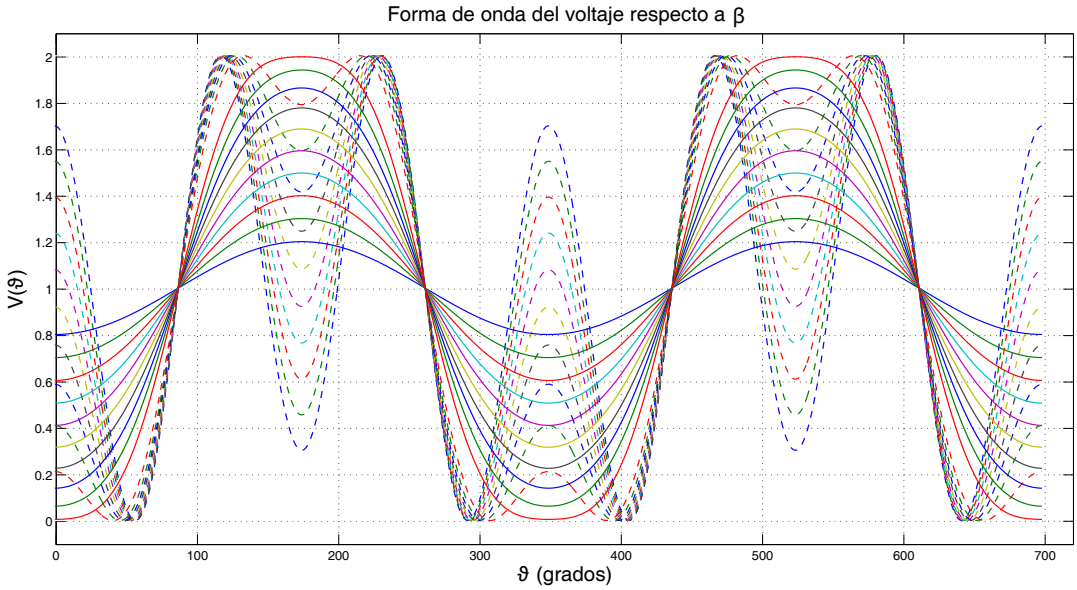


Figura 17. Formas de onda del voltaje con $0 < A_1 < 1.1547$ respecto a β.

Si se grafican las raíces de α obtenidas en la ecuación (29), se obtiene la gráfica de la figura 18. En esta figura, se observa que se tiene un comportamiento similar al de la figura 14, de un lado se tiene las raíces que forman las formas de onda de máxima planaridad y del otro las raíces que forman las formas de onda de máxima eficiencia.

Se esperaría que las dos curvas se tocaran en el punto más alto, como en la figura 14, pero en este caso, existe una región en la que esto no sucede, esta región se da, ya que después del punto máximo de $\alpha = 1.1547$ las raíces se vuelven complejas y ya no cumplen las condiciones de $\alpha \in \mathbb{R}$ y $\alpha > 0$.

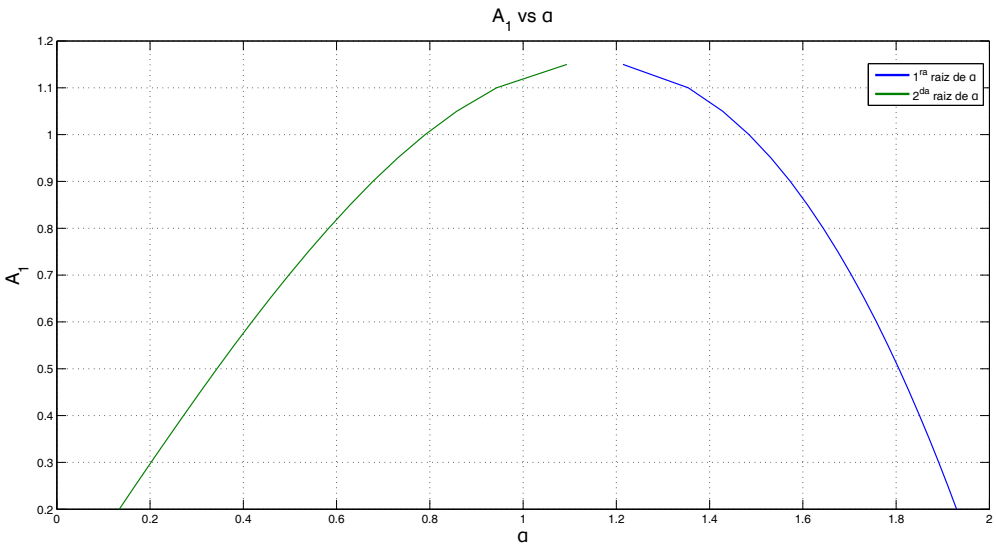


Figura 18. Raíces de α respecto a A1.

Forma de onda de corriente

Para obtener la forma de onda de la corriente, se calcula la serie de Fourier de la onda semisenoidal de la figura 12, y de la ecuación (16).
Recordando la definición de la serie de Fourier:

$$f(t) = a_0 + \sum_{n=1}^{\infty} (a_n cos(n\omega_0 t) + b_n sin(n\omega_0 t))$$

se pueden obtener los coeficientes de la serie de Fourier a partir de los datos especificados, con lo que se obtiene lo siguiente:

$$a_n = \frac{2I_{peak}}{\pi} \frac{cos\left(\frac{\pi n}{2}\right)}{1-n^2} \qquad (n \neq 1)$$
$$a_0 = \frac{I_{peak}}{\pi}$$
$$a_1 = \frac{I_{peak}}{2}$$

Truncando la serie para cuatro términos, se obtiene la forma de onda de la corriente.

$$I_{ds} = \frac{I_{peak}}{\pi}\left[1 + \frac{\pi}{2}cos(\vartheta) + \frac{2}{3}cos(2\vartheta) - \frac{2}{15}cos(4\vartheta)\right] \qquad (30)$$

Graficando la forma de onda de la ecuación (30), se tiene la figura 19.

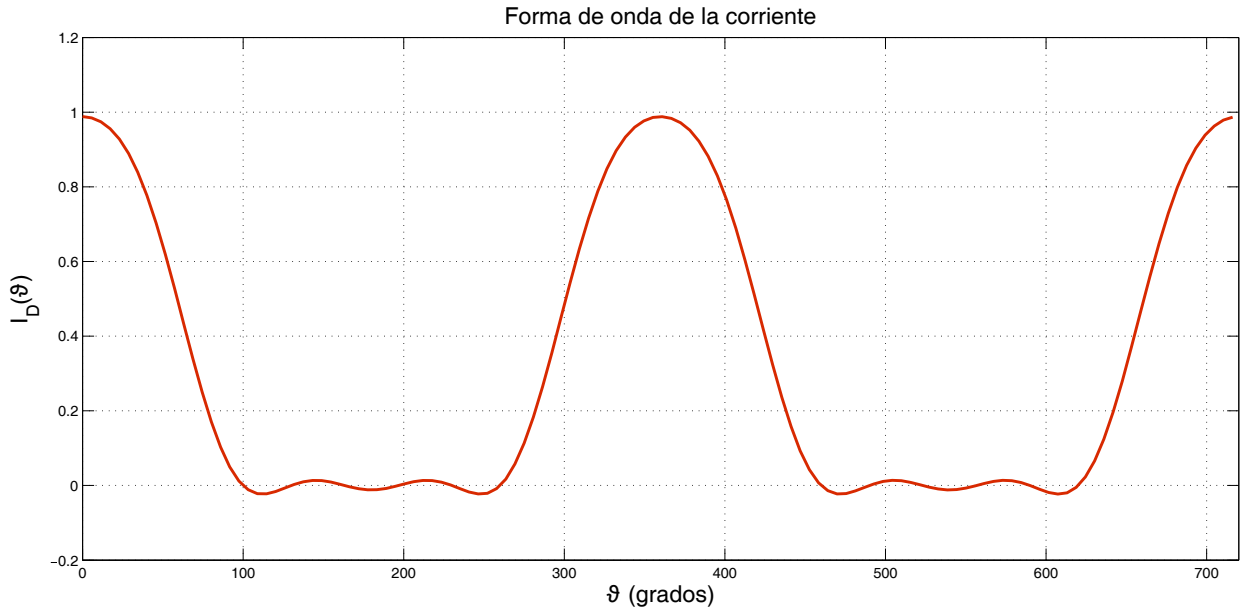


Figura 19. Forma de onda de la corriente I_{ds}.

Graficando las formas de onda del voltaje y la corriente truncadas en los primeros tres armónicos, se obtienen las formas de onda de voltaje y corriente de un amplificador clase F y son representadas en la figura 20.

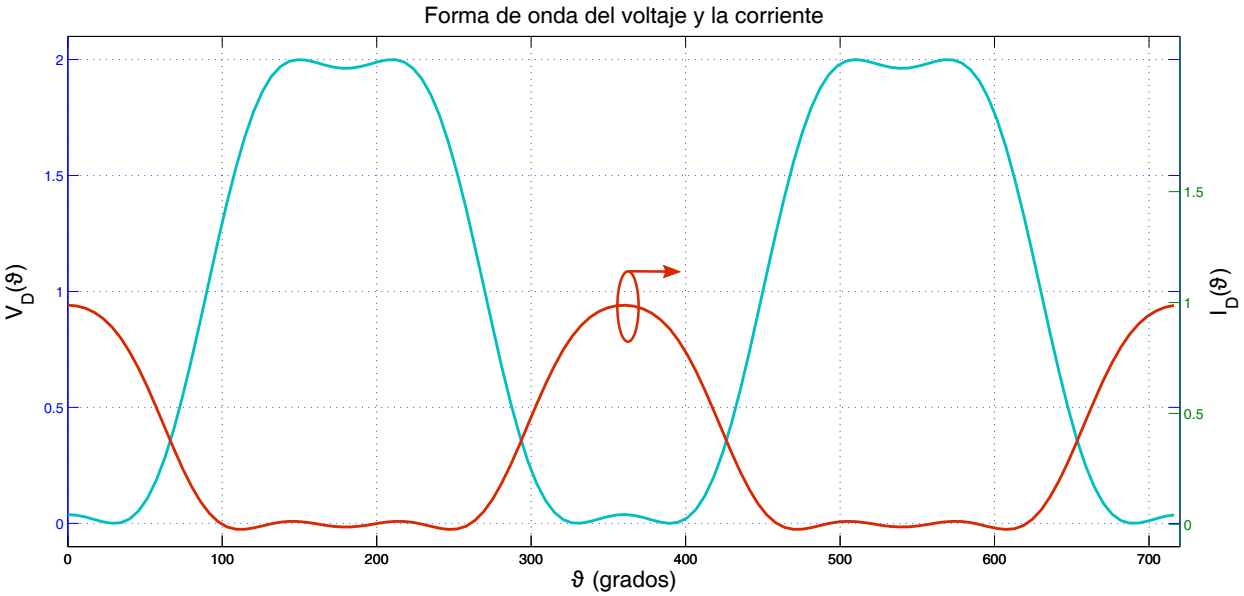


Figura 20. Forma de onda del voltaje y de la corriente.

2.4.2. Eficiencia

La eficiencia del amplificador se define como

$$\eta = \frac{P_{RF}}{P_{CD}} \tag{31}$$

donde P_{RF} es la potencia de salida en RF y P_{CD} es la potencia en CD. Otra definición importante en el análisis de la eficiencia, es la potencia de RF instantánea, la cual está definida como el producto del voltaje por la corriente de drenador-fuente expresada en la ecuación (32):

$$P_{inst} = I_{ds}(\omega_0 t)V_{ds}(\omega_0 t) \tag{32}$$

donde $I_{ds}(\omega_0 t)$ está definida como (16) y $V_{ds}(\omega_0 t)$ como (20).
A partir de esta ecuación se puede calcular la potencia disipada, la cual se define como:

$$P_{DISS} = \frac{1}{T}\int_0^T P_{Inst}\, d\omega_0 t \tag{33}$$

$$P_{DISS} = \frac{1}{T}\int_0^T I_{ds}(\omega_0 t)V_{ds}(\omega_0 t)\, d\omega_0 t \tag{34}$$

Sustituyendo I_{ds} y V_{ds}, se tiene:

$$P_{DISS} = \frac{1}{\pi}\int_{-\pi/2}^{\pi/2} \left[\left(I_{peak} cos(\omega_0 t)\right)\left(V_{CD} - A_1\cos(\omega_0 t) - A_2\cos(2\omega_0 t) - A_3\cos(3\omega_0 t)\right)\right] d\omega_0 t$$

Como $A_2 = 0$ se obtiene:

$$P_{DISS} = \frac{1}{\pi}\int_{-\pi/2}^{\pi/2} \left[I_{peak}V_{CD}cos(\omega_0 t) - I_{peak}A_1\cos^2(\omega_0 t) - I_{peak}A_3 cos(\omega_0 t)\cos(3\omega_0 t)\right] d\omega_0 t$$

$$P_{DISS} = \frac{1}{\pi}\int_{-\pi/2}^{\pi/2} \left[I_{peak}V_{CD}cos(\omega_0 t)\right] d\omega_0 t$$
$$- \frac{1}{\pi}\int_{-\pi/2}^{\pi/2} \left[I_{peak}A_1\cos^2(\omega_0 t) - I_{peak}A_3\left(cos(2\omega_0 t) + \cos(4\omega_0 t)\right)\right] d\omega_0 t$$

Recordando que $P_{CD} = V_{CD} \cdot i_{CD}$, se puede reescribir la expresión como:

$$P_{DISS} = \frac{1}{\pi} \int_{-\pi/2}^{\pi/2} P_{CD} \left[\frac{I_{peak}}{i_{CD}} \cos(\omega_0 t) - \frac{I_{peak}}{i_{CD}} \frac{A_1}{V_{Inst}} \cos^2(\omega_0 t) \right] d\omega_0 t$$
$$- \frac{1}{\pi} \int_{-\pi/2}^{\pi/2} P_{CD} \left[\frac{I_{peak}}{i_{CD}} \frac{A_3}{V_{CD}} (cos(2\omega_0 t) + \cos(4\omega_0 t)) \right] d\omega_0 t$$

Desarrollando la integral se llega a

$$P_{DISS} = \frac{P_{CD}}{\pi} \left[\frac{I_{peak}}{i_{CD}} \left(2 - \frac{A_1}{V_{CD}} \right) \right]$$

Se sabe que

$$\frac{I_{peak}}{i_{CD}} = \frac{\pi}{2} \tag{35}$$

por lo que se obtiene lo siguiente:

$$\boxed{P_{DISS} = P_{CD} \left[1 - \frac{A_1}{V_{CD}} \frac{\pi}{4} \right]} \tag{36}$$

Utilizando la definición de P_{DISS} se tiene que:

$$P_{DISS} = P_{CD} - P_{RF} \tag{37}$$

Igualando las ecuaciones (36) y (37) se tiene lo siguiente

$$P_{CD} - P_{CD} \frac{A_1}{V_{CD}} \frac{\pi}{4} = P_{CD} - P_{RF} \tag{38}$$

Como $P_I = P_{CD}$, se puede obtener P_{RF}

$$\boxed{P_{RF} = P_{CD} \frac{A_1}{V_{CD}} \frac{\pi}{4}} \tag{39}$$

Recordando la definición de la eficiencia (ecuación 31)

$$\boxed{\eta = \frac{P_{RF}}{P_{CD}} = \frac{\pi}{4} \frac{A_1}{V_{CD}}} \tag{40}$$

Tomando la definición de V_{CD} (ecuación 21) y de A_1 (ecuación 22):

$$\eta = \frac{\pi}{4}\left[\frac{2\alpha - \beta - \frac{3}{4}\alpha^2\beta}{1 + \frac{1}{2}\alpha^2 - \alpha\beta}\right]$$

se puede calcular la eficiencia del amplificador clase F, cuando se tiene $\beta = \alpha/2$ y $0.5 > \alpha < 1.6$, por lo que se obtiene la figura 21.

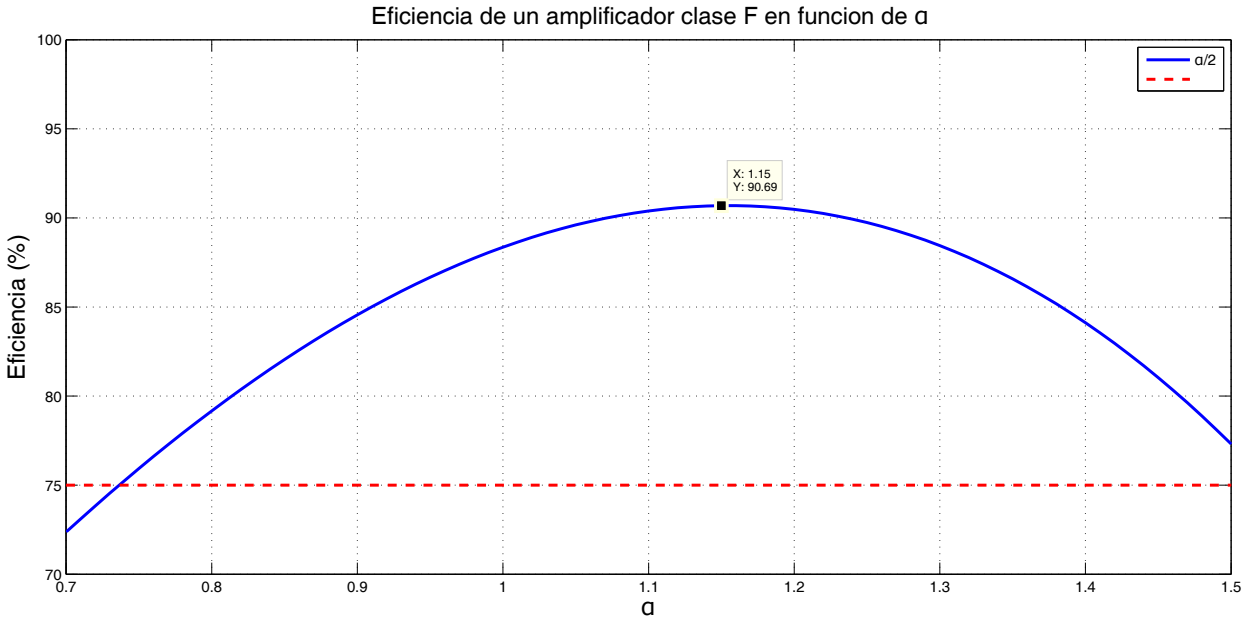


Figura 21. Eficiencia del amplificador clase F para $\alpha/2$.

Como se observa en la figura anterior, la eficiencia máxima en el drenador que se puede obtener con el amplificador clase F, es de 90.7 cuando se tiene un valor de $\alpha = 1.1547$ y un valor de $\beta = \alpha/2$, mientras que para los amplificadores de potencia usados en RF se encuentra entre 75 %, lo cual es mostrado en la gráfica con la línea roja discontinua.

2.4.3. Impedancia de carga

Otro parámetro importante en los amplificadores de potencia es la impedancia de carga o, dicho de otra forma, la impedancia que se le presenta al drenador en el transistor intrínseco (Chen y Peroulis, 2012). Definiendo el voltaje en el drenador:

$$V_{ds,k} = -Z_{n,k} \cdot I_{ds,k} \tag{41}$$

y usando la expresión de voltaje, se puede despejar la impedancia y obtenerla para la fundamental, el segundo y tercer armónico, y usando las ecuaciones (20) y (30).

$$Z_{n,k} = -\frac{V_{ds,k}}{I_{ds,k}} = -\frac{\pi}{2}\frac{V_{ds,k}}{I_{ds,k}} R_{opt} \qquad k = 1, 2, 3, \cdots \tag{42}$$

La definición de la resistencia óptima R_{opt} está dada por:

$$R_{opt} = \frac{V_{ds}}{\frac{I_{ds,max}}{2}}$$

La impedancia a la fundamental, Z_F, la impedancia en el segundo armónico, Z_{2F} y la impedancia al tercer armónico Z_{3F}, se expresan como:

$$\begin{aligned} Z_F &= R_{opt}\frac{2}{\sqrt{3}} \\ Z_{2,F} &= 0 \\ Z_{3,F} &= \infty \end{aligned} \tag{43}$$

En la figura 22 se grafican las impedancias calculadas en la ecuación (43) usando valores ideales de voltaje y corriente en R_{opt}. En esta figura se observa que la impedancia fundamental es real, la impedancia del segundo armónico debe ser un corto y la del tercer armónico un abierto. Estas son las condiciones de carga que garantizan que la corriente y el voltaje estén desfasados y que además el voltaje intrínseco en el drenador tenga una forma de onda rectangular.

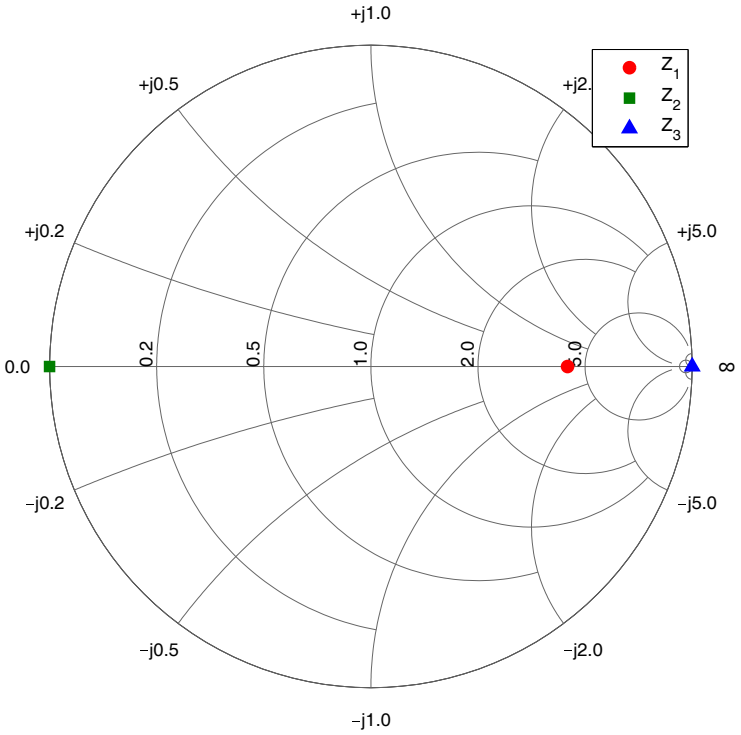


Figura 22. Impedancias para los primeros tres armónicos del amplificador clase F.

2.5. Amplificador clase F modo continuo

Los amplificadores clase F parten del principio de operación de los amplificadores clase B; con la constante búsqueda por obtener mejores resultados en eficiencia y potencia de salida se han desarrollado modos de operación donde se puedan alcanzar estos objetivos, por ejemplo, en los amplificadores clase AB se reducen los modos del ángulo de conducción, además de asegurar que las componentes armónicas de la corriente sean cortocircuitadas a la salida del dispositivo, de manera que la forma de onda de voltaje sea una forma de onda sinusoidal (Cripps *et al.*, 2009).

En el clase F, por ejemplo se agrega el tercer armónico a la componente de voltaje, por lo que se puede incrementar su valor a uno más alto que el del clase B. Pero para implementar el clase F, se requiere que todos los armónicos pares sean cortocircuitados, lo que provoca que se tengan problemas cuando se requiere trabajar con anchuras de banda significativos, o si se coloca un resonador simple, se presenta una terminación reactiva negativa (altas frecuencias) y positiva (bajas frecuencias) en los armónicos de la corriente, lo que provoca que se degrade la eficiencia y la potencia de salida.

Presentando el modo de operación continuo, donde se presentan parámetros de diseño, en el cual se manipula la forma de onda de voltaje y obteniendo formas que no necesariamente sean las establecidas en el clase F estándar, se pueden obtener formas de onda alejadas de la onda cuadrada y al mismo tiempo seguir teniendo las características de eficiencia y potencia que se establecen en el clase F.

2.5.1. Formas de onda

El amplificador en modo continuo es similar al amplificador clase F, sólo que agregando un nuevo parámetro γ, y usando la misma representación factorial genérica de la forma de onda de voltaje propuesta por Cripps (Cripps *et al.*, 2009).

$$v(\vartheta) = (1 - \alpha\cos(\vartheta))^2 \cdot (1 + \beta\cos(\vartheta)) \cdot (1 - \gamma\sin(\vartheta)) \tag{44}$$

donde α, β y γ son parámetros que definen el espacio de diseño. Desarrollando la ecuación anterior se tiene:

$$\begin{aligned} v(\vartheta) = & V_{CD} - A_1\cos(\vartheta) - A_2\cos(2\vartheta) - A_3\cos(3\vartheta) \\ & + B_1\sin(\vartheta) + B_2\sin(2\vartheta) + B_3\sin(3\vartheta) + B_4\sin(4\vartheta) \end{aligned} \tag{45}$$

donde V_{CD} representa el voltaje de CD y A_1, A_2 y A_3 representan las componentes de voltaje de la parte real de la fundamental, segundo y tercer armónico y B_1, B_2, B_3, B_4 representan las componentes de voltaje de la parte imaginaria de la fundamental, segundo, tercer y cuarto armónico, donde cada uno de estas variables se encuentra en términos de α, β y γ, como se muestra a continuación:

$$V_{CD} = 1 + \frac{1}{2}\alpha^2 - \alpha\beta \tag{46}$$

$$A_1 = 2\alpha - \beta - \frac{3}{4}\alpha^2\beta \tag{47}$$

$$A_2 = \alpha\beta - \frac{1}{2}\alpha^2 \tag{48}$$

$$A_3 = -\frac{1}{4}\alpha^2\beta \tag{49}$$

$$B_1 = \gamma\left(\frac{1}{2}\alpha\beta - 1 - \frac{1}{4}\alpha^2\right) \tag{50}$$

$$B_2 = \gamma\left(\alpha - \frac{1}{2}\beta - \frac{1}{4}\alpha^2\beta\right) \tag{51}$$

$$B_3 = \gamma\left(\frac{1}{2}\alpha\beta - \frac{1}{4}\alpha^2\right) \tag{52}$$

$$B_4 = -\frac{1}{8}\gamma\alpha^2\beta \tag{53}$$

Aplicando las mismas condiciones que con el amplificador clase F estándar, se obtiene el valor de α para la máxima eficiencia, teniendo el mismo valor que se obtiene en el amplificador clase F estándar, con lo que se obtienen las formas de onda del voltaje, sólo que, para este caso, la nueva familia de formas de onda se encuentran en función de la nueva variable γ, la cual se encuentra en un intervalo de:

$$-1 \leq \gamma \leq 1 \tag{54}$$

Cuando $\gamma = 0$ se tiene el caso de la forma de onda de voltaje del amplificador clase F estándar y se tiene una eficiencia teórica en el drenador de aproximadamente del $90.7\,\%$, pero cuando γ varía en el intervalo propuesto en (54) la forma de onda del voltaje se modifica como se observa en la figura 23:

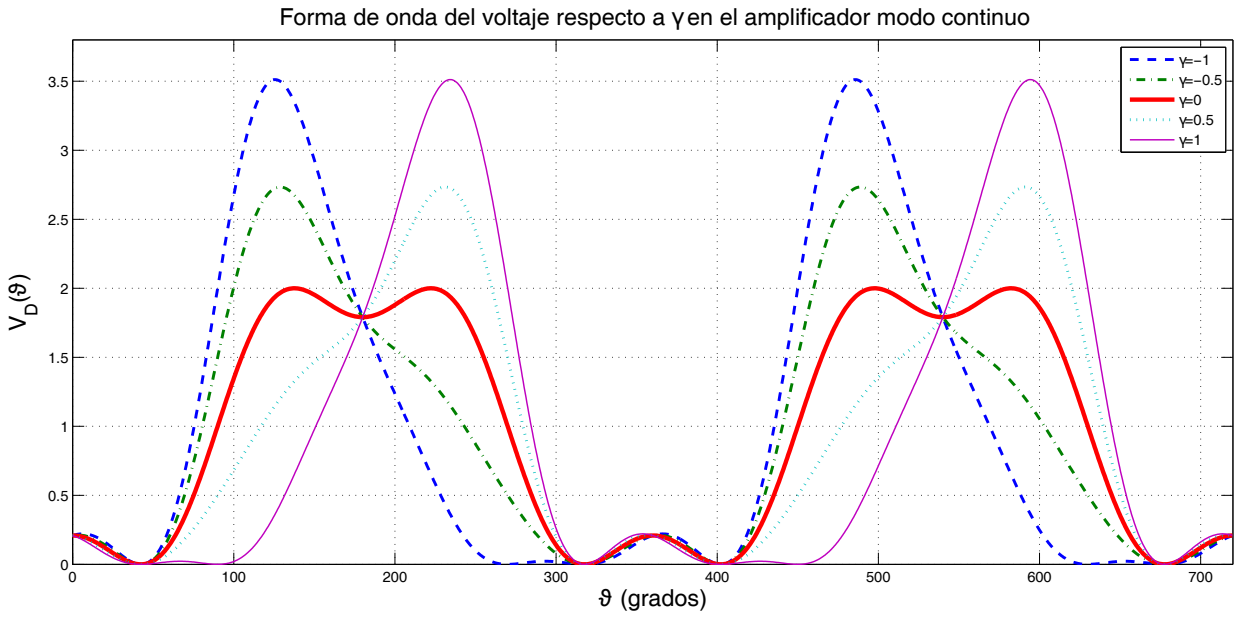


Figura 23. Formas de onda del voltaje del amplificador clase F modo continuo para los valores definidos de γ.

La forma de onda de la corriente es la misma que para el clase F estándar (30), por lo que graficando las dos formas de onda se obtiene la figura 24.

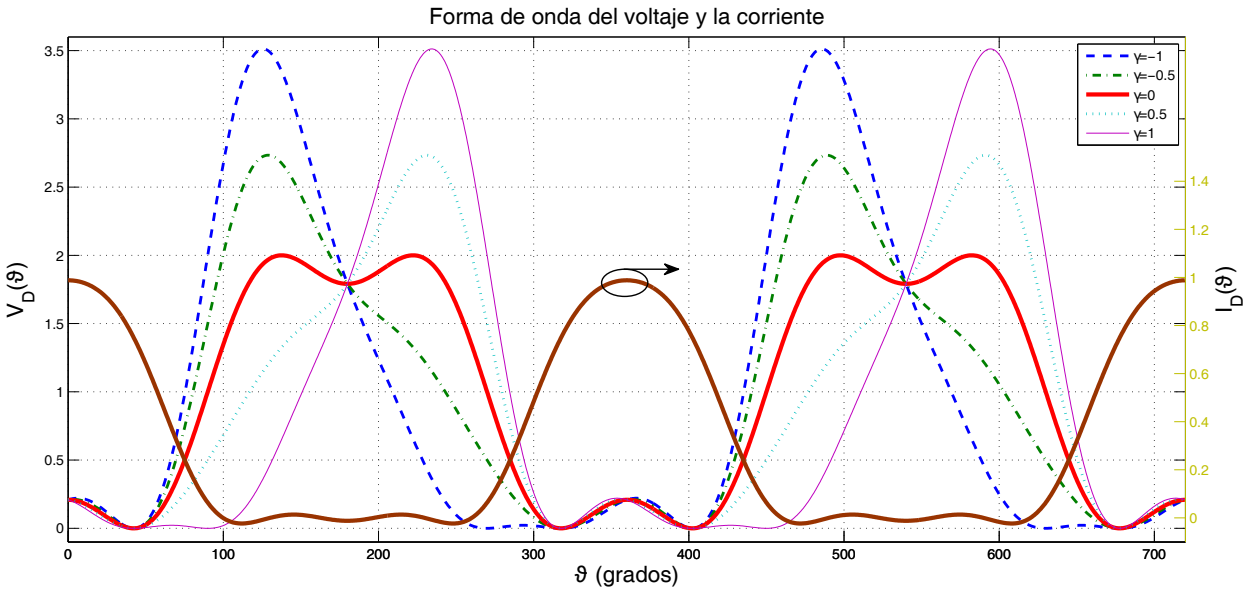


Figura 24. Formas de onda del voltaje y la corriente del amplificador clase F modo continuo para los valores definidos de γ.

Al agregar esta nueva variable, se puede tener una mayor libertad en el diseño teórico del amplificador clase F, ya que, permite tener una forma de onda de voltaje que no sea una forma de onda cuadrada, y además estas nuevas formas de onda poseen las mismas características que la forma de onda cuadrada. Al tener esta nueva familia de formas de onda, se puede diseñar una amplificador clase F con una mayor libertad en las formas de onda.

2.5.2. Ganancia

El cálculo de la ganancia para el amplificador en modo continuo es similar al del clase F estándar, por lo que usando la ecuación (34) y las definiciones del voltaje (46) y la corriente (30) para el modo continuo y tomando $A_2 = 0$,se tiene lo siguiente:

$$P_{DISS} = \frac{1}{\pi}\int_{-\pi/2}^{\pi/2} \left(I_{peak} cos(\omega_0 t)\right)\left(V_{CD} - A_1\cos(\omega_0 t) - A_3\cos(3\omega_0 t)\right) + B_1\sin(\vartheta) + B_2\sin(2\vartheta) + B_3\sin(3\vartheta) + B_4\sin(4\vartheta) d\omega_0 t \tag{55}$$

Realizando la integral de la ecuación (55) y aplicando el mismo desarrollo que para el modo estándar, se obtiene que la eficiencia para el modo continuo es:

$$\eta = \frac{P_{RF}}{P_{Inst}} = \frac{\pi}{4}\left[\frac{2\alpha - \beta - \frac{3}{4}\alpha^2\beta}{1 + \frac{1}{2}\alpha^2 - \alpha\beta}\right] \tag{56}$$

Como se observa es la misma eficiencia que en el modo estándar.

Para el caso del amplificador clase F estándar se tomó a $\beta = \alpha/2$, cuando $A_2 = 0$ y se obtuvo que la eficiencia en el drenador era de $90.7\,\%$, pero al variar β respecto a α se obtiene lo siguiente:

$$\beta = \frac{\alpha}{x} \tag{57}$$

y si se sustituye (57) en (47) se obtiene:

$$A_1 = \alpha\left(2 - \frac{1}{x}\right) - \frac{3}{4}\frac{\alpha^3}{x} \tag{58}$$

Derivando (58) e igualando a cero se obtiene la siguiente definición de α.

$$\boxed{\alpha = \sqrt{\frac{8x-4}{9}}} \tag{59}$$

Como se observa en la ecuación (59), α depende de un valor de x, por lo que se puede obtener una familia de eficiencias para distintos valores de x. Para esto se resuelve el polinomio en función de x de la ecuación (58), se calculan las raíces y se seleccionan las que cumplan las condiciones establecidas para el amplificador clase F estándar.

Posteriormente se calcula nuevamente el valor de A_1 de la ecuación (47) y se calcula la eficiencia con la ecuación (56). Para ejemplificar las ecuaciones obtenidas, se presentan los siguientes valores de x, con lo que se obtiene la eficiencia de una familia de formas de ondas de voltaje:

$$x = \begin{bmatrix} 2 & 1.9 & 1.8 & 1.7 & 1.6 & 1.5 & 1.4 \end{bmatrix}$$

Esta familia de eficiencias en función de α y β son graficadas en la figura 25, en la cual se observa el cambio de la eficiencia en el drenador cuando se tienen valores

diferentes de la constante x.

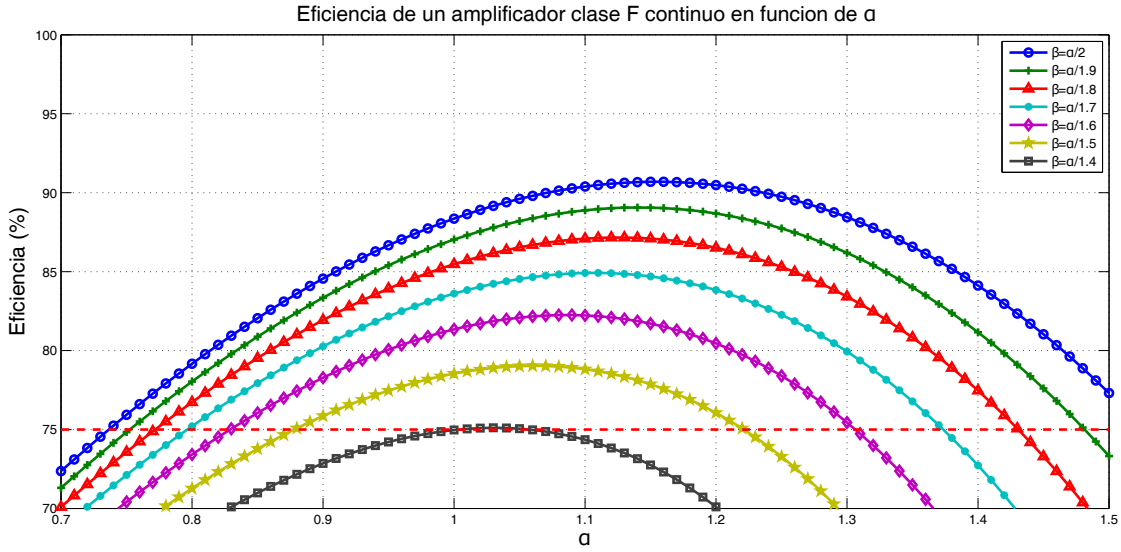


Figura 25. Eficiencia en el drenador en función de α y β con $\gamma = 0$

Graficando la eficiencia en función de β se obtiene la figura 26.

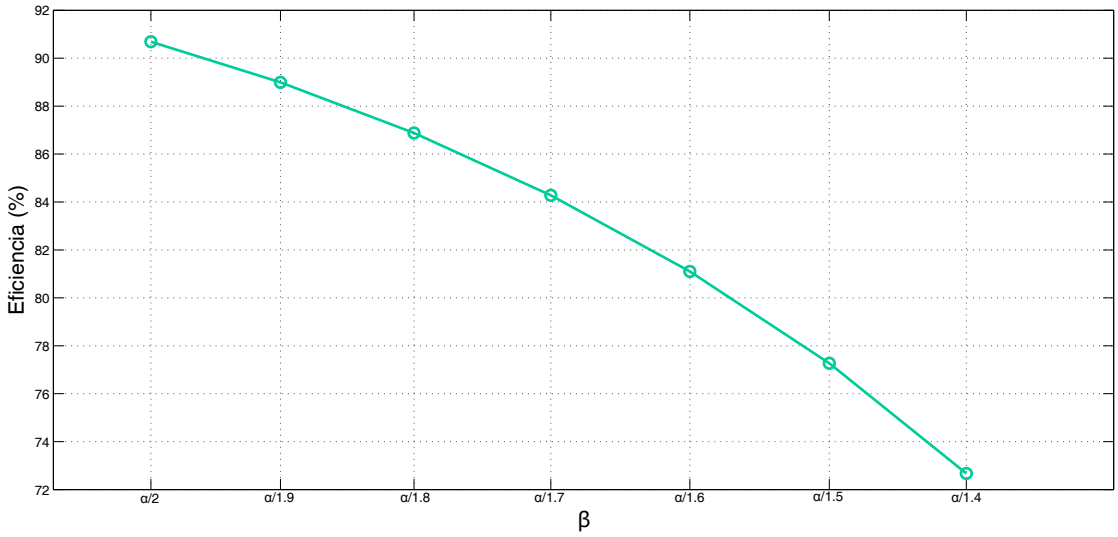


Figura 26. Eficiencia en el drenador clase F en función de β con $\gamma = 0$

En ella se observa como decrece la eficiencia en función de β cuando cambia el valor de $alpha$, proporcionado información de los valores que mejor resultado arrojan.

2.5.3. Impedancia de carga

Al igual que en el clase F, las impedancias de carga del clase F en modo continuo se calculan a partir de la definición del voltaje en el drenador.

$$V_{ds,k} = -Z_{n,k} \cdot i_{ds,k} \tag{60}$$

por lo que aplicando la definición anterior, se obtiene que:

$$\begin{aligned} Z_F &= R_{opt}\frac{2}{\sqrt{3}} + jR_{opt}\gamma \\ Z_{2,F} &= -jR_{opt}\frac{7\sqrt{3}\pi}{24}\gamma \\ Z_{3,F} &= \infty \end{aligned} \tag{61}$$

Estas impedancias ahora se encuentran en función de la variable de diseño γ, por lo que dándole valores a γ y graficandolas en la carta de Smith se tiene las impedancias mostradas en la figura 27. Aquí se muestra la libertad que se tiene para el diseño del amplificador, ya que se pueden tener impedancias muy cercanas al corto, o al abierto y aun así conservar las características del clase F.

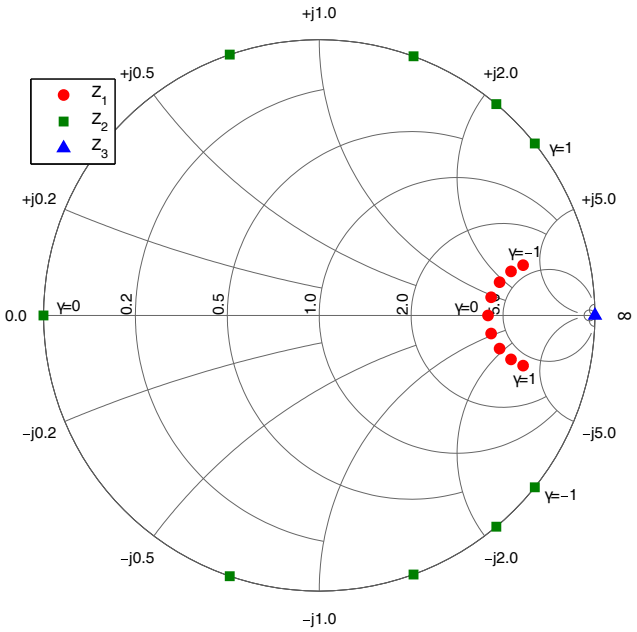


Figura 27. Impedancias para los primeros tres armónicos, variando γ de -1 *a* 1 en pasos de 0.25.

En la figura anterior se varió γ en un intervalo de $-1 \leq \gamma \leq 1$, ahora si en estas

impedancias se varia α en un intervalo de $0.75 \leq \alpha \leq 1.25$, se tienen las siguientes impedancias

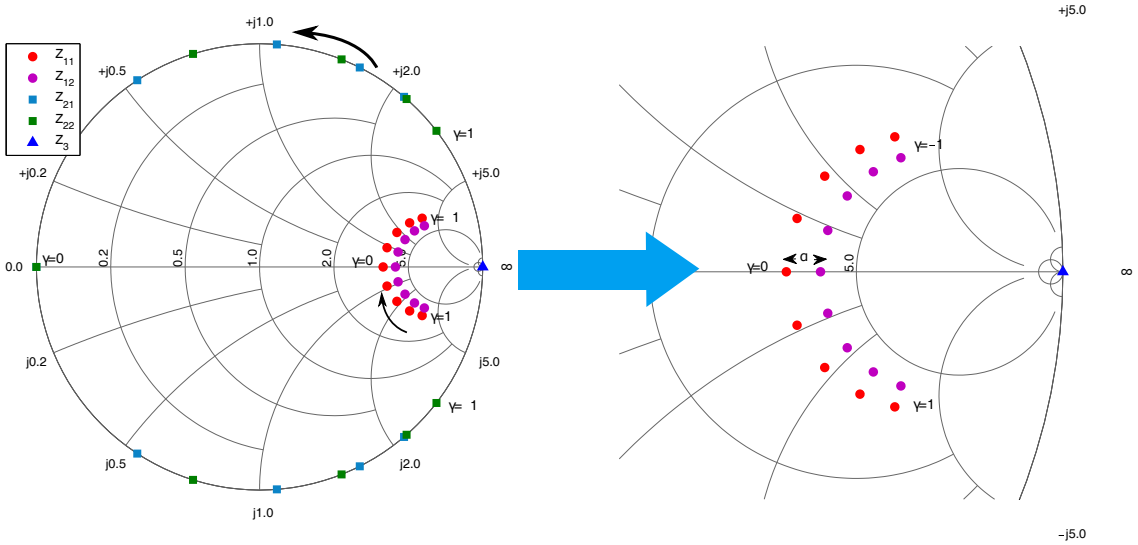


Figura 28. Impedancias para los primeros tres armónicos, variando γ de -1 α 1 en pasos de 0.25.

Y si por último se varia también β fuera de la máxima eficiencia, se tendría la familia de impedancias mostrada en la figura 29.

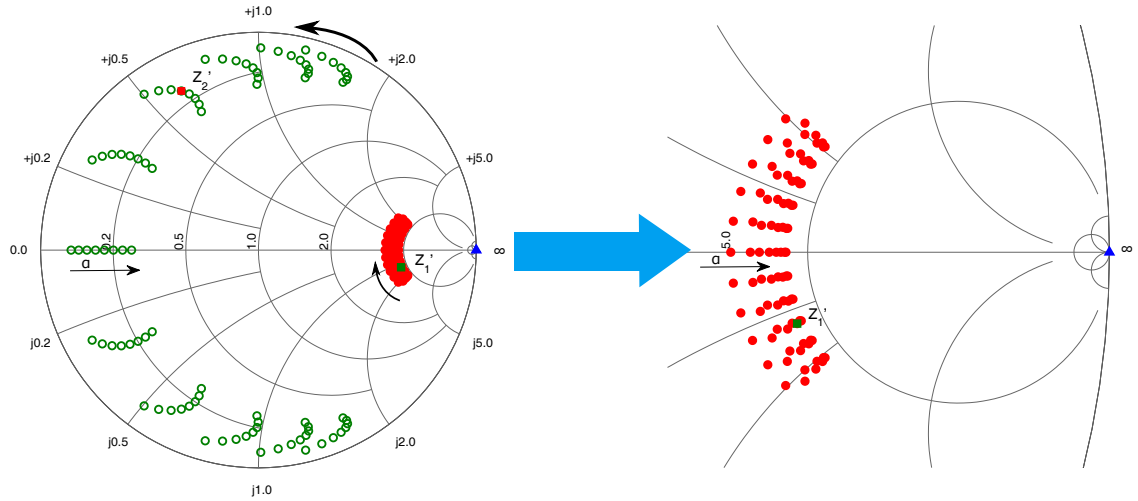


Figura 29. Impedancias para los primeros tres armónicos, variando γ de -1 α 1 en pasos de 0.25.

2.6. Resumen

En este capítulo se presentó la definición y las características más importantes de los amplificadores de potencia, al igual que la clasificación de los modos de operación para amplificadores de potencia usados en radiofrecuencias, ya sea por su ángulo de conducción, en función de la corriente o por sus componentes armónicas.

Se presentó y demostró la teoría de los amplificadores clase F estándar y clase F en modo continuo, en especial las formas de onda de voltaje y corriente, la relación de estas formas de onda con la impedancia de carga y el comportamiento de los armónicos, en especial el segundo y tercer armónico, y por último se estudió la eficiencia para ambos amplificadores.

Capítulo 3. Diseño del amplificador clase F

3.1. Introducción

Como se mencionó en el capítulo anterior, el amplificador de potencia convierte una señal de CD en una señal de RF a la salida del dispositivo. Para poder asegurar que esta definición se cumpla, se deben tomar en cuenta diversos fenómenos que ocurren dentro del dispositivo.

Viendo el amplificador de potencia como un sistema a bloques, mostrado en la figura 30, se observa que está conformado por varias etapas, las cuales tienen un propósito específico en la conversión de la señal de CD a RF. En primer lugar, se necesita un dispositivo activo (transistor) que cumpla con ciertas características, por ejemplo: tener un nivel de la potencia de entrada, potencia de salida, ganancia, frecuencia de operación, impedancia óptima, anchuras de banda; características que se establecen a la hora de elegir las especificaciones que tendrá el amplificador.

En el mercado existen diferentes dispositivos activos que se podrían utilizar en el diseño de amplificadores de potencia, entre ellos se encuentran los transistores BJT, HEMTs, MOSFETs, MESFETs, etc. Dependiente de la aplicación y la respuesta que se desea obtener, se puede elegir cualquiera de estos dispositivos.

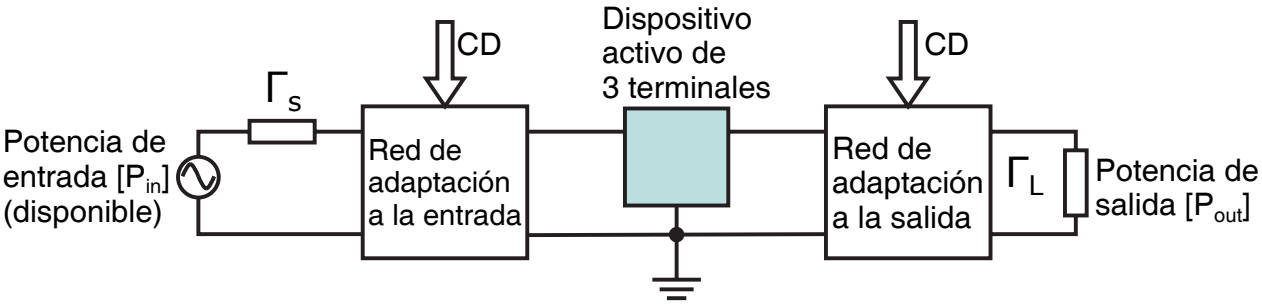


Figura 30. Diagrama esquemático de un amplificador de potencia en RF.

El siguiente bloque a estudiar es la red de adaptación. Dicha red debe diseñarse para transferir la máxima potencia posible entre la fuente y la carga, además de adaptarse a la impedancia óptima del transistor. La red puede ser tan compleja o tan sencilla como el diseñador quiera, usando elementos concentrados, distribuidos o una combinación de ambos. El siguiente bloque es la red de alimentación. Este bloque tie-

ne la función de alimentar el transistor con una señal de CD y bloquear la señal de RF en las fuentes de alimentación.

La figura 30, ilustra el diagrama a bloques de un amplificador en RF que puede aplicarse en la mayoría de los amplificadores de potencia.

Para este trabajo se desea diseñar un amplificador de potencia clase F, y como se estudió en el capítulo anterior, este amplificador debe mantener una forma de onda cuadrada para el voltaje y una forma de onda semi-senosoidal para la corriente, además de generar las componentes armónicas para obtener dichas formas de onda. Se estudiarán los diferentes bloques del amplificador de potencia y las diferentes etapas de diseño que conlleva el dispositivo.

3.2. Diseño del amplificador de potencia

Partiendo del diagrama a bloques del amplificador de potencia se puede iniciar el diseño seleccionando el dispositivo activo a utilizar. Este dispositivo debe cumplir con ciertos requisitos para ser considerado como el elemento más importante del amplificador de potencia. Características físicas y eléctricas que debe poseer el semiconductor base del transistor son: velocidad de saturación, voltaje de ruptura, conductividad térmica, estabilidad química, estabilidad mecánica y tamaño del empaquetado, entre otras.

Estudiando los diferentes dispositivos activos más usados en radiofrecuencias se puede seleccionar el que mejor se adapte al diseño y posea las mejores características eléctricas, como, por ejemplo, altos voltajes de ruptura y alta velocidad de saturación. Para este trabajo se utiliza un transistor GaN HEMT, este dispositivo cumple con las características eléctricas antes mencionadas y es capaz de generar una alta potencia de salida, además de ser la tecnología más usada en aplicaciones de radiofrecuencias.

El dispositivo activo puede operar en modo lineal o no lineal dependiente del intervalo de la potencia de entrada o la señal que está involucrada en el proceso.

Si el nivel de la potencia de la señal de entrada es tan pequeña, que la salida es sólo una versión amplificada de la entrada, se considera que el dispositivo está operando en modo lineal, como lo muestra la figura 31.

Por el contrario, si en nivel de potencia en la entrada es lo suficientemente grande como para generar armónicos en la señal de salida, se dice que es dispositivo opera en modo no lineal.

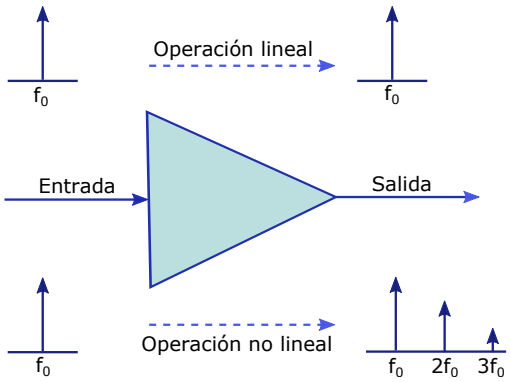


Figura 31. Comportamiento lineal y no lineal de un amplificador.

El modo lineal de operación se modela a partir de mediciones en parámetros de dispersión. Sin embargo, para el modo no lineal, estos parámetros son inadecuados para describir el comportamiento del dispositivo, por lo que se usan modelos en gran señal que puedan describir el comportamiento del dispositivo activo. Teniendo seleccionado el dispositivo se debe caracterizar y obtener su comportamiento en diferentes estímulos, como puntos de polarización, potencia de entrada y frecuencias.

3.3. Métodos de diseño de amplificadores

Para diseñar un amplificador de potencia se han establecido técnicas de diseño, las cuales se eligen en función de los sistemas de medición disponibles, los modelos matemáticos y programas de simulación de dispositivos en radiofrecuencias. Comúnmente, se tienen dos categorías. La primera categoría es con la ayuda de herramientas de diseño asistido por computadoras (CAD), el cual predice el comportamiento del amplificador a partir de los modelos no lineales de los dispositivos activos. El segundo método se basa en mediciones en gran señal y carga variable (Load-Pull), donde el dispositivo es medio a partir de parámetros de diseño, como la potencia de salida, la ganancia y la frecuencia.

3.3.1. Método de diseño basado en CAD

Este método utiliza un modelo basado en ecuaciones o un circuito equivalente para un dispositivo especificado, además, se identifica el procedimiento de extracción del modelo. Posteriormente, se caracteriza experimentalmente el dispositivo utilizando técnicas de medición en pequeña o gran señal, o mediciones vectoriales en gran señal

(Verspecht y Van Esch, 1998) con el fin de obtener los datos de medición necesarios para la extracción del modelo.

Siguiendo el procedimiento de extracción seleccionado, se obtienen los elementos del circuito equivalente que modelan el dispositivo y se implementa en un entorno CAD (Qi *et al.*, 2006). Como siguiente paso, se prueba la precisión y confiabilidad del modelo, para lo cual, generalmente se necesita un proceso iterativo. Se puede confiar en el modelo una vez que se logre la precisión requerida y el desempeño deseado.

Se puede iniciar el diseño del amplificador usando herramientas CAD, mediante el modelo del dispositivo y se finaliza el diseño cuando se cumplen con las especificaciones establecidas en un inicio, además, se realiza una prueba de rendimiento del amplificador.

La ventaja de este método radica en el hecho de que los circuitos equivalentes y sistemas no lineales se pueden construir a partir de modelos utilizando herramientas de CAD. Estas herramientas de CAD ayudan a los diseñadores a abordar problemas de diseño complejos cuando se está en la etapa de prueba. Por ejemplo, usando algoritmos de simulación no lineal, como el balance armónico, se pueden diseñar los circuitos necesarios alrededor del modelo no lineal y probar el rendimiento general del sistema antes de la fabricación del prototipo, ahorrando así gastos costosos.

Además, las herramientas CAD también brindan una opción rápida, fácil y económica para regresar y reiniciar el diseño, si se detecta una gran falla durante la simulación. El uso de herramientas CAD en las etapas de diseño y prueba, aumentan significativamente las posibilidades de obtener un diseño satisfactorio del amplificador. Los modelos de los dispositivos se pueden obtener a partir de las siguientes modelos:

1. Modelo físico: Usando las características físicas del dispositivo.
2. Modelo basado en mediciones: Basándose en tablas o mediciones de voltaje, frecuencia y parámetros de dispersión realizadas al dispositivo.
3. Modelo empírico: Obteniendo el modelo del circuito equivalente del dispositivo a partir de mediciones y simulación de los datos del dispositivo.

3.3.2. Método de diseño basado en mediciones

En este método, el dispositivo seleccionado es caracterizado en primera instancia con el fin de obtener los parámetros claves del diseño del dispositivo, parámetros como la carga óptima, ganancia, eficiencia y los contornos de Load-Pull.

En esta técnica, los datos medidos constituyen la base principal del diseño; además, los datos se utilizan para construir prototipos del amplificador junto con las redes de adaptación y la polarización del dispositivo. El proceso de diseño finaliza una vez que el amplificador diseñado satisface las especificaciones de diseño. La principal ventaja de este enfoque es el tiempo que se ahorra al descartar el lento desarrollo del modelado de dispositivos.

Este tipo de método de diseño se basa en la precisión que posee el sistema de medición cuando se generan los datos. En un inicio esta técnica era arriesgada, pero con la aparición de sistemas de medición en gran señal altamente precisos, se ha mejorado enormemente la eficacia del método (Lekey *et al.*, 1995) (Benedikt *et al.*, 2000) (Barataud *et al.*, 1998).

Estos sistemas de medición permiten captar características clave de los transistores con una precisión mejorada cuando el dispositivo bajo prueba se maneja en condiciones de trabajo realistas. Por ejemplo, los sistemas de medición de formas de onda en gran señal tienen la capacidad de monitorear, controlar y alterar las formas de onda de corriente y voltaje en los puertos del dispositivo, a fin de recopilar los datos de medición necesarios para el diseño de amplificadores de potencia de alta eficiencia.

3.4. Load-Pull

Al caracterizar los dispositivos en microondas se toma en cuenta las condiciones de funcionamiento del dispositivo, por ejemplo, en condiciones lineales, se utilizan parámetros de dispersión (parámetro S), u otros parámetros de medida y con ellos se puede tener una buena representación del comportamiento del dispositivo.

Pero en condiciones de gran señal, estos parámetros ya no son tan eficientes, puesto que se tienen fenómenos no lineales en el dispositivo activo, lo cual genera que se

tenga distorcion armónica, intermodulación, etc. Además, el rendimiento y funcionamiento del dispositivo depende del punto de polarización, de la potencia de entrada y de la frecuencia, etc. Por lo que se necesitan técnicas que puedan representar el comportamiento del dispositivo cuando se tiene estos efectos.

Una de las técnicas más utilizas es el sistema de Load-Pull, el cual consiste en variar la impedancia presentada a la salida de un transistor, a la cual se le mide la potencia de salida y se denomina impedancia óptima a la que el transistor entregue la máxima potencia.

En la figura 32 se muestra el diagrama esquemático de un sistema de Load-Pull, el cual consiste en un DUT (dispositivo bajo prueba), el cual se alimenta con una señal de RF y a la salida del sistema se presenta una impedancia variable seguida de un medidor de potencia (Hashmi *et al.*, 2011).

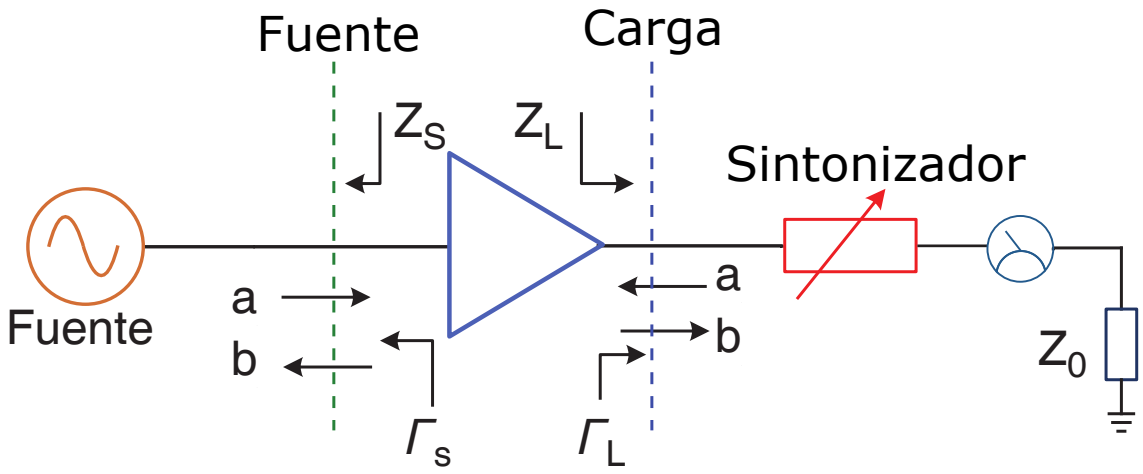


Figura 32. Esquema del sistema de Load-Pull.

Como en todas las mediciones o experimentos, se debe cambiar sólo un estimulo para poder extraer información útil. Todos los demás parámetros o condiciones de prueba deben permanecer controlados y constantes. En este caso el punto de polarización, la potencia de entrada y la frecuencia permanecen constantes, mientras que la carga se varia en un intervalo definido.

Al variar la impedancia se puede abarcar gran parte de la carta de Smith y obteniendo las mediciones de potencia se describe el comportamiento del DUT. Posteriormente, las mediciones son representadas en la carta de Smith, como curvas de nivel o contornos de potencia constante, los contornos se distribuyen de tal manera que en el

centro de ellos se ubica la potencia máxima, localizando así la impedancia óptima del transistor. En la figura 33 se muestran ejemplos de contornos de potencia constante 33(a), y eficiencia de potencia agregada (Power Edded Efficiency), la cual se define como la relación que existe entre la señal de potencia de salida y la señal de potencia de entrada 33(b) (Grebennikov *et al.*, 2012).

Cuando el dispositivo opera en “modo lineal” (clase A), los contornos isométricos de ganancia o potencia son círculos alrededor de la impedancia óptima, correspondientes a la impedancia del dispositivo (círculos de ganancia que se pueden calcular usando parámetros S) (Grebennikov, 2019).

Cuando el dispositivo opera en “modo no lineal” (clase AB, B, C, etc.), los contornos ya no son cercanos a círculos perfectos, ahora se parecen a óvalos imperfectos. En este caso, el control de las impedancias armónicas es crucial porque ahora se convierten en condiciones de prueba adicionales. La variación de la carga de un dispositivo que funciona en modo no lineal sin el control de las impedancias armónicas puede producir resultados falsos, y no se obtendría la impedancia óptima del dispositivo.

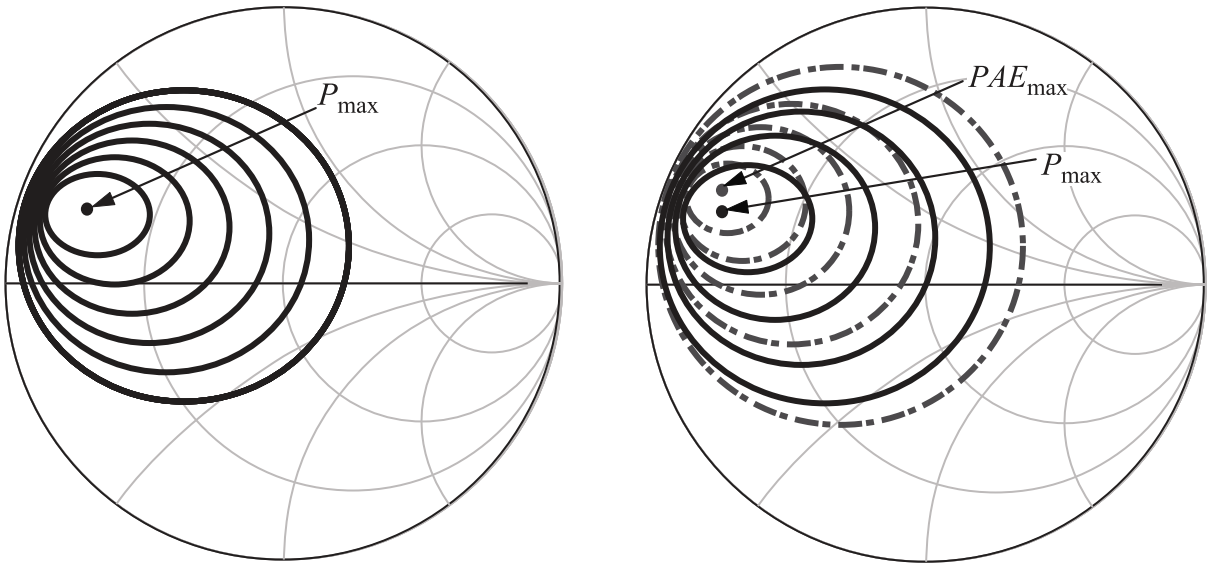


Figura 33. Contornos constantes de potencia y eficiencia obtenidos con el sistema de Load-Pull.

3.4.1. Load-Pull armónico

Los efectos de las frecuencias armónicas en la carga afectan significativamente el rendimiento del dispositivo activo. En principio, durante la caracterización de los transistores, la potencia armónica generada por el dispositivo activo debe reflejarse completamente con una fase determinada para obtener la mejor eficiencia posible.

En un escenario ideal, toda la potencia armónica puede reflejarse; sin embargo, no es posible en los sistemas prácticos de Load-Pull, debido a las pérdidas entre el sintonizador y el dispositivo. Durante la caracterización de dispositivos activos, es una práctica común variar la fase y magnitud de los coeficientes de reflexión armónica, manteniendo constante el coeficiente de reflexión de la fundamental, para obtener una eficiencia óptima.

El Load-Pull armónico es el método de medición en el cual se controlan las impedancias presentadas al DUT en las frecuencias armónicas $2f_0$, $3f_0$ de la frecuencia fundamental f_0. Para hacer este sistema, se necesita un dispositivo de prueba con cargas armónicas incorporadas, como resonadores, stub en paralelo de $\lambda/4$ (también llamados trampas armónicas, porque son capaces de detener la propagación de la energía armónica y reflejarla de nuevo en el DUT) o sintonizadores de frecuencia armónica (Grebennikov, 2019).

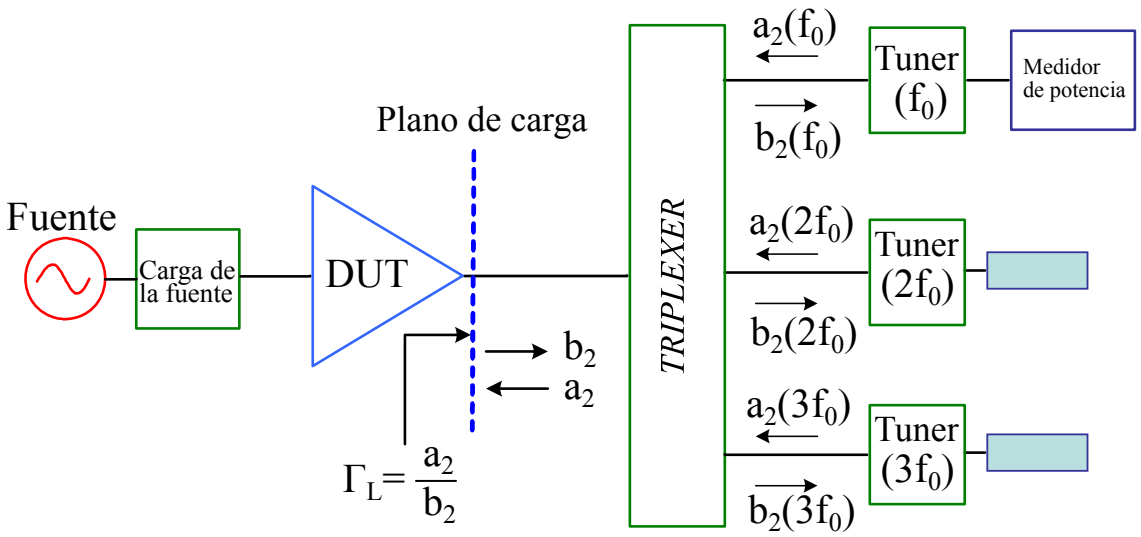


Figura 34. Esquema del sistema de Load-Pull armónico.

En la figura 34 (Ghannouchi y Hashmi, 2012), se muestra el sistema del Load-Pull armónico, en esta configuración se permite controlar las frecuencias armónicas $2f_0$ y $3f_0$. Se observa que se utiliza un triplexor para controlar la frecuencia fundamental y las frecuencias armónicas. El triplexor que actúa como un filtro para las componentes armónicas, separa los componentes armónicos de la salida generada por el DUT.

La ventaja de este sistema es que los coeficientes de reflexión en las diferentes frecuencias armónicas, se pueden configurar de forma independiente, es decir, los coeficientes de reflexión armónicos son independientes entre sí. Por lo tanto, este sistema proporciona un control total de la magnitud y fase de las tres frecuencias armónicas, f_0, $2f_0$ y $3f_0$. El inconveniente de este sistema es la sintonización limitada en los armónicos debido a las pérdidas del triplexor.

3.5. Selección del punto de polarización

El punto de polarización se define como el nivel de voltaje y corriente con el cual se alimenta un dispositivo activo. En el caso de transistores HEMT, se tienen dos voltajes de alimentación que controlan su comportamiento. Se tiene un voltaje positivo aplicado entre el drenador y la fuente V_{ds} y un voltaje negativo aplicado entre la compuerta y la fuente V_{gs}. Dependiente del nivel de estos voltajes, el transistor puede operar en el régimen lineal o no lineal.

La selección del punto de polarización en el dispositivo activo es un punto crítico en el diseño del amplificador de potencia, ya que se deben generar las componentes armónicas deseadas para las formas de onda de voltaje y corriente, manteniendo la relación de fase entre ellas. En el caso del amplificador clase F, se debe poner especial cuidado en la forma de onda de la corriente, ya que esta debe truncarse y seguir manteniendo las características deseadas de onda sinusoidal rectificada, es por ello que se debe elegir un buen punto de polarización que pueda cumplir dicho requisito.

Si el dispositivo activo conduce sólo en la mitad del ciclo de la onda se puede obtener la forma de onda de corriente deseada; es por ello que se debe seleccionar un punto de polarización que se encuentre entre las clases AB, B y C, ya que, en ellas, el dispositivo sólo conduce en una región de la onda.

La selección del punto de polarización se puede elegir de las curvas I-V del transistor, ya que muestran el comportamiento de la corriente I_{ds} en función de diferentes valores de los voltajes V_{ds} y V_{gs}. Por ejemplo, si se selecciona un punto de polarización muy cercano al clase C, se tiene una degradación en el rendimiento de la onda ya sea de voltaje o corriente, según sea el amplificador a diseñar, lo que se traduce a no alcanzar una alta eficiencia en la máxima potencia de salida. Por otro lado, si se tiene una polarización clase B baja, se puede obtener una forma de onda cuadrática ya sea de voltaje o corriente, en la cual también se tiene una degradación similar en la potencia.

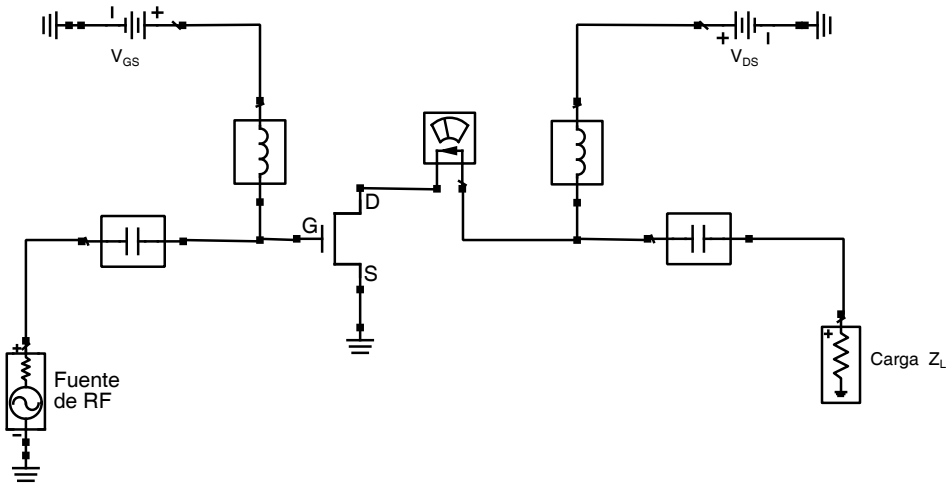


Figura 35. Esquema de simulación de un transistor GaAs HEMT para obtener sus curvas I-V con una impedancia de carga.

Por ejemplo, si se polariza un transistor HEMT, con un voltaje V_{gs} y V_{ds}, como en el diagrama esquemático de la figura 35, se pueden obtener las curvas I-V del transistor, las cuales son mostradas en la figura 36. Con estos resultados se puede analizar el comportamiento de las formas de onda para diferentes puntos de polarización.

El dispositivo es simulado usando el modelo no lineal de Angelov y haciendo un barrido para diferentes valores del voltaje V_{gs} y V_{ds}, se obtiene las curvas I-V mostradas en la figura 36. En ellas se observa que, la máxima corriente en el dispositivo es de $I_{max} \approx 2.6\,A$, mientras que el voltaje de rodilla es de $V_k \approx 8\,V$.

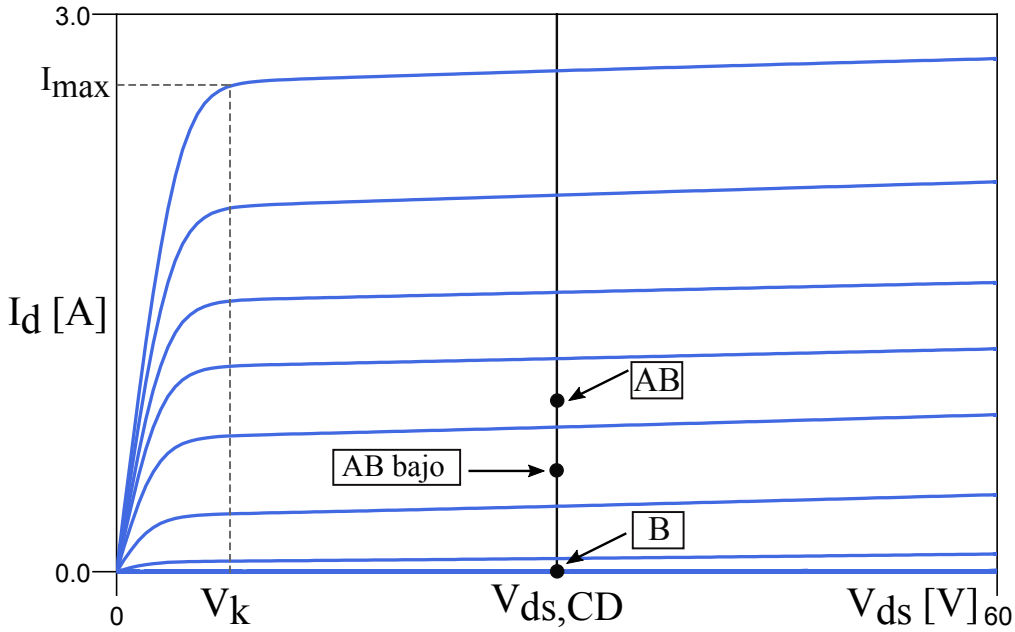


Figura 36. Curvas I-V del transistor con diferentes puntos de polarización.

A partir de estas curvas I-V, se pueden calcular la impedancia óptima del transistor y seleccionando diferentes puntos de polarización, se pueden obtener diferentes formas de onda de voltaje y corriente, observando así, la variación de estas formas de onda para los diferentes niveles de voltaje.

Por ejemplo, en la figura 37, se muestran tres líneas de carga dinámicas para diferentes puntos de polarización ($A = -3.5\ V_{gs}, B = -1.5\ V_{gs}, C = -2.5\ V_{gs}$), se observa en ellas que, cuando se tiene un punto de polarización cercano al clase B (curva *C*), se alcanza la corriente máxima, por lo que se tiene un valor de eficiencia alto, además se tiene una buena forma de onda de corriente y voltaje. Si se polariza como un clase AB (curva *B*), no se alcanza la corriente máxima y la eficiencia disminuye, modificando las formas de onda de voltaje y corriente, lo mismo ocurre cuando se tiene una polarización en un clase B bajo o muy cercana al clase C (curva *A*), se tiene una corriente más baja y la eficiencia disminuye aún más, además se observan los efectos de los armónicos en las formas de onda, distorsionándolas y no obteniendo las formas de onda deseadas.

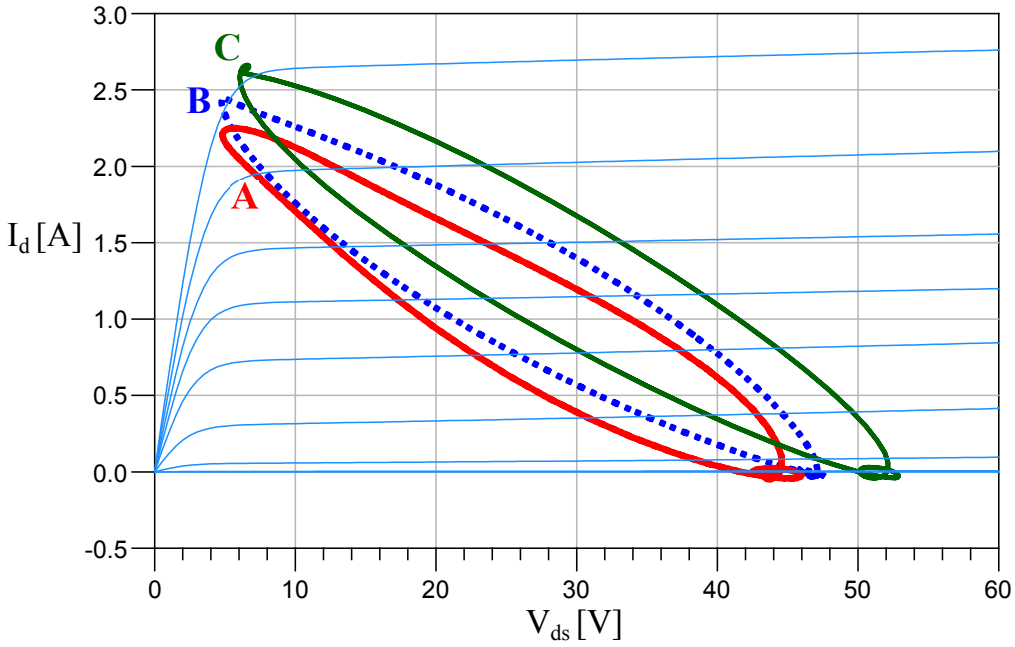


Figura 37. Líneas de carga correspondientes a tres puntos de polarización.

Viendo detalladamente las formas de onda de voltaje y corriente en el tiempo (figura 38), se observa que, conforme el voltaje V_{gs} aumenta; la forma de onda del voltaje es más cuadrada y si disminuye, la forma de onda presenta más efectos del tercer armónico. Lo que se traduce en una disminución en la eficiencia. Mientras que en la forma de onda de la corriente deja de ser una onda sinusoidal rectificada y se observan los efectos armónicos en la onda.

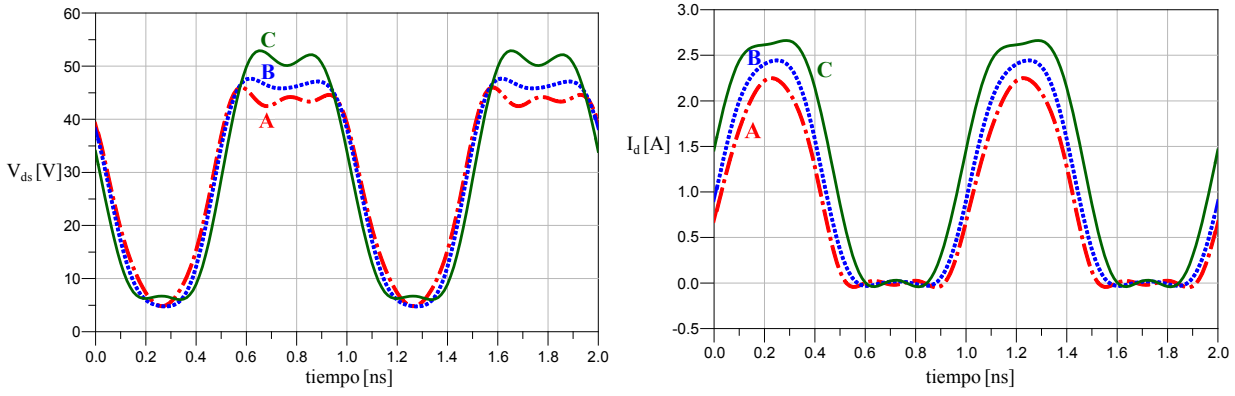


Figura 38. Formas de onda de (a) voltaje y (b) corriente para diferentes puntos de polarización.

3.6. Línea de carga

Cuando se diseña un amplificador de potencia, muchas veces las características del rendimiento del amplificador son obtenidas de la línea de carga, ya que ésta, identifica las capacidades de los dispositivos para obtener la máxima potencia de salida. La línea de carga representa la trayectoria de todos los valores instantáneos de corriente (I_{ds}) y voltaje (V_{ds}) de un dispositivo cuando opera bajo una carga específica y en un punto de polarización dado.

En la figura 39, se muestra la representación de las curvas I-V de un dispositivo FET; en ella se muestran las limitaciones de voltaje y corriente del dispositivo. Para la corriente, la saturación se encuentra relacionada con la conducción directa de la unión de entrada (a) y la región de corte (b). De igual manera, el voltaje se encuentra entre la región óhmica y la región de ruptura.

Estas restricciones del voltaje y la corriente, plantean los límites en los cuales puede operar el dispositivo activo, respecto a sus características físicas y a su capacidad de generar energía a la salida del mismo.

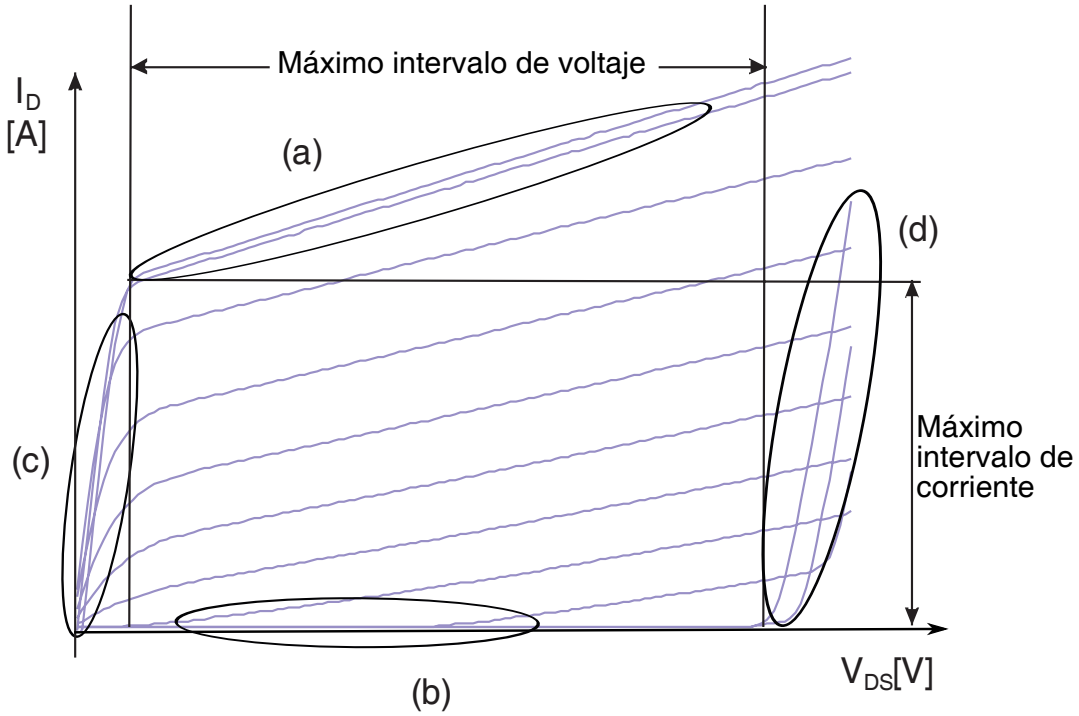


Figura 39. Ejemplo de curvas I-V de un transistor FET y las diferentes regiones formadas.

Sabiendo que el amplificador de potencia es un dispositivo no lineal, cuyo diseño es

más complejo si se compara con amplificadores de pequeña señal (lineales), como los amplificadores de ganancia o bajo ruido, para los cuales se tienen técnicas ya establecidas. En ellos se selecciona el dispositivo activo junto con un punto de polarización y a partir de sus parámetros de dispersión, las especificaciones de las redes de entrada y salida y dependiendo de las especificaciones del amplificador, se puede tener un buen diseño.

Sin embargo, para los amplificadores de potencia los parámetros ya no son útiles porque operan en modo saturado y la no linealidad del dispositivo genera desafíos para el diseño del amplificador.

Se pueden usar, por ejemplo, modelos o representaciones del dispositivo para hacer el análisis y el diseño del amplificador de potencia. Una forma de analizar los resultados obtenidos con el amplificador de potencia, es mediante la línea de carga, por ejemplo, en la figura 40, se muestra una línea típica de un amplificador; la cual se define como la trayectoria de todas las combinaciones de los valores de (I_{ds}, V_{ds}) del dispositivo en las condiciones de funcionamiento específicas del dispositivo para los puntos de reposo (I_{DD}, V_{DD}) y una impedancia de carga Z_L.

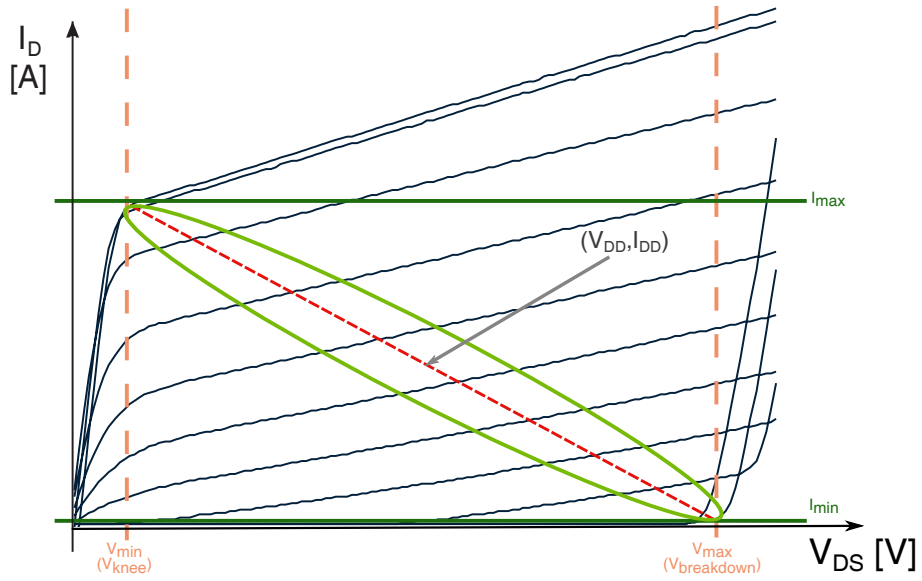


Figura 40. Línea de carga típica del amplificador (línea discontinua: carga resistiva, elipse linea continua: carga compleja).

Para los valores reales de Z_L, la ecuación de la línea de carga se representa como una línea recta; mientras que para un Z_L complejo, la ecuación de la línea se convierte en una ecuación que describe una elipse rotada y desplazada. En teoría, V_{ds} podría tener cualquier valor y producir cualquier valor de I_{ds}. Pero, en la práctica, éste no es el caso, ya que la línea de carga está regulada por las características de CD y las curvas I-V del dispositivo, como se observa en la figura 40.

Se observa que la trayectoria de la línea está limitada por el voltaje de rodilla (V_{min} o V_{knee}), el voltaje de ruptura (V_{max} o $V_{breakdown}$), la corriente máxima del dispositivo (I_{max}) y la corriente cero (V_{min}).

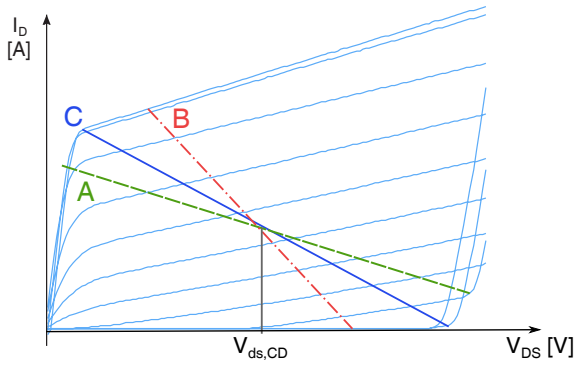


Figura 41. Características del dispositivo activo con líneas de carga (A) adaptación conjugada, (B) voltaje limitado y (C) carga óptima.

Si se modifican las condiciones de impedancia óptima y de operación del dispositivo se modifica la línea de carga. En la figura 41 (Colantonio *et al.*, 2009), se observa el cambio que sufre la línea de carga. La línea *A* muestra la condición de operación de dispositivo en gran señal produce que la corriente se reduzca, produciendo a su vez, una compensación en la potencia de salida del dispositivo (Voltaje limitado).

Por otro lado, si se selecciona la carga externa para aprovechar la oscilación de corriente máxima, como la curva *B*, se produce una oscilación de voltaje (corriente limitada), lo que hace que el dispositivo entre en compresión. La situación óptima, se tiene cuando se alcanza la máxima corriente y voltaje, representado en la curva *C*, también referida como *condición de línea de carga adaptada* o *condición de potencia máxima*.

La línea de carga se considera una herramienta muy eficaz, ya que puede proporcionar información sobre la impedancia de carga (real o compleja) con sólo una inspección visual. Sin embargo, si un transistor de RF se carga con una impedancia de 50 Ω sin un circuito de adaptación, la línea de carga es una elipse en lugar de una línea recta. Lo cual se debe a la presencia de la capacitancia de salida intrínseca del

dispositivo que se combina con la impedancia real de 50 Ω para formar una carga compleja. Además, las trayectorias de la línea de carga también ayudan en el diseño de un circuito de adaptación óptimo al determinar la condición cuando la capacitancia de salida del dispositivo es cancelada por el circuito de adaptación, es decir, la situación en la que el dispositivo ve sólo una impedancia de carga real en sus terminales.

3.7. Selección del dispositivo activo

En el diseño de un amplificador de potencia, la parte más importante a considerar, es la selección del dispositivo activo. Este dispositivo es el encargado de convertir la señal de CD en RF, y darle al amplificador de potencia las características de diseño especificadas. Es por ello, que se debe seleccionar un dispositivo que cumpla con dichas características y se adapte a la aplicación para la que se diseña el amplificador.

Como se trabaja con grandes señales de RF, se necesitan dispositivos que sean capaces de operar en estas frecuencias, además de poseer altos voltajes de ruptura y de transporte electrónico, así como alta eficiencia y gran estabilidad química.

En los últimos años, el mercado de los dispositivos semiconductores ha tenido un gran desarrollo, creando una gran variedad de dispositivos basados en tecnología como arseniuro de galio (GaAs), silicio (Si) y fosfuro de indio (InP), sólo que los dispositivos poseen una banda prohibida estrecha por lo que presentan grandes limitantes para trabajar con altas potencias o altas temperaturas. Para aplicaciones en potencia, se prefieren los semiconductores de banda prohibida ancha, lo cual se traduce en una alta tensión de ruptura y gran estabilidad térmica.

Debido a sus propiedades eléctricas, el grupo III-nitruro, compuesto por GaN, AlN, InN, sus aleaciones (como AlGaN o InGaN) y sus heteroestructuras (principalmente AlGaN/GaN y InGaN/GaN), han sido el punto clave en muchas investigaciones, puesto que prometen una nueva era en los dispositivos electrónicos y optoelectrónicos. Sus características físicas, tales como alta velocidad de saturación, alto voltaje de ruptura, alta conductividad térmica, estabilidad química, estabilidad mecánica y excelentes índices de resistencia a la radiación, hacen de los materiales semiconductores de la familia del nitruro, la mejor elección para la fabricación de dispositivos electrónicos que necesiten operar a altas temperaturas, altas frecuencias y altas densidades de

Tabla 1. Propiedades de los semiconductores

Propiedades	Si	Ge	GaAs	GaN	4H-SiC	InP
Movilidad de electrones ($cm^2V^{-1}\cdot s^{-1}$)	1500	3900	8500	1000	900	5400
Movilidad de huecos ($cm^2V^{-1}\cdot s^{-1}$)	450	1900	400	350	120	200
Banda Prohibida (eV)	1.12	0.66	1.42	3.2	3.23	1.35
Avalancha de campo ($10^5V/cm$)	3.8	2.3	4.2	50	35	5.0
Velocidad de saturación ($10^7cm/s$)	0.7	0.6	2.0	1.8	0.8	2.0
Saturación de campo ($10^3V/cm$)	8		3	15	25	25
Conductividad térmica a 25C($W/cm\cdot C$)	1.4	0.6	0.45	1.7	4.9	0.68
Constante Dieléctrica	11.9		12.9	14	10	8
Resistencia del substrato (Ωcm)			>1000	>1000	1-20	>1000
Transistores			MESFET HEMT HBT P-HEMT	MESFET HEMT	MESFET HEMT	MESFET HEMT HBT P-HEMT

potencia (Elhamri *et al.*, 2004).

Las principales propiedades del substrato que afectan el rendimiento del dispositivo, son reportados en la tabla 1 obtenida de (Colantonio *et al.*, 2009), estas propiedades están representados por la energía de la banda prohibida del material, el campo de saturación, la conductividad térmica, las propiedades de transporte de los electrones y los huecos, la velocidad de saturación de los electrones y la conductividad que afectan el comportamiento de las frecuencias de RF.

Conociendo las propiedades de diferentes substratos usados en la construcción de los transistores para aplicaciones de RF, se hablará de uno en especial, los transistores HEMT de nitruro de galio, comparando sus propiedades con los demás semiconductores (Tabla 1), se observa que poseen un alto voltaje de ruptura, lo que permite que se utilicen grandes voltajes en el drenador, conduciendo así, a una alta impedancia de salida, lo que conlleva a una adaptación más fácil usando redes de adaptación sencillas y de bajas perdidas (Pengelly *et al.*, 2012).

La alta velocidad de saturación conduce a densidades de corriente de saturación alta. A su vez, conduce a capacitancias más bajas en la salida del transistor. La capacitancia de salida baja y la resistencia del drenador-fuente hacen que los GaN HEMT sean adecuados para diseñar amplificadores en modo de conmutación.

3.7.1. Transistor HEMT

La estructura típica de este transistor es la mostrada en la figura 42 (Grebennikov, 2011b). Este transistor se fabrica sobre un substrato de Carburo de Silicio (SiC) o sobre un substrato de Silicio (Si), en este substrato se hacen crecer películas delgadas de GaN y AlGaN para formar la heteroestuctura AlGaN/GaN que dará origen al efecto del transistor. Al igual que los transistores de efecto de campo, los HEMT de AlGaN/GaN constan de dos contactos óhmicos, que forman los electrodos de la fuente y drenador, y un contacto rectificarte que hará las funciones de compuerta. Para formar los contactos óhmicos se utilizan aleaciones de Ti/Al/Ni/Au y para formar la compuerta se utiliza Ni/Au.

La fabricación del dispositivo se termina depositando una película delgada de nitruro de silicio. Esta película sirve para pasivar la superficie y eliminar los problemas de dispersión en baja frecuencia que se observa cuando se miden las curvas I-V en CD y en modo pulsado.

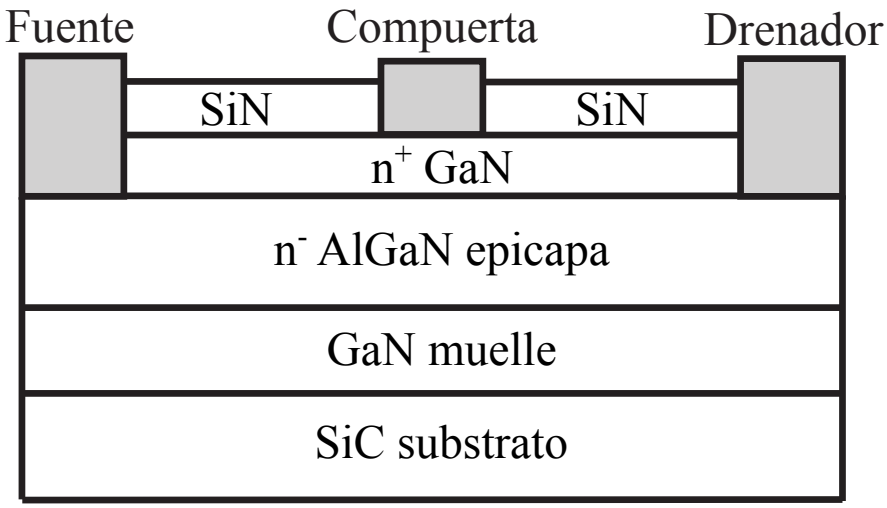


Figura 42. Estructura de un AlGaN/GaN HEMT.

La heterounión formada (por ejemplo, por AlGaN / GaN en la figura 43) da como resultado una fuerte caída en el borde de la banda de conducción, formando un pozo de potencial. Una heterounión está formada por la unión de dos semiconductores con diferente banda energética. Al juntar los dos semiconductores, las bandas de energía se modifican y todos los electrones del semiconductor de la banda energética más alta caen dentro del pozo cuántico al ser atraídos por el campo eléctrico generado en la

unión. El voltaje suministrado en la compuerta modifica la pendiente de la banda de conducción, lo que, modifica el tamaño del pozo y su capacidad de contener electrones, cuando dicha pendiente es igual a cero, los electrones tienen la energía suficiente para escapar del pozo cuántico y la corriente desaparece. El voltaje suministrado entre el drenador y la fuente permite mover los electrones a lo largo del pozo.

Una de las ventajas de los transistores HEMT, es que el pozo cuántico se forma en el transistor intrínseco, es decir, no hay huecos o electrones libres que pudieran chocar con los electrones introducidos en el pozo, por lo que se tiene una mayor movilidad electrónica. La cantidad de electrones dentro del pozo cuántico es mayor que en un MESFET, puesto que los electrones se concentran en una zona del semiconductor sin electrones libres o huecos.

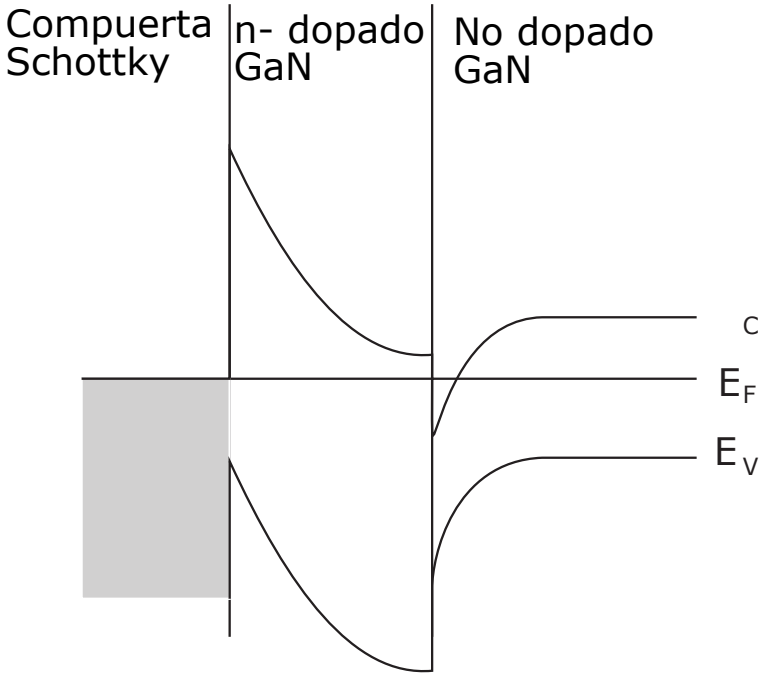


Figura 43. Diagrama de bandas del AlGaAs/GaAs HEMT

Dado que los dispositivos GaN se realizan en diferentes substratos (por ejemplo silicio) o aleaciones de semiconductores (SiC), la conductividad del dispositivo depende generalmente del substrato utilizado. La tecnología desarrollada hasta la fecha para transistores HEMT ha dado dispositivos de alta potencia y alto voltaje que pueden operar hasta frecuencias de 10 *GHz* (Sheppard *et al.*, 2000), aplicaciones en la banda X (Chu *et al.*, 2008), o dispositivos que operan hasta 40 *GHz* (Medjdoub *et al.*, 2012) (Ghosh *et al.*, 2016), haciéndolos interesantes en el desarrollo de sistemas de RF.

3.8. Modelo no lineal del dispositivo activo

Cuando se utiliza el método de diseño asistido por computadora de un amplificador de potencia, se recurre al uso de softwares de radio frecuencias, los cuales usan modelos para describir el comportamiento de los diferentes dispositivos usados en RF y que conforman el amplificador de potencia, en especial se pone mucho interés en el modelo del dispositivo activo, puesto que, obteniendo una respuesta muy cercana a la del dispositivo físico, se pueden tener mejores resultados cuando se diseña y simula el amplificador de potencia.

Diseñar y simular dispositivos en RF usando softwares y en especial modelos, ayuda a obtener una respuesta más cercana a la deseada, reducir el tiempo de diseño, corregir errores, optimizar resultados y minimizar costos.

Una forma de representar el dispositivo activo, es mediante un circuito eléctrico equivalente, este circuito se conforma de elementos concentrados (resistencias, capacitores, inductores) presentados en la estructura física del dispositivo activo y elementos no lineales que modelan las fuentes de corriente y capacitancias intrínsecas. El circuito equivalente, representa el comportamiento del transistor en pequeña y gran señal. Es importante ya que, teniendo dicho comportamiento se puede tener una mejor aproximación de la respuesta que se obtendría cuando el dispositivo es usado en el análisis y diseño de un amplificador de potencia.

Con dicho modelo se pueden realizar diversas pruebas, con el fin de obtener un panorama más amplio de las características y limitaciones del dispositivo, ayudando así, a tomar una mejor decisión a la hora del diseño del amplificador, algo que no se podría realizar si se trabajara con el dispositivo real.

El circuito equivalente del dispositivo activo se puede modelar a partir de diversos modelos no lineales encontrados en la literatura, por ejemplo, el modelo no lineal de Curtis, Curtis Cuadrado (Curtice, 1980), Materka (Cappy, 1988), Statz (Statz, 1987), siendo de los más estudiados el modelo de Angelov (Angelov *et al.*, 1999).

3.8.1. Circuito equivalente

Un amplificador de potencia está formado por un transistor conectado a su entrada y a su salida por redes de adaptación. En el diseño asistido por computadora de amplificadores de potencia, se requiere representar el funcionamiento estático y dinámico del transistor por medio de un modelo no-lineal del tipo circuito eléctrico equivalente.

El modelo no-lineal está formado por la fuente de corriente $I_{ds}(V_{gs}, V_{ds})$ y reactancias no-lineales: Capacitancia de compuerta-fuente $C_{gs}(V_{gs}, V_{ds})$, Capacitancia de drenador-fuente $C_{ds}(V_{gs}, V_{ds})$ y Capacitancia de compuerta-drenador $C_{gd}(V_{gs}, V_{ds})$. Para desarrollar el modelo no-lineal se utilizan mediciones de corriente-voltaje en modo pulsado y mediciones de parámetros de dispersión (parámetros S) en diferentes puntos de polarización. Para representar el comportamiento no-lineal del transistor se utilizan expresiones analíticas y semi-empíricas, para obtener una buena aproximación de $I_{ds}(V_{gs}, V_{ds})$, $C_{gs}(V_{gs}, V_{ds})$,$C_{gd}(V_{gs}, V_{ds})$ y $C_{ds}(V_{gs}, V_{ds})$.

En la teoría del modelado de dispositivos semiconductores existe una gran variedad de modelos del circuito equivalente para representar las diferentes tecnologías que más se usan en aplicaciones de RF.

El circuito mostrado en la figura 44, es una representación propuesta por Angelov (Angelov *et al.*, 1999), para transistores FET en pequeña señal y consta de dos partes; parte intrínseca (línea punteada roja) y parte extrínsecas (línea punteada azul).

La parte extrínseca está formada por los elementos parásitos del circuito equivalente, los cuales son: las resistencias (R_g, R_d, R_s), las inductancias (L_g, L_d, L_s) y las capacitancias (C_{pg}, C_{dp}), además que dichos elementos no dependen del voltaje de alimentación.

Mientras que la parte intrínseca está formada por las capacitancias $C_{gs}(V_{gs}, V_{ds})$, $C_{gd}(V_{gs}, V_{ds})$ y $C_{ds}(V_{gs}, V_{ds})$, la resistencia interna $R_i(V_{gs}, V_{ds})$, la conductancia de salida $g_{ds}(V_{gs}, V_{ds})$, la transconductancia $g_m(V_{gs}, V_{ds})$, y la constante de tiempo de transición $\tau(V_{gs}, V_{ds})$.

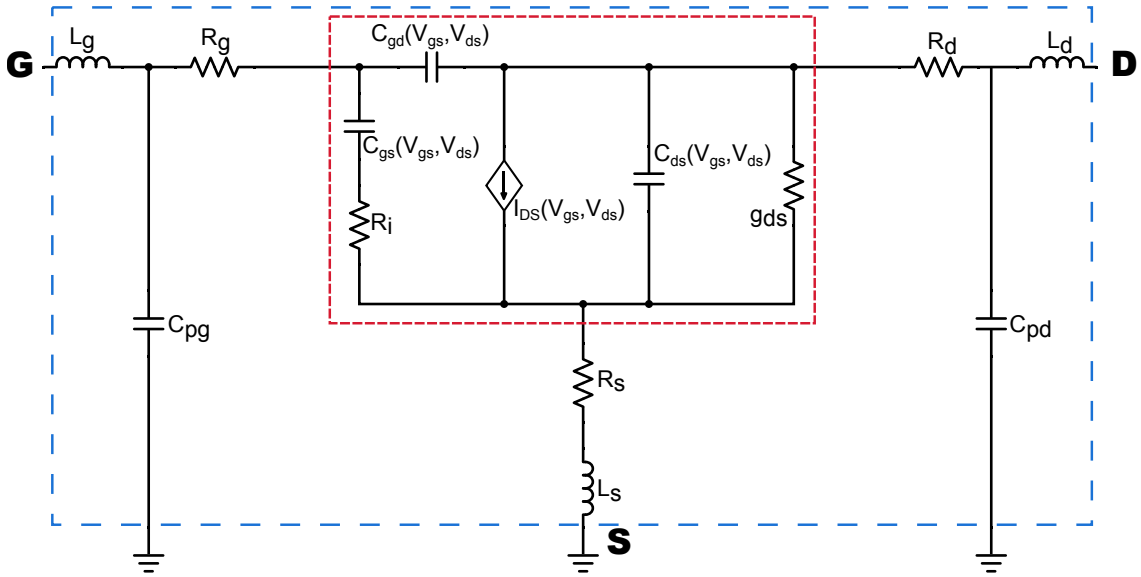


Figura 44. Circuito equivalente de un transistor FET en baja señal.

Este modelo se extrae de un dispositivo real y mediante mediciones en pequeña, gran señal o parámetros S se obtienen los valores de los elementos que conforman el circuito equivalente y se describen las ecuaciones que pueden representar la fuente de corriente del transistor.

La figura 44, muestra la representación del dispositivo activo en forma de circuito equivalente. Por otro lado, en la figura 45, se muestra el origen físico del circuito equivalente eléctrico del FET para un dispositivo MESFET o HEMT (Zarate-de Landa *et al.*, 2009).

En la figura 44, se observa que los únicos elementos que dependen de la alimentación, son los elementos intrínsecos. Sin embargo, para poder simular el modelo no lineal del circuito equivalente, es necesario obtener el valor de los elementos en diferentes puntos de polarización, para así poder obtener una expresión analítica que modele el comportamiento de los elementos intrínsecos.

Aunado a ellos, también se necesita conocer el valor de los elementos parásitos del dispositivo. Para obtener los elementos extrínsecos, se pueden usar técnicas de mediciones en frío del FET (Reynoso-Hernández *et al.*, 1996). Mediciones de parámetros S, para obtener las resistencias e inductancias parásitas, cuando se tiene un voltaje de compuerta $V_{gs} > V_{bi} > 0\ V$. Para obtener las capacitancias parásitas se realizan mediciones de parámetros S, bloqueando al transistor, es decir, cuando se tiene un voltaje

$V_{ds} = 0\ V$ y un voltaje $V_{gs} << V_T$ (Dambrine *et al.*, 1988). Donde V_T es el voltaje de oclusión.

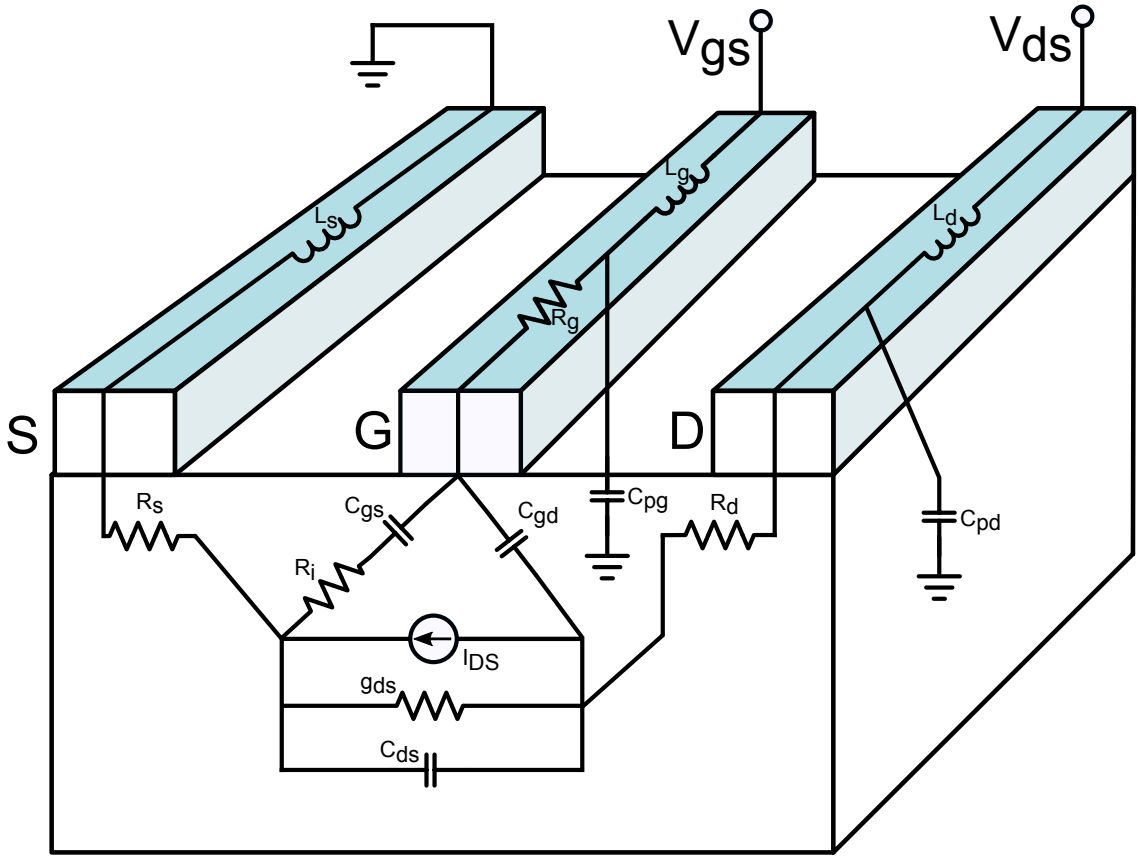


Figura 45. Representación física del circuito eléctrico equivalente para un dispositivo MESFET/HEMT.

Conociendo el valor de los elementos extrínsecos, se pueden obtener los elementos intrínsecos del circuito equivalente, para ello se usan técnicas de de-embedding, en las cuales, se eliminan los efectos de los elementos parásitos y se obtienen los elementos intrínsecos del circuito equivalente.

3.8.1.1. Modelado de la corriente $I_{ds}(V_{gs}, V_{ds})$

Analizando el circuito de la figura 44, se observa que los elementos que presentan no linealidades son: la fuente de corriente $I_{ds}(V_{gs}, V_{ds})$, las capacitancias $C_{gs}(V_{gs}, V_{ds})$, $C_{gd}(V_{gs}, V_{ds})$ y $C_{ds}(V_{gs}, V_{ds})$.

El modelado de la corriente $I_{ds}(V_{gs}, V_{ds})$, se obtiene a partir de una expresión analítica que depende de los voltajes de alimentación del transistor (V_{gs}, V_{ds}). Para esta

expresión se han desarrollado modelos que pueden representar adecuadamente el comportamiento de la corriente en un transistor.

Uno de los modelos más aceptado para los dispositivos tipo FET es el modelo de Chalmers (Angelov *et al.*, 1992)(Angelov *et al.*, 1996)(Angelov *et al.*, 1994). El modelo fue exitosamente aplicado para transistores de alta movilidad de electrones (HEMT), MESFET y también para MOSFET y una gran gama de dispositivos FET. Las funciones analíticas para aproximar los datos de $I_{ds}(V_{gs})$ son n-veces derivables y permiten aproximar la transconductancia (g_m) y la conductancia (g_d), así como sus derivadas.

La corriente $I_{ds}(V_{gs}, V_{ds})$ en el drenador está dada por la siguiente ecuación (Angelov *et al.*, 1992):

$$I_{ds} = I_{pk}\,(1 + \tanh(\psi))\tanh(\alpha V_{ds})(1 + \lambda V_{ds}) \tag{62a}$$

$$I_{ds} = I_{pk}\,(1 + \tanh(\psi))\tanh(\alpha V_{ds})e^{\lambda V_{ds}} \tag{62b}$$

Simplificando el modelo se obtiene

$$I_{ds}(V_{gs}, V_{ds}) = I_{pk}\,(1 + \tanh(\psi)) \cdot \tanh(\alpha \cdot V_{ds}) \cdot e^{\lambda V_{ds}} \tag{62c}$$

donde:

- I_{pk}, es la corriente I_{DS} a la cual se presenta la máxima transconductancia g_m.
- λ, es el parámetro de modulación del canal del transistor.
- α, es el parámetro que modela el voltaje de saturación.

Para obtener el valor de I_{pk}, se debe calcular la transconductancia g_m del FET, la cual esta definida como:

$$g_m = \left.\frac{\partial I_{ds}(V_{gs}, V_{ds})}{\partial V_{gs}}\right|_{V_{ds}=constante} \tag{63}$$

La ecuación (63), se debe realizar para todos los valores de V_{ds}. De esta forma se obtiene una familia de curvas de transconductancia, y de ellas, se elige la curva que presente una transconductancia mayor. En dicha curva se localiza el valor de $I_{ds}(V_{gs}, V_{ds})$ donde se presenta la máxima transconductancia, con lo que se obtiene le valor de I_{pk}.

El parámetro de modulación del canal λ, puede obtenerse haciendo un análisis en la región de conducción, la cual se obtiene cuando V_{ds} presenta valores mayores que el voltaje de rodilla; en esta región, las características I-V del transistor se pueden modelar como $I_{pk}(1+\tanh(\psi))(1+\lambda V_{ds})$, lo cual se debe, a que en esta región $\tanh(\alpha V_{ds}) \approx 1$.

Ayudándonos de la definición de la conductancia de salida G_{ds}, la cual se define de la siguiente manera:

$$g_{ds} = \left.\frac{\partial I_{ds}(V_{gs}, V_{ds})}{\partial V_{ds}}\right|_{V_{gs}=constante} \tag{64}$$

t tomando la curva cuando $V_{gs} = 0$, la expresión de g_{ds} del modelo de Angelov, se puede reescribir como:

$$g_{ds} = \lambda I_{pk}(1+\tanh(\psi)) \tag{65}$$

Resolviendo la ecuación anterior en función de λ, se puede obtener la siguiente expresión para obtener el parámetro de la modulación del canal:

$$\lambda = \frac{g_{ds}}{I_{pk}(1+\tanh(\psi))} \tag{66}$$

Para obtener el parámetro del voltaje de saturación α, se hace el análisis en la región óhmica del FET. En dicha región las curvas I-V del FET se modelan principalmente por la expresión $\tanh(\alpha V_{ds})$.

Observando la figura 46, se plantea una forma gráfica de obtener el valor de α. Usando un método heurístico, se elige un valor de V_{ds} muy cercano a la rodilla de la curva de corriente $V_{gs} = 0\ V$, representando en la figura 46, por el punto (V_{ds2}, I_{ds2}). En este punto de V_{ds}, $\tanh(\alpha V_{ds}) \approx 1$.

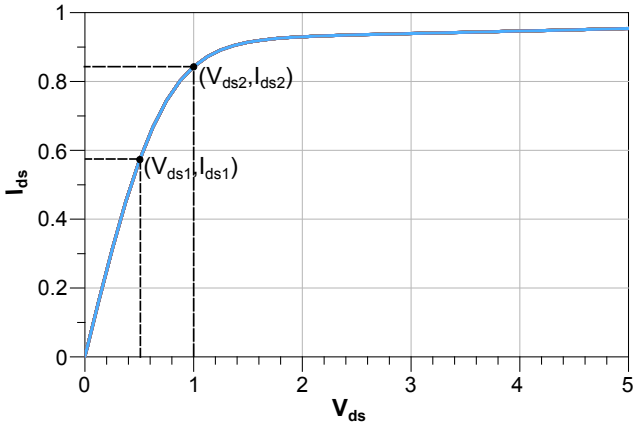


Figura 46. Representación gráfica del cálculo de α.

La idea es determinar el valor de α en el centro de la región óhmica, con lo que se escoge un valor de V_{ds} tal que la corriente a ese valor de V_{ds} sea aproximadamente el 50 % del valor de I_{ds2}, dicho punto

es representado por las coordenadas (V_{ds1}, I_{ds1}).

De esta manera, el valor inicial de α a la mitad de la región óhmica se calcula mediante la siguiente expresión:

$$\alpha = \frac{\tanh^{-1}\left(\frac{I_{ds1}}{I_{ds2}}\right)}{\frac{V_{ds1}}{V_{ds2}}} \tag{67}$$

Por lo general, para un valor ideal de $V_{ds2} = 1$, se cumple que $\tanh(\alpha V_{ds}) \approx 1$, por lo tanto, la ecuación 67, se puede reescribir como:

$$\alpha = \frac{\tanh^{-1}\left(\frac{I_{ds1}}{I_{ds2}}\right)}{V_{ds1}} \tag{68}$$

Una condición que las ecuaciones que modelan al dispositivo activo deben poseer, es ser n veces derivables y converger, si no cumple estas condiciones las ecuaciones no son contempladas para el modelado. La utilización de la tangente hiperbólica garantiza la condición de ser n-veces derivable.

El argumento de la función ψ se representa mediante una serie de potencia centrada en V_{pk} y con V_{gs} variable, por ejemplo, puede ser representada mediante la siguiente ecuación:

$$\psi = P_1(V_{gs} - V_{pk}) + P_2(V_{gs} - V_{pk})^2 + P_3(V_{gs} - V_{pk})^3 \cdots \tag{69}$$

donde:

- V_{pk}, es el voltaje V_{GS} en el cual se presenta la máxima transconductancia (g_m).
- P_1, P_2, P_3, son constantes de ajuste de la serie de potencia.

Para obtener el valor de V_{pk} se usa nuevamente la definición de la transconductancia g_m de la ecuación (63). Nuevamente, se elige la curva que presente la mayor transconductancia, y para este caso, se localiza el valor de V_{gs} con la máxima transconductancia, y dicho valor, sera V_{pk}.

Para el cálculo de las constantes P_1, P_2, P_3 se pueden usar diferentes métodos matemáticos. Se ha demostrado que con los primeros tres coeficientes de las $P'_n s$, se puede

tener una buena aproximación del modelo con respecto a los datos experimentales.

Uno de los métodos que se ha utilizado para la obtención de estas constantes, se describe a continuación:
Como primer punto se determina el valor de $\psi(V_{gs})|_{V_{ds}=constante}$. Con lo que se puede establecer que en la región de conducción ψ se comporta de la siguiente manera.

$$\psi(V_{gs}) \approx \tanh^{-1}\left(\frac{I_{ds}}{I_{pk}} - 1\right) \tag{70}$$

La ecuación 70, es real, puesto que en la región de saturación los términos $(1 + \lambda V_{ds})$ y $\tanh(\alpha V_{ds})$ se aproximan a uno.

Teniendo como condición que $\psi(V_{gs})$ debe ser real, se tiene que I_{pk} debe ser igual a $2I_{ds}$, si no se cumple, ψ se vuelve un número complejo.

A partir de esta definición se puede representar $\psi(V_{gs})$ como un polinomio de ajuste, mostrado a continuación:

$$\psi(V_{gs}) = a_0 + a_1 \cdot V_{gs} + a_2 \cdot V_{gs}^2 + a_3 \cdot V_{gs}^3 + \cdots + a_n \cdot V_{gs}^n \tag{71}$$

donde $a_0, a_1, a_2, a_3, \ldots, a_n$ son coeficientes de ajuste, los cuales pueden sen obtenidos mediante softwares de análisis matemáticos. DEsarrollando la ecuación 69, y suponiendo que $n = 3$, se pueden obtener los coeficientes de ajuste mediante un sistema de ecuaciones.

$$a_0 = -P_1 \cdot V_{pk} + P_2 \cdot V_{pk}^2 - P_3 \cdot V_{pk}^3 \tag{72}$$

$$a_1 = P_1 - 2 \cdot P_2 \cdot V_{pk} + 3 \cdot P_3 \cdot V_{pk}^3 \tag{73}$$

$$a_2 = P_2 - 3 \cdot P_3 \cdot V_{pk} \tag{74}$$

$$a_3 = P_3 \tag{75}$$

Resolviendo el sistema de ecuaciones y expresándolo en términos de P_1, P_2, P_3, se

obtiene:

$$P_3 = a_3 \tag{76}$$

$$P_2 = a_2 + 3 \cdot a_3 \cdot V_{pk} \tag{77}$$

$$P_1 = a_1 + 2 \cdot a_2 + 3 \cdot a_3 \cdot V_{pk}(2 + V_{pk}) \quad \text{ó} \tag{78}$$

$$P_1 = a_2 \cdot V_{pk} + 2 \cdot a_3 \cdot V_{pk}^2 - a_0 \cdot V_{pk}^{-1} \tag{79}$$

Algunos parámetros del modelo son dependientes de la polarización y se describen mediante las siguientes ecuaciones:

$$V_{pk}(V_{ds}) = V_{pk0} + (V_{pks} - V_{pk0}) \tanh(\alpha_s V_{ds}) \tag{80}$$

$$\alpha = \alpha_r + \alpha_s exp\left[V_{gs}/nKT\right] \tag{81a}$$

$$\alpha = \alpha_r + \alpha_1 \left[1 + \tanh(\psi)\right] \tag{81b}$$

$$P_{1m} = P_{1s}(1 + B_1/\cosh(B_2, V_{ds})), \qquad B_1 = P_{10}/P_{1s} \tag{82}$$

donde V_{pk0} y V_{pks}, son valores medidos del voltaje V_{pk} cuando se tiene un voltaje V_{ds} cerca de cero y cerca de la región de saturación respectivamente, y α puede ser definida por cualquiera de las dos ecuaciones, según sea el caso.

El coeficiente $P_{1s} = g_{ms}/I_{pk}$ conecta la corriente y la transconductancia en la región de saturación y $P_{1s0} = g_{m0}/I_{pk0}$ en voltajes pequeños del drenador. La ecuación 82 describe el cambio de ψ en los voltajes pequeños del drenador.

Si se tienen medidos los valores de la corriente y la transconductancia, la corriente generada por el modelo es correcta por definición. La corriente en el drenador I_{pk} debe satisfacer:

$$I_{pk} \geq 0.5 I_{max}/(1 + \lambda V_{ds})$$

donde I_{max} es la corriente máxima a través del dispositivo.

Los tres bloques de la ecuación de corriente I_{ds}, ecuación (62c), describen las tres

partes más importantes de la corriente del drenador. La primera parte describe la dependencia de la compuerta, la segunda la velocidad de saturación y la tercera describe el ensanchamiento del canal y la influencia del voltaje de ruptura en el voltaje del drenador (Angelov *et al.*, 1994).

3.8.1.2. Modelado de capacitancias $C_{gs}(V_{gs}, V_{ds})$, $C_{gd}(V_{gs}, V_{ds})$

Las capacitancias intrínsecas $C_{gs}(V_{gs}, V_{ds})$ y $C_{gd}(V_{gs}, V_{ds})$, son consideradas los elementos con mayor no linealidad en el circuito eléctrico equivalente, después de la fuente de corriente. Modelar correctamente las capacitancias asegurará que el modelo no lineal del transistor funcionará correctamente para diferentes estímulos de entrada.

Un punto clave en el transistor, es el concepto de conservación de energía, puesto que debe cumplirse que toda energía que entra, debe ser igual a la energía que sale.

En los transistores FET, la carga en el canal está distribuida a través de la longitud de la compuerta del transistor. Viendo el circuito equivalente mostrado en la figura 47, se observa que la carga total en la compuerta, debe ser la suma de las cargas en las terminales de compuerta-fuente y compuerta-drenador.

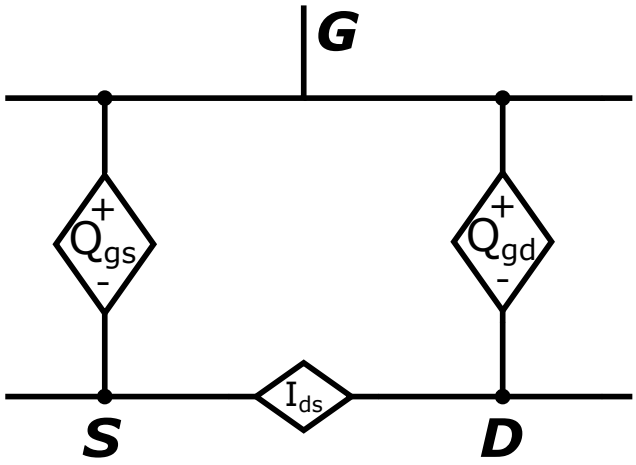


Figura 47. La carga total en la compuerta es la suma de las cargas en las terminales de compuerta-fuente Q_{gs} y compuerta-drenador Q_{gd}.

Además, el modelo de las capacitancias intrínsecas debe satisfacer el criterio de

conservación de energía, el cual establece lo siguiente:

$$Q_{gs} = Q_{gd} \tag{83}$$

$$Q_{gs} - Q_{gd} = 0 \tag{84}$$

$$\frac{\partial C_{gs}(V_{gs}, V_{ds})}{\partial V_{gd}} - \frac{\partial C_{gd}(V_{gs}, V_{ds})}{\partial V_{gs}} = 0 \tag{85}$$

Si la condición no se cumpliera, se estaría violando la física del dispositivo, lo cual generaría problemas de convergencia durante la simulación del modelo no lineal.

El modelo de Angelov (Angelov *et al.*, 1992), se basa en la dependencia de las capacitancias intrínsecas C_{gs} y C_{gd} de los voltajes V_{gs} y V_{ds}. Estableciendo una ecuación no lineal para cualquier capacitancia:

$$C_{si} = C_0 \cdot \tanh\left[V_{gi}\right] \cdot \tanh\left[V_{di}\right] \tag{86}$$

donde V_{gi} es el voltaje que existe a través de la terminal de la capacitancia y V_{di} es el voltaje de control. Por lo que las capacitancias intrínsecas en este modelo pueden ser expresadas de la siguiente forma:

$$C_{gs} = C_{gsp} + C_{gs0} \cdot \left(1 + \tanh\left[P_{10} + P_{11} \cdot V_{gs}\right]\right) \cdot \left(1 + \tanh\left[P_{20} + P_{21} \cdot V_{ds}\right]\right) \tag{87a}$$

$$C_{gd} = C_{gdp} + C_{gd0} \cdot \left(1 + \tanh\left[P_{30} + P_{31} \cdot V_{ds}\right]\right) \cdot \left(1 + \tanh\left[P_{40} + P_{41} \cdot V_{dg}\right]\right) \tag{87b}$$

$$\frac{\partial C_{gd}}{\partial V_{gs}} = \frac{\partial C_{gs}}{\partial V_{dg}} \tag{87c}$$

donde C_{gs0} y C_{gd0} son valores constantes de capacitancias medidas cuando el voltaje V_{ds} o V_{gs} es cero ($V_{gs} = V_{ds} = 0$) y C_{gsp} y C_{gdp} son valores constantes de capacitancias mediadas cuando el transistor se encuentra en “pinched-off”, y las P_{nm} son variables de ajuste.

La ecuación 87c representa la conservación de cargas que debe de cumplirse en el dispositivo. Dicha ecuación se utiliza para no tener problemas de convergencia en el balance armónico, por lo que se trabaja con las capacitancias calculadas.

Para obtener las corrientes de desplazamiento relacionadas con las cargas Q_{gs} y Q_{gd}, se parte de la integración de las capacitancias intrínsecas dependientes de los voltajes de control V_{gs} y V_{ds}. Por lo que, se obtiene lo siguiente (Angelov *et al.*, 1992):

$$\begin{aligned} Q_{gs} &= \int \left[C_{gs}(V_{gs}, V_{ds}) dV_{gs} \right] \\ &= C_{gsp} \cdot V_{gs} + C_{gs0} \cdot \left(V_{gs} + \frac{log\left[\cosh\left[P_{10} + P_{11} V_{gs}\right]\right]}{P_{11}} \right. \\ &\left. + V_{gs} \cdot \tanh\left[P_{20} + P_{21} V_{ds}\right] + \frac{\log\left[\cosh\left[P_{10} + P_{11} V_{gs}\right]\right] \cdot \tanh\left[P_{20} + P_{21} V_{ds}\right]}{P_{11}} \right) \end{aligned} \tag{88}$$

$$\begin{aligned} Q_{gd} &= \int \left[C_{gd}(V_{gs}, V_{gd}) dV_{gd} \right] \\ &= C_{gsp} \cdot V_{gd} + C_{gd0} \cdot \left(V_{gd} + \frac{log\left[\cosh\left[P_{40} + P_{41} V_{gd}\right]\right]}{P_{41}} \right. \\ &\left. + V_{gd} \cdot \tanh\left[P_{30} + P_{31} V_{ds}\right] + \frac{\log\left[\cosh\left[P_{40} + P_{41} V_{gd}\right]\right] \cdot \tanh\left[P_{30} + P_{31} V_{ds}\right]}{P_{41}} \right) \end{aligned} \tag{89}$$

Las ecuaciones de las cargas pueden ser reescritas de la siguiente forma:

$$Q_{gs} = C_{gsp} \cdot V_{gs} + C_{gs0} \cdot \left(V_{gs} + L_{c1} \cdot V_{gs} \cdot T_{h2} + L_{c1} \cdot T_{h2} \right) \tag{90}$$

$$Q_{gd} = C_{gdp} \cdot V_{gd} + C_{gd0} \cdot \left(V_{gd} + L_{c4} \cdot V_{gd} \cdot T_{h3} + L_{c4} \cdot T_{h3} \right) \tag{91}$$

$$L_{c1} = \frac{\log\left[\cosh\left[P_{10} + P_{11} V_{gs}\right]\right]}{P_{11}} \tag{92}$$

$$T_{h2} = \tanh\left[P_{20} + P_{21} V_{ds}\right] \tag{93}$$

$$L_{c4} = \frac{\log\left[\cosh\left[P_{40} + P_{41} V_{gd}\right]\right]}{P_{41}} \tag{94}$$

$$T_{h3} = \tanh\left[P_{30} + P_{31} V_{ds}\right] \tag{95}$$

Con los datos de las ecuaciones anteriores $L_{c1}, T_{h2}, L_{c4}, T_{h3}$ y los voltajes dependientes V_{gs} y V_{gd}, se pueden describir como Q_{gs} y Q_{gd}. La carga total se expresa como $Q_g = Q_{gs} + Q_{gd}$.

3.8.2. Modelo térmico y dispersión

La transconductancia a frecuencias mayores a 2 *MHz* y la conductancia de salida de los MESFETs son a menudo diferentes en las mediciones de CD. La transconductancia

(g_m) es más baja que la CD y es normal para dispositivos con alta potencia tener una pendiente negativa de I_{ds} *vs* V_{ds} debido al auto-calentamiento.

Sin embargo, a frecuencias de RF, la conductancia de salida negativa no es posible ya que los parámetros S son medidos en condiciones isotérmicas.
Cuando se desea implementar modelos que describen el comportamiento de los dispositivos activos, se debe tener consistencia en las ecuaciones que describen dicho comportamiento, por ejemplo, la corriente en el drenador debe describir en la misma ecuación todos los tipos de simulaciones (CD, S, HB, respuesta a pulsos), de otra forma se tendría problemas de convergencia.

Cuando se desea modelar correctamente sólo la RF, CD y la eficiencia de potencia agregada, el camino más sencillo para corregir la diferencia entre la conductancia de salida en alta y baja frecuencia, es agregando una red R-C al circuito equivalente (R_c, C_{rf}). Esta solución es usualmente implementada en simuladores de circuitos (Angelov *et al.*, 1999).

Cuando el valor de la resistencia R_c es agregada en el modelo, se obtiene un resultado correcto para el parámetro S_{22} cuando se tiene un punto de polarización especifico y se simula en gran señal, sin embargo, no es posible obtener resultados correctos para la potencia de salida y la eficiencia de potencia agregada simultáneamente.

El correcto modelado para estos parámetros es muy importante para grandes dispositivos MESFETs y HEMTs, en los cuales los efectos de dispersión pueden ser significantes.

La R_c depende tanto de V_{gs} y de V_{ds}, pero para dispositivos que trabajan en el modo activo, se obtienen muy buenos resultados cuando se sigue la siguiente expresión:

$$R_c = R_{cmin} + 1/(1 + 1/R_{cmax} + \tanh(\psi)) \tag{96}$$

donde R_{cmin} es la resistencia de dispersión mínima medida en el voltaje de saturación y altas corrientes, mientras que R_{cmax} es la máxima resistencia R_c medida cuando el transistor se encuentra en **pinched-off**.

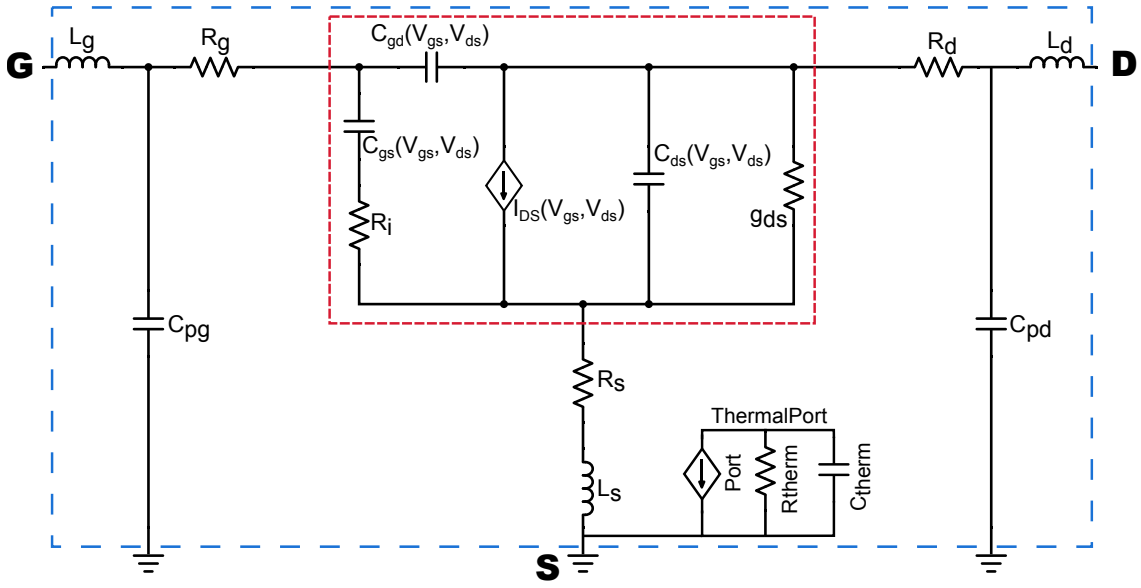


Figura 48. Circuito equivalente de un transistor HEMT con el modelo térmico.

Con las ecuaciones anteriores y una combinación entre el modelo empírico y un modelo de tablas de datos, se puede tener una buena aproximación de $R_C = f(V_{gs}, V_{ds})$.

Otra forma de describir la diferencia entre la CD (baja frecuencia) y los parámetros de RF, es usar diferentes fuentes de corriente para la CD y la RF, puesto que cuando se separan las fuentes de corriente, se pueden resolver los problemas de la transconductancia en baja y alta frecuencia, y la conductancia de salida.

En altas temperaturas y debido al autocalentamiento, la corriente del drenador del FET disminuye debido a que la concentración de portadores y la movilidad de electrones disminuye. Considerando dichos fenómenos en el transistor, se deben agregar elementos que puedan describir y modelar al circuito equivalente cuando se presentan estos fenómenos con el fin de obtener una mejor respuesta y un comportamiento más cercano al real.

En la figura 48, se describe el circuito equivalente cuando se le agrega el modelo térmico. Los efectos del autocalentamiento son visibles alrededor de una densidad de potencia de $0.3 - 0.4 W/mm$ y en un intervalo de temperatura de $\pm 100C$ (Angelov *et al.*, 1999), y puede ser modelado mediante una dependencia lineal de I_{pk}, P_l versus temperatura y disipación de potencia P_{diss}, como se muestra a continuación:

$$I_{pkt} = I_{pk}(1 - T_{clpk} \cdot \Delta T) \qquad P_{lsT} = P_{ls} \cdot (1 - T_{cPl} \cdot \Delta T) \tag{97}$$

donde $T_j = P_{diss} \cdot R_{therm} + T_a$, $\Delta T_j = P_{diss} \cdot R_{therm}$, T_{clpk}, T_{cPl} son coeficientes térmicos de I_{pk} y P_l, y R_{therm} es la resistencia térmica, además se tiene una capacitancia térmica.

Estas ecuaciones describen el comportamiento del transistor, en especial la fuente de corriente, en el transistor intrínseco.

Sin embargo, los transistores FET que operan con altas potencias de salida y frecuencias de RF, son montados en empaquetados herméticos para mejorar el manejo del dispositivo y la confiabilidad de operación.

Para obtener una respuesta más cercana a la realidad, en el modelo no lineal del dispositivo se deben considerar todos estos elementos y modelar el comportamiento de todas las partes involucradas en el transistor.

3.8.3. Encrustación del modelo no lineal

Cuando se modela un dispositivo, se desea obtener su comportamiento para diferentes estímulos, niveles de potencia, voltaje y frecuencia. Sin embargo, muchas veces se desea estudiar o medir secciones del dispositivo, por lo que este puede dividirse en diferentes puntos de medida, también conocidos como planos de referencia.

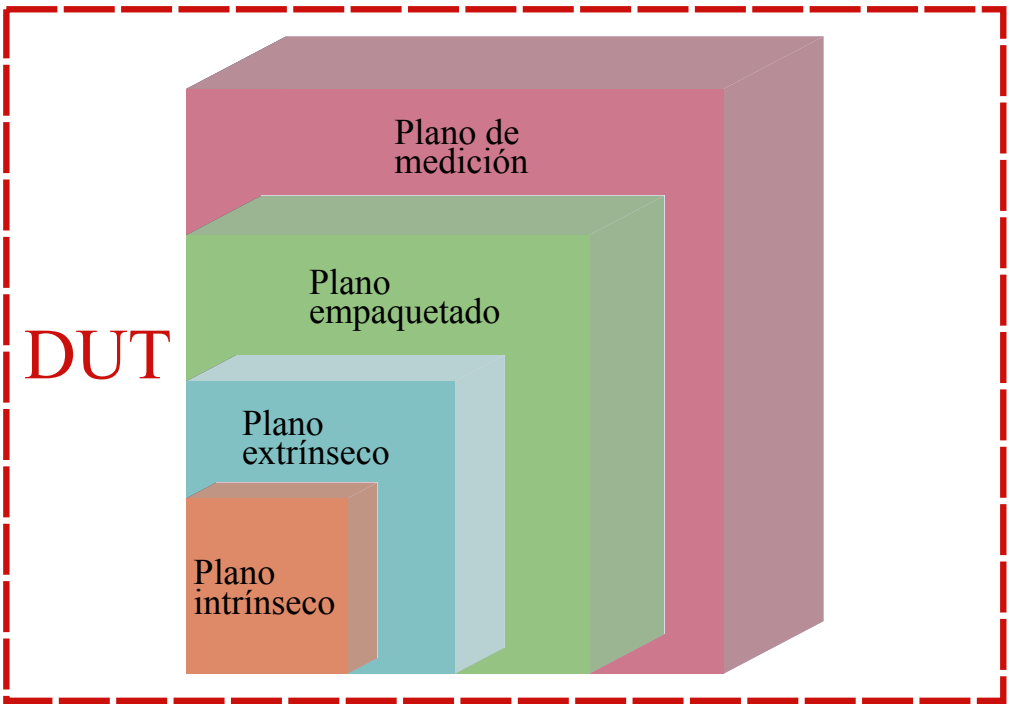


Figura 49. Método de encrustación para un dispositivo bajo prueba.

Los planos de medición contienen secciones del dispositivo donde ocurren fenómenos de interés y se desean estudiar sin contemplar los efectos de las demás secciones. Por ejemplo, viendo al transistor como varios planos de medición. En la figura 49, se observa que en el primer plano se encuentra el plano intrínseco, en él se modela la fuente de corriente y es donde normalmente se desea observar el comportamiento de las formas de onda de voltaje y corriente usadas, por ejemplo, en un amplificador de potencia.

El siguiente plano es el plano extrínseco, en él se agregan los efectos parásitos que se crean cuando se fabrica el dispositivo activo, ya sea por las películas de los materiales semiconductores o en las terminales del transistor. Posteriormente se agregan los efectos del empaquetado, que es donde va montado el transistor para poder ser usado y medido y por último el plano de medición, plano donde se conecta el dispositivo para su caracterización y se agregan los efectos de los cables y conectores (Crupi y Schreurs, 2013).

La obtención de los datos en los diferentes planos de referencia, juega un papel crucial para el modelado, diseño y medición del dispositivo. El proceso matemático que se realiza para llegar a la fuente de corriente del transistor intrínseco, se le conoce como desincrustación, este proceso va eliminando los efectos de los diferentes planos de medición hasta llegar al plano de interés. Como la mayoría de los elementos de los distintos planos de referencia no dependen de los voltajes de alimentación, se pueden eliminar mediante procesos matemáticos y mediciones en parámetros S, Y o Z (Elmore, 1985) (Williams, 1990).

La desintegración del circuito equivalente puede estudiarse en dos casos: El caso lineal, cuando las contribuciones extrínsecas pueden ser removidas matemáticamente, lo cual se debe a que una característica del comportamiento lineal es permitir la predicción de la respuesta del dispositivo para cualquier excitación externa y punto de polarización, porque el comportamiento en pequeña señal de un transistor depende sólo de sus propiedades y la condición de polarización elegida. En el caso no lineal o en gran señal, los elementos varían con respecto a la condición de polarización elegida, es decir a los voltajes y corrientes con los que se alimenta el dispositivo activo.

El modelo presentado en la sección anterior muestra el circuito equivalente para un

dispositivo semiconductor general, pero cuando se trata con un dispositivo especifico de RF, este modelo se ajusta a las características del dispositivo bajo prueba, por lo que el modelo no lineal cambia y se modela para representar de una manera más cercana el comportamiento del dispositivo con el que se trabaja.

Cuando se mide o caracteriza un amplificador de potencia, se desea observar las formas de onda que se presentan en la fuente de corriente del transistor intrínseco, pero al ser un dispositivo real estas formas de onda son medidas en los diferentes planos de referencia de medición.

Anteriormente, se usaba un analizador vectorial de redes en gran señal para caracterizar los diseños, calibrar las formas de onda de voltaje y corriente en el dominio del tiempo para un intervalo de frecuencias de RF en el plano externo del dispositivo. Con estas mediciones se podía acceder al plano intrínseco del dispositivo y poder modelar su comportamiento.

Actualmente, con los modelos no lineales usados para modelar transistores, se pueden obtener mejores respuestas del comportamiento del dispositivo y con la ayuda de herramientas CAD y mediciones del dispositivo físico, se puede modelar y representar dicho comportamiento para diferentes estímulos, frecuencias de operación y puntos de prueba.

3.9. Modelo no lineal de Haedong Jang

En la figura 50, se muestra la topología del circuito presentado por Haedong Jang (Jang *et al.*, 2014) para un transistor GaN HEMT. Este modelo se describe mediante planos de referencias y se basa en el modelo de Angelov para describir el circuito eléctrico equivalente. El modelo incluye el modelado de la fuente de corriente del dispositivo intrínseco, la redes para los elementos parásitos lineales y no lineales y el circuito de acceso al dispositivo.

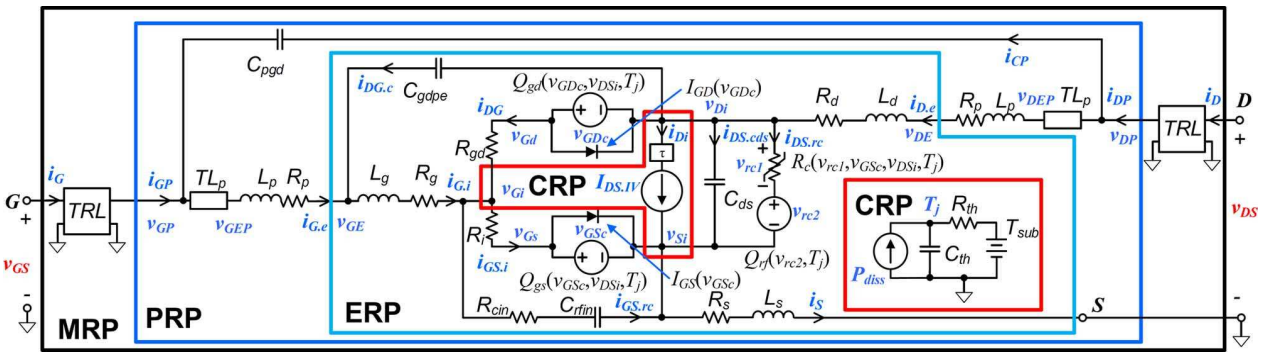


Figura 50. Circuito equivalente del empaquetado en gran señal usando ecuaciones del modelo de Angelov para el proceso de la síntesis de las cargas. La región roja equivale al CRP, la azul cielo al ERP, la región azul al PRP y la caja negra al MRP.

Este circuito equivalente está conformado por diferentes planos de referencia. En la parte central se encuentra el **plano de referencia de la fuente de corriente (CRP)**, en este plano se encuentra la fuente de corriente, la cual está en función de los nodos de voltaje intrínseco υ_{DSi} y υ_{GSi} y la temperatura de la unión T_j, y se modela mediante la siguiente expresión

$$i_{Di}(t) = I_{DS.IV}(\upsilon_{GSi}(t), \upsilon_{DSi}(t), T_j(t)) \tag{98}$$

La ecuación se modela a partir de la expresión del modelo de Angelov vista en la ecuación 62c, también se incluyen los efectos de dispersión en altas frecuencias asociadas al retardo de propagación τ del drenador. Además, se agrega el modelo térmico a este plano de referencia. La potencia instantánea disipada P_{diss} es una función de los voltajes y corrientes intrínsecos, mientras que la resistencia térmica R_{th} y la capacitancia C_{th} son valores constantes, la fuente T_{sub} representa el valor contante de la temperatura ambiente.

Para este modelo de circuito equivalente las cargas Q_{gs} y Q_{gd}, se encuentran en paralelo con los diodos I_{GD} y I_{GS} y a su vez, se encuentran conectados en serie con las resistencias del canal R_{gs} y R_i, respectivamente. Las cargas Q_{gs} y Q_{gd} se modelan mediante las ecuaciones de Angelov mostradas en las ecuaciones (90) y (91). Las corrientes I_{GD} y I_{GS} se encuentran en función del voltaje V_{gs}.

La resistencia R_c para modelar la dispersión del circuito equivalente, se encuentra modelada como la ecuación (96) y está en función de los voltajes υ_{DSi} y υ_{GS} y la temperatura de la unión T_j. La fuente de carga Q_{cf} se encuentra modelada en función del

voltaje υ_{DS} y υ_{GS} y T_j. Los variables de R_{gs}, R_i y C_{ds} son valores constantes obtenidas de las mediciones del modelo físico.

Posteriormente se le agregan los elementos parásitos de la compuerta, drenador y la fuente del transistor, obtenidos de las mediciones del dispositivo físico, las resistencias (R_g, R_d, R_s, R_{cin}), las inductancias (L_g, L_d, L_s) y las capacitancias (C_{gdpe}, C_{rfin}), con lo que se obtiene el **plano de referencia extrínseco (ERP)**.

Teniendo el dispositivo extrínseco, éste debe ser montado en el **plano de referencia del empaquetado (PRP)**, este plano depende del fabricante y el tipo de dispositivo activo usado, normalmente el empaquetado consta de líneas de microcinta y se agregan los elementos parásitos que estas generan con dicho dispositivo, por ejemplo, se pueden modelar las líneas de microcinta a partir de elementos concentrados o elementos distribuidos, los cuales pueden ser caracterizados mediante mediciones en parámetros S y obtener el modelo para dichos elementos.

Para finalizar se tiene el **plano de referencia de medición (MRP)**, en dicho plano se analizan los efectos de los conectores y cables usados para caracterizar el dispositivo. Este plano se caracteriza mediante su respuesta en parámetros S, para modelar su comportamiento y agregar los efectos al modelo del transistor.

Teniendo todas estas secciones del modelo del transistor, este puede ser simulado en softwares de radiofrecuencias y obtener el comportamiento del dispositivo. Para comprobar el correcto funcionamiento del modelo se compara con mediciones del dispositivo real, ya sean en baja o alta señal o parámetros de dispersión.

3.10. Redes de carga

Siguiendo el diagrama a bloques de la figura 51, se necesitan redes de adaptación a la entrada y salida del amplificador de potencia. Estas redes se pueden desglosar en dos redes, una de carga y una de adaptación. La red de carga permite controlar las formas de onda de voltaje y corriente cuando se tiene la impedancia óptima del dispositivo activo, mientras que la red de adaptación permite conservar esa impedancia óptima y adaptarla a una impedancia característica para que el amplificador pueda ser usado en diferentes aplicaciones.

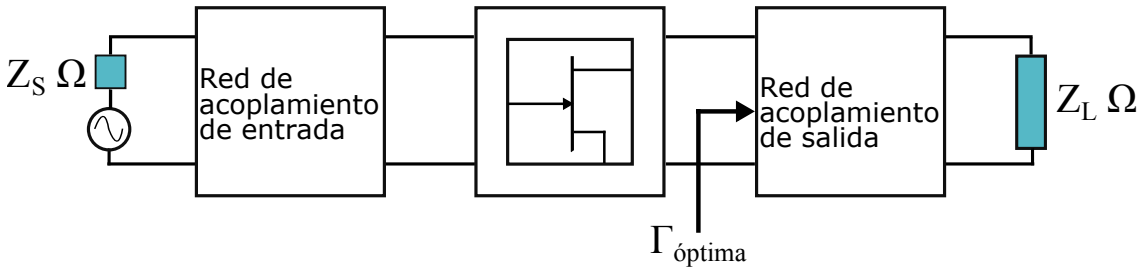


Figura 51. Diagrama a bloques del amplificador de potencia.

La red de acoplamiento en la salida está diseñada en función de la impedancia óptima del dispositivo activo (Γ_{ptima}), dicha impedancia se obtiene de las mediciones en Load-Pull.

La alta eficiencia en los amplificadores de potencia clase F, se obtiene controlando las formas de onda de corriente y voltaje en el transistor intrínseco, este control se logra presentando la impedancia óptima de la fundamental y de las componentes armónicas. Dichas impedancias se obtienen presentando redes de carga que operan en dichas impedancias.

En el caso del amplificador clase F, se debe presentar un corto circuito para las componentes armónicas pares y un circuito abierto para las componentes armónicas impares. Idealmente, si se controlara un número infinito de componentes armónicas se podría obtener una eficiencia del 100 %, o controlando un gran número de armónicos se obtendrían eficiencias cercanas a dicha eficiencia ideal.

Existen muchos métodos de generar este comportamiento, pero uno de los más usados, es utilizando redes de carga. Las redes de carga son estructuras formadas a partir de elementos concentrados o distribuidos que funcionan como filtros para los diferentes armónicos presentes en las formas de onda, logrando de esta forma las condiciones de corto y circuito abierto.

A continuación, se estudiarán algunas configuraciones de redes de carga usadas para el diseño de amplificadores clase F.

3.10.1. Red de carga con elementos concentrados

Se ha demostrado que, con el correcto control del segundo y tercer armónico, se puede obtener una alta eficiencia en el amplificador clase F porque la forma de onda del voltaje se asemeja mucho más a la onda cuadrada. Si se diseñan circuitos resonantes LC de alto orden para el control de las componentes armónicas, se correría el riesgo de no tener una correcta implementación, lo que se traduciría en un funcionamiento incorrecto en altas frecuencias.

Por lo que se deben diseñar redes de carga con dos o tres elementos; además, se tienen que contemplar los efectos que se agregan al diseño cuando se consideran los elementos parásitos del transistor extrínseco y el empaquetado del mismo.

La red de carga más utilizada para dichos amplificadores está conformada por dos resonadores LC para la frecuencia fundamental y el tercer armónico. La figura 52, muestra dicha configuración, donde se tiene que el primer resonador en paralelo L_1, C_1 resuena a la frecuencia fundamental f_0, mientras que el resonador L_2, C_2 se utiliza para la frecuencia del tercer armónico $3f_0$, además se utiliza un capacitor C_3 como un bloqueador de CD, el cual también se considera como parte de la red de carga.

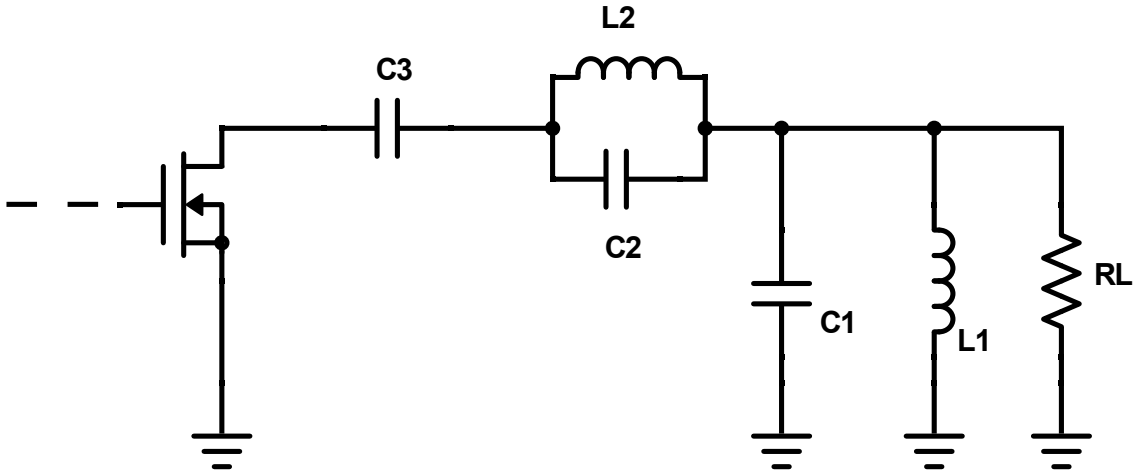


Figura 52. Red de carga para el amplificador clase F con elementos concentrados.

Para obtener los valores de los elementos de la red de carga se utilizan las siguientes ecuaciones propuestas por Chris Trask (Trask, 1999).
Primero se elige C_1:

$$C_1 = \frac{\alpha}{\left[(1-\alpha^2)\omega_0 R_L\right]} \tag{99}$$

donde

$$\alpha = \frac{(\omega_0 - \pi BW)}{\omega_0}$$

Por lo que se tiene:

$$L_1 = \frac{1}{(\omega_0^2 C_1)} \tag{100}$$

$$L_2 = \frac{160 L_1 R_L^2}{\{81[(3R_L)^2 + (2\omega_0 L_1)^2]\}} \tag{101}$$

$$C_2 = \frac{1}{(9\omega_0^2 L_2)} \tag{102}$$

$$C_3 = 8C_2 \tag{103}$$

3.10.2. Red de carga con elementos distribuidos

Cuando se diseña una red de adaptación con líneas de transmisión, se puede realizar con una equivalencia entre elementos concentrados y distribuidos, y con ello obtener líneas de transmisión que operen como un circuito abierto o como corto circuito a una determinada longitud de onda y a una frecuencia de corte.

La impedancia en la línea de transmisión y la longitud eléctrica de la carga en la red pueden ser optimizados y sintonizados para operar en la correcta impedancia a la frecuencia fundamental de operación.

Cuando se diseña la red de carga, se toma en consideración la frecuencia de operación, la impedancia del dispositivo activo y la anchura de banda de operación. Pero, muchas veces cuando se trabaja con elementos concentrados, se tiene un problema porque a veces los elementos concentrados comerciales, como los capacitores o inductores no soportan la potencia en la frecuencia de operación, o los chips donde vienen montados no permiten un buen diseño de la red. Es por ello que, en altas frecuencias, se ha optado por el uso de equivalencias basados en elementos distribuidos como líneas de transmisión. Por ejemplo, en la figura 53, se muestra una red de carga formada por circuitos LC agrupados en dos secciones, además se incluye la capacitancia parásita de salida C_p y la inductancia L_p, las cuales pueden ser transformadas a su forma equivalente de líneas de transmisión con impedancia escalonada de dos secciones, las cuales tienen como impedancia característica $Z_i = \sqrt{L_i/C_i}$ y longitud

eléctrica $\theta_i = \sin^{-1}(\omega_0\sqrt{L_i C_i})$, donde $i = 1, 2$. Como se agregan los efectos de los elementos parásitos de la capacitancia y el inductor, se puede optimizar la impedancia característica y la longitud eléctrica de las líneas de transmisión para obtener mejores resultados de la red.

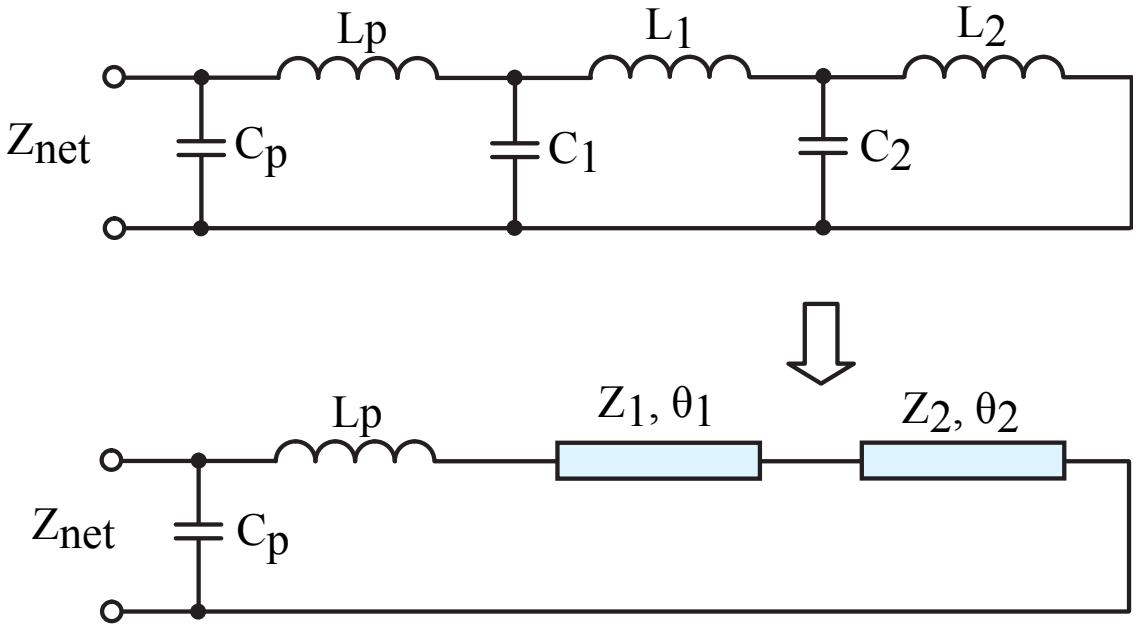


Figura 53. Transformación de elementos concentrados a distribuidos para una red de carga.

3.10.2.1. Amplificador con línea de trasmisión de cuarto de onda

Inicialmente el amplificador clase F fue propuesto para usarse en altas frecuencias, lo que significó un desafío a la hora de diseñar las redes de carga y poder controlar las formas de onda de voltaje y corriente, ya que en altas frecuencias los elementos concentrados presentan comportamientos no ideales por todos los efectos de los elementos parásitos y el empaquetado del dispositivo activo, es por ello que se propuso usar una línea de transmisión de $\lambda/4$, mostrada en la figura 54 (Krauss *et al.*, 1980), la cual tiene una impedancia calculada por:

$$R = \frac{Z_0^2}{R_L} \tag{104}$$

donde Z_0 es la impedancia característica de la línea de transmisión. Para los armónicos pares, se crea el cortocircuito en la carga de la línea de transmisión, y se crea el corto circuito en el drenador del transistor. Por otro lado, el corto circuito en la carga produce el circuito abierto en el drenador para los armónicos impares.

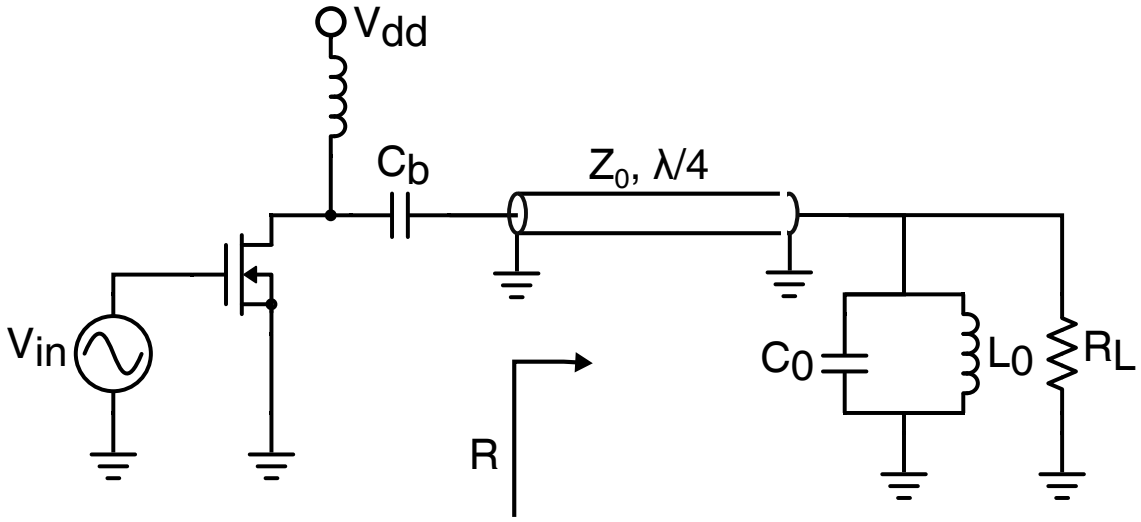


Figura 54. Amplificador de potencia con línea de transmisión de $\lambda/4$ en serie.

Ya que la línea de transmisión de $\lambda/4$ presenta las condiciones de alta impedancia para todos los armónicos impares, se tiene la contribución adecuada en la forma de onda de voltaje en la salida del drenador. Lo que se traduce a un alto nivel de excitación, y la forma de onda de voltaje se convierte en una onda cuadrada completa y el dispositivo activo se satura durante medio ciclo, haciendo que el transistor funcione como un interruptor en lugar de una fuente de corriente de saturación.

3.10.2.2. Red de carga de Grebennikov

Como se ha mencionado, si se tiene un buen manejo del segundo y tercer armónico en las formas de onda del amplificador clase F, se puede conseguir una alta eficiencia y alta potencia a la salida del drenador.

Una forma de controlar el segundo y tercer armónico es usando diferentes configuraciones de líneas de transmisión, la más usada es colocar secciones de líneas de trasmisión en serie y stubs en corto o circuito abierto para obtener el corto circuito en el segundo armónico y el circuito abierto para el tercero.

En la figura 55(a) (Grebennikov, 2011a), se muestra la configuración más básica de una red de carga para un amplificador clase F, en dicha red se tiene una línea de transmisión de un cuarto de longitud onda en paralelo, la cual genera la terminación en corto circuito para los armónicos pares del voltaje, además en la terminación de la

línea está conectada la alimentación de CD y un capacitor de polarización.

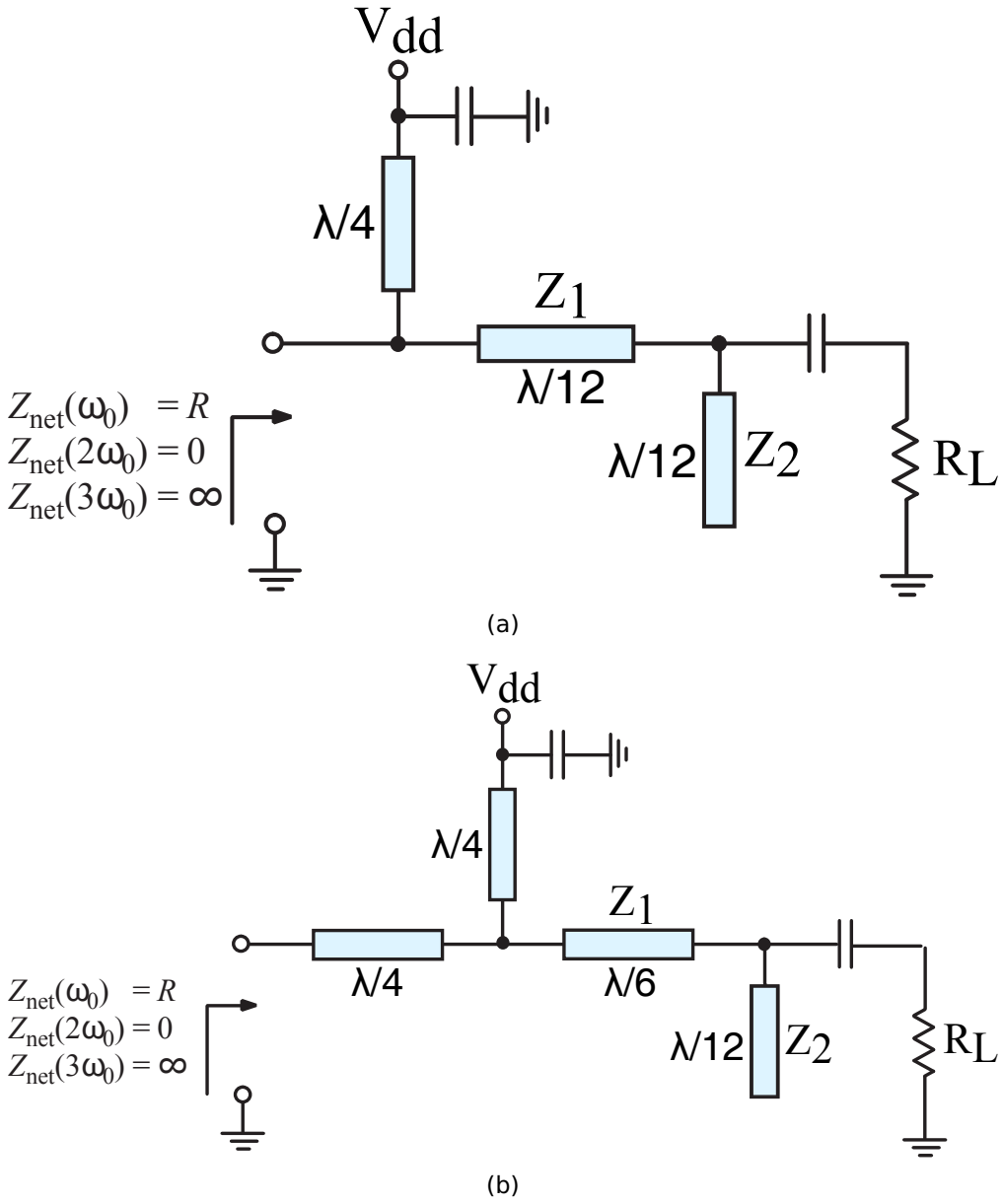


Figura 55. Red de carga ideal con líneas de transmisión para el amplificador clase F.

La sección con la línea de trasmisión en serie y el stub en circuito abierto de $\lambda/12$ a la frecuencia fundamental, generan el circuito abierto para el tercer armónico porque el stub en circuito abierto tiene un cuarto de la longitud de onda en el tercer armónico para realizar la condición de corto circuito en el lado derecho de la línea de transmisión en serie, que también tiene un cuarto de la longitud de onda en el tercer armónico.

La impedancia de carga Z_{net} de la red vista en la salida del dispositivo a la frecuencia

fundamental puede ser descrita como:

$$Z_{net} = Z_1 \frac{R_L(Z_2 - Z_1 \tan^2\theta) + jZ_1Z_2 \tan\theta}{Z_1Z_2 + j(Z_1 + Z_2)R_L \tan\theta} \tag{105}$$

donde $\theta = \theta_1 = \theta_2 = 30^{\cdot}$, Z_1 y θ_1 son la impedancia característica y la longitud eléctrica de la línea de transmisión en serie, y Z_2 y θ_2 son la impedancia característica y la longitud eléctrica del stub en circuito abierto. Por consiguiente, la impedancia de adaptación y la de la carga a la fundamental pueden encontrarse si se elige correctamente la impedancia característica de Z_1 y Z_2.

Separando la ecuación (105) en parte real y parte imaginaria y estableciendo que $real\{Z_{net}\} = R$ y $Imag\{Z_{net}\} = 0$, se puede definir un sistema de dos ecuaciones con dos incógnitas.

$$Z_1^2Z_2^2 - R_L^2(Z_1 + Z_2)(Z_2 - Z_1 \tan^2\theta) = 0 \tag{106}$$

$$(Z_1 + Z_2)^2R_L^2R \tan^2\theta - Z_1^2Z_2^2[R_L(1 + \tan^2\theta) - R] = 0 \tag{107}$$

con lo que las impedancias características Z_1 y Z_2 pueden ser calculadas. El sistema de dos ecuaciones puede ser explícitamente resuelto en función de la variable $r = R_L/R$, lo que resulta en las siguientes ecuaciones:

$$\frac{Z_1}{R_L} = \frac{\sqrt{4r-3}}{r} \tag{108}$$

$$\frac{Z_1}{Z_2} = 3\left(\frac{r-1}{1}\right) \tag{109}$$

Si se especifica el valor del parámetro r con los requisitos del AP clase F para la impedancia de carga óptima R a la frecuencia fundamental y la impedancia característica $R_L = 50\,\Omega$, se pueden obtener las impedancias de las líneas de transmisión y comenzar con el diseño del amplificador clase F.

En la figura 55(b), se muestra una red de carga simplificada con el segundo y tercer armónico sintonizados usando una línea de transmisión en serie de cuarto de longitud de onda, la cual proporciona cero impedancia en el segundo armónico e impedancia infinita en el tercer armónico (Grebennikov, 2011a).

El corto circuito para el segundo armónico se obtiene de las líneas de transmisión

de $\lambda/4$ en serie y de la línea en $\lambda/4$ en paralelo, mientras que, el stub en circuito abierto de $\lambda/12$ junto con la línea de transmisión en serie de $\lambda/6$ proporcionan el circuito abierto para el tercer armónico. También se puede proporcionar una adaptación a la frecuencia fundamental utilizando un circuito de adaptación independiente u optimizando las impedancias características de las líneas de transmisión de la red de carga.

3.10.2.3. Red de carga de Hyun-chul Park

En la figura 56, se muestra la red de carga propuesta por Hyun-chul Park, (Park *et al.*, 2006), la cual se conforma de tres bloques, donde se controla el segundo y tercer armónico. El primer bloque controla el tercer armónico. El stub con terminación en circuito abierto de $\lambda/12$, que es una línea de longitud de cuarto de onda en la banda de frecuencia del tercer armónico, convierte el abierto en un corto. Mientras que, la línea en serie de $\lambda/12$ transforma el corto en un abierto en la terminal del drenador del transistor, lo que da como resultado una onda de voltaje cuadrada.

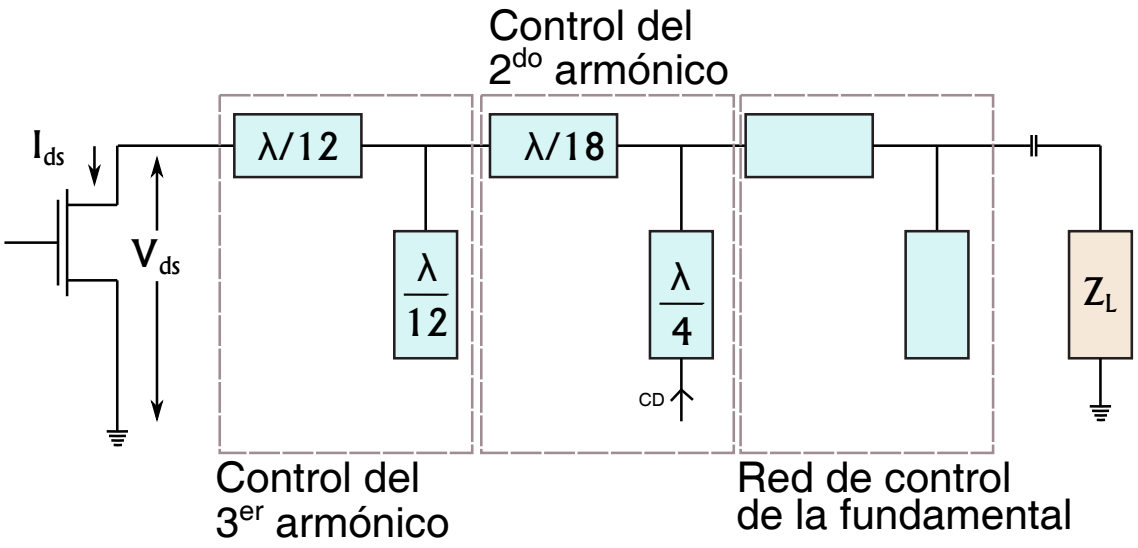


Figura 56. Red de carga para un amplificador de potencia clase F.

El segundo bloque controla el segundo armónico, y crea el corto circuito en la terminal de salida del transistor. El stub de un cuarto de onda en paralelo se encuentra conectado a la fuente de CD, y cuando se realiza el análisis en CA, la fuente de CD se considera como un punto de tierra, haciendo que este stub se considere como terminación en corto circuito. Además, este stub sirve como red de polarización para el

drenador y se genera en la unión el corto circuito para el segundo armónico. Similar al circuito de control del bloque del tercer armónico, se tiene una línea de transmisión de $\lambda/18$ en serie para convertir el corto en un corto circuito nuevamente para la banda del segundo armónico.

El tercer bloque es el circuito de la red de adaptación para la fundamental, en ella se usa una configuración básica, donde se tiene una línea de transmisión en serie y un stub terminado en circuito abierto. Para este bloque se puede usar la red mencionada anteriormente o la configuración que mejor se adapte a la impedancia fundamental, por lo que la impedancia, la longitud de onda y la fase de las líneas varían dependiendo del diseño seleccionado.

Los valores de las impedancias de cada una de las líneas de transmisión usadas en la red de carga se obtienen de mediciones al dispositivo activo y la impedancia óptima del mismo. Para tener un mejor resultado en las formas de onda de voltaje y corriente se puede recurrir a una optimización de la red, por lo que se obtiene una mejora en la eficiencia del amplificador de potencia.

3.10.2.4. Redes de adaptación de Young Yun Woo

En la figura 57 se muestra la red de carga propuesta por Young Woo (Woo *et al.*, 2006), se muestra una red de carga basada nuevamente en una configuración por bloques para controlar el segundo y tercer armónico. Las primeras líneas de transmisión se utilizan para controlar el tercer armónico, en ellas se propone el uso de líneas de $\lambda/12$, una en serie y dos stubs en paralelo con terminación en circuito abierto para obtener el circuito abierto en el tercer armónico, para ayudar a tener un circuito abierto más cercano al ideal, se usa la línea de sintonía, controlando así el tercer armónico.

En el segundo bloque se controla el segundo armónico, agregando una línea de $\lambda/4$ y una de $\lambda/8$ para mandar los armónicos pares a corto circuito y también para alimentar el dispositivo activo, además se tiene la condición de que los stubs deban ser menor a $\lambda/4$ hasta antes de los stubs en paralelo de $\lambda/4$ y $\lambda/8$; para la fundamental se puede usar nuevamente la red de carga que mejor se adapte al diseño y genere los resultados deseados.

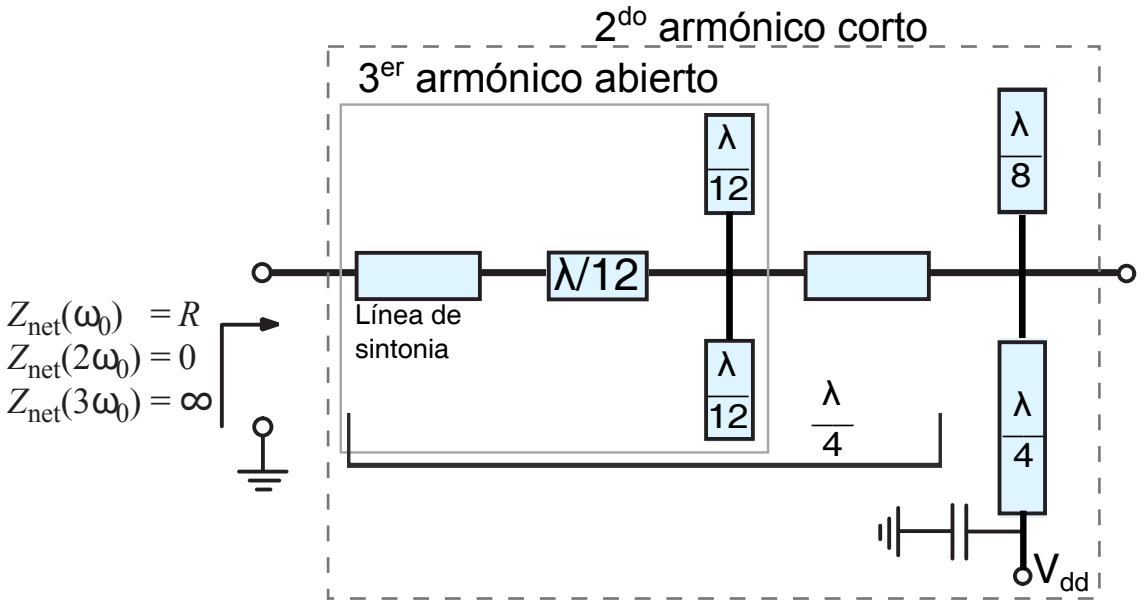


Figura 57. Red de carga para un amplificador de potencia clase F.

3.11. Red de adaptación

La idea básica de una red de adaptación se muestra en la figura 58 (Pozar, 2009), en ella se observa que la red de adaptación se encuentra entre la impedancia de carga y una impedancia característica. La red de adaptación es idealmente sin pérdidas para simplificar los cálculos de diseño, normalmente se diseña para adaptarse a una impedancia característica Z_0.

Mientras la impedancia de carga Z_L, tenga una parte real, se puede encontrar la red de adaptación. Existen muchos factores a considerar para el diseño de la red y la selección de ésta, por ejemplo:

- *Complejidad*: Como la solución más usada en ingeniería, un diseño simple que satisfaga las especificaciones de diseño, es lo más recomendado. Una red de adaptación simple, es usualmente, más barata, pequeña, más realizable y con menos pérdidas que una red mucho más compleja.
- *Anchura de banda*: Cualquier tipo de red de adaptación idealmente puede dar una perfecta adaptación (cero reflexión) en una frecuencia específica. Sin embargo, en muchas aplicaciones, es deseable que exista una adaptación en la carga en una banda de frecuencias. Lo que se traduce en diseño mucho más complejo.

- *Implementación*: Dependiendo del tipo de estructura usado en el diseño de la red, se pueden tener distintos resultados, por lo que se debe seleccionar adecuadamente el tipo de elementos a usar en la red y cómo responde cada uno de ellos y alcanzan el objetivo de adaptación deseado.
- *Ajustibilidad*: En algunas aplicaciones, la red de adaptación se debe ajustar a los requisitos de la impedancia de carga.

Figura 58. Red de adaptación sin pérdidas para una impedancia de carga arbitraria y una impedancia Z_0.

Básicamente, una red de adaptación se define como un circuito que transforma una impedancia dada en una impedancia deseada. Con el fin de transferir la máxima energía de la impedancia de la fuente a la impedancia de carga y tener la mínima pérdida de energía.

La máxima potencia entregada se puede definir como (Grebennikov, 2011b):

$$P = \frac{1}{2} V_{in}^2 Re\left(\frac{1}{Z_L}\right) = \frac{1}{2} V_s^2 \left|\frac{Z_L}{Z_s + Z_L}\right|^2 Re\left(\frac{1}{Z_L}\right) \tag{110}$$

donde $Z_s = R_S + jX_S$ es la impedancia de la fuente, $Z_L = R_L + jX_L$ es la impedancia de la carga, V_S es la amplitud del voltaje en la fuente, y V_{in} es la amplitud del voltaje en la carga, y es representado en la figura 59.

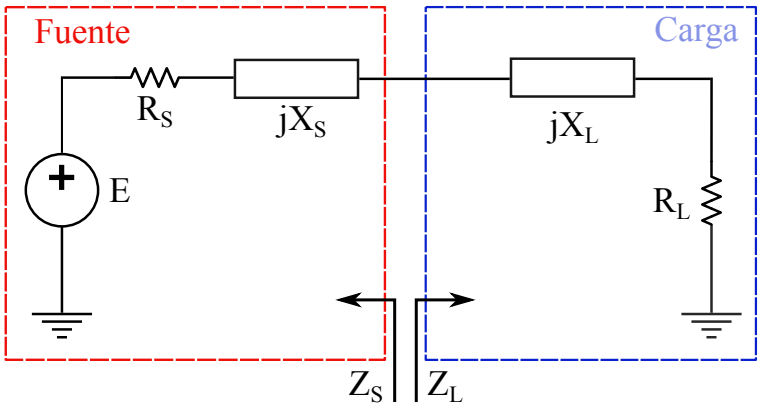


Figura 59. impedancia de fuente conectada a una impedancia de carga.

3.11.1. Red de adaptación con elementos concentrados

La red de adaptación se realiza mediante el uso de circuitos con elementos concentrados o distribuidos.

Cuando se usa elementos concentrados, se agregan reactancias en serie o paralelo que ayudan a convertir la impedancia de fuente en la impedancia de carga. Puesto que colocando la reactancia ya sea, en serie o paralelo, reducirá o incrementará el valor de la resistencia R_S, hasta llegar al valor deseado de R_L.

En pocas palabras, si se agrega una reactancia en paralelo a una resistencia se puede disminuir el valor de la resistencia dada, mientras que, si se agrega una reactancia en serie, se puede aumentar el valor de la resistencia dada. Insertando la reactancia apropiada, se puede lograr llegar al valor de la resistencia deseada.

Otra forma de realizar la red de adaptación con elementos concentrados, es usar el circuito de adaptación de la figura 60 (Yeom, 2015). Este circuito es llamando red de adaptación tipo L. En él, se inserta el circuito mostrado en el área sombreada, con el cual se transformará la resistencia R_L en R_S. La reactancia en paralelo X_2, se agrega para reducir el valor de R_L y poder alcanzar el valor de la resistencia R_S. La reactancia jX_2 en paralelo actúa como un transformador de impedancia de banda estrecha. Con un valor determinado de X_2 se producirá una reactancia en serie, con la cual se podrá realizar la conversión de resistencias.

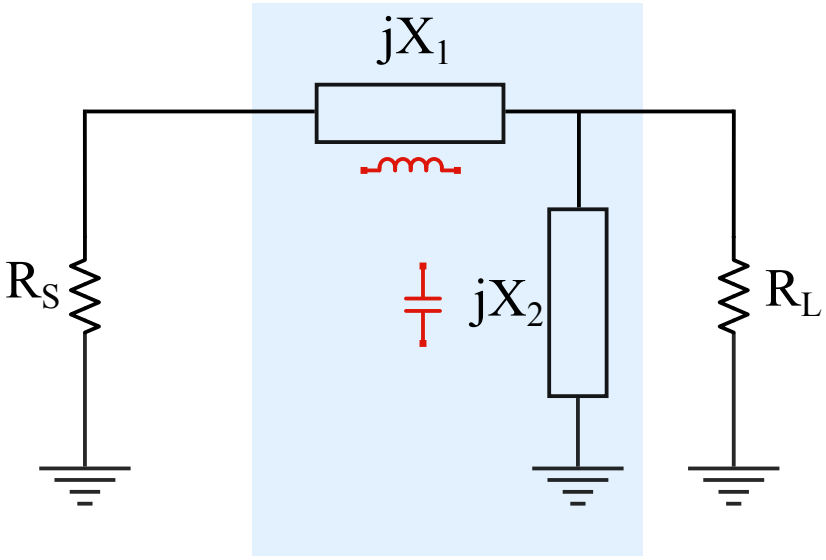


Figura 60. Circuito de adaptación tipo L.

La reactancia en serie producida como resultado de la conversión, puede ser expresada como X_1. Si X_2 se implementa como un capacitor, debe usarse un inductor para representar la reactancia X_1, y de igual forma si X_2 es un inductor, X_1, debe implementarse como un capacitor. Si se utiliza un capacitor como X_2, el circuito de adaptación se comporta como un filtro paso-bajas, mientras que, si se elige un inductor, el circuito de adaptación actuará como un filtro pasa-altas.

De la configuración anterior pueden derivarse algunas otras combinaciones, las cuales son útiles cuando la impedancia a adaptar presenta mayor reactancia. Por ejemplo, usando la misma ramificación tipo L, para producir una configuración tipo π o tipo T, produciendo cuatro reactancias a diseñar.

3.11.2. Red de adaptación con elementos distribuidos

La red de adaptación también se puede realizar con elementos distribuidos, en este caso líneas de trasmisión. En esta red, se coloca un stub, ya sea en serie, en paralelo, con terminación en corto o en circuito abierto, para poder transformar la impedancia Z_S en una impedancia Z_L. En los stubs se puede modificar la impedancia de la línea, la longitud eléctrica y la fase, para poder cumplir con la adaptación de la impedancia deseada.

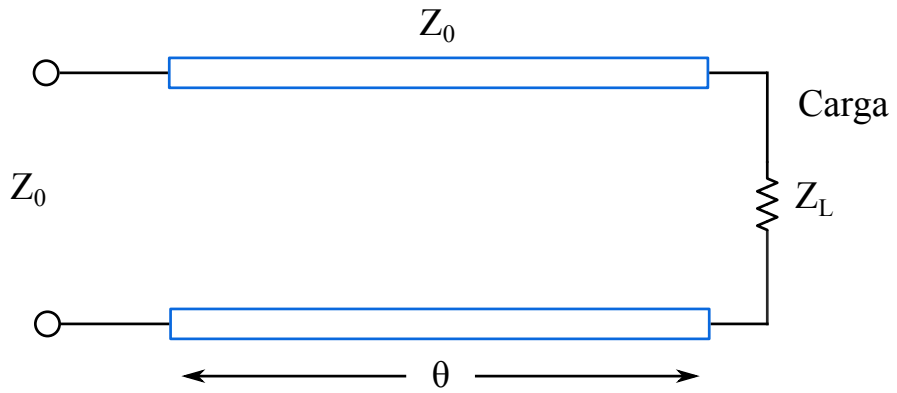


Figura 61. Circuito de adaptación con una línea de transmisión adaptada a una impedancia Z_L.

Usando una línea de transmisión o stub para la red de adaptación, como se muestra en la figura 61, se puede adaptar la impedancia Z_L a una impedancia Z_S o a una impedancia característica Z_0. Como primer punto, la carga arbitraria Z_L, se normaliza a una impedancia característica Z_0. Para después transformarse a un coeficiente de

reflexión Γ_L, que corresponde a la impedancia de carga normalizada, este coeficiente puede representarse en la gráfica de Smith, como se muestra en la figura 62. Posteriormente, se ajusta la longitud de la línea de transmisión variando el parámetro θ, con lo cual, el coeficiente de reflexión antes del stub, se comporta como $\Gamma(\theta_1) = \Gamma_L e^{-2j\theta}$ y cambiará en todo el stub mientras se varía la longitud de la línea, el coeficiente de reflexión se comporta como un círculo que gira en el sentido horario, teniendo el origen como el centro de la carta de Smith.

Cuando se varia θ, el coeficiente pasará por dos puntos geométricos del círculo de conductancia constante $G = 1$ (círculo de conductancia unitaria). Tomando en cuenta que el stub tiene una susceptancia negativa (si se comporta como inductor) para una longitud menor a un cuarto de la longitud de onda, se puede elegir el punto A de la figura 62.

Dado que la longitud del stub está permitida hasta la mitad de la longitud de onda, los puntos A y B en la figura 62, son posibles puntos de coincidencia. Por lo tanto, la impedancia de carga arbitraria se puede adaptar a 50 Ω usando un stub en corto, en este caso se elige el punto A y con otro stub en terminación de corto circuito se logra la adaptación de la impedancia de la carga.

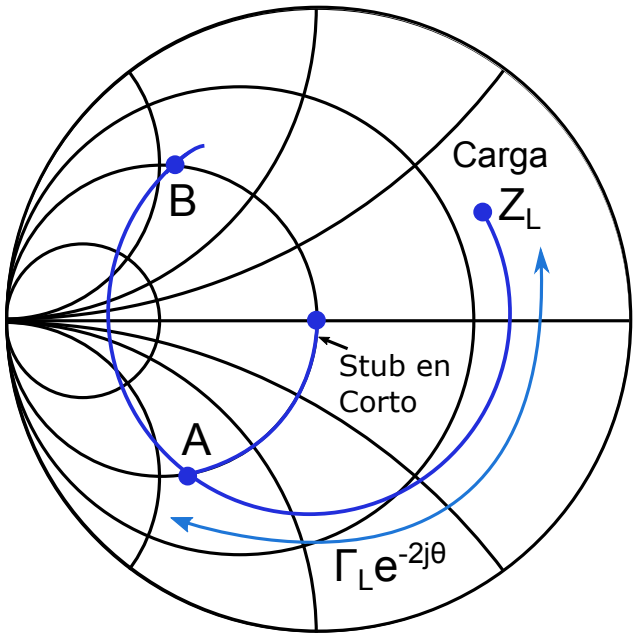


Figura 62. Red de adaptación para un stub con variación de la longitud de la línea θ.

El circuito de adaptación tipo L visto anteriormente, se asemeja a un stub sintoni-

zado. Cuando la impedancia de la línea de transmisión conectada a la carga es alta, está posee el comportamiento del inductor usado en el circuito de adaptación tipo L. Si se utiliza un stub en terminación abierta en lugar de un stub en terminación de corto circuito, el stub se comporta como un capacitor en paralelo.

De esta forma se puede adaptar cualquier impedancia a una impedancia característica. Se pueden usar distintas combinaciones de líneas de trasmisión o stub en las redes de adaptación según convenga o sea el caso de la impedancia proporcionada, respetando o tomando en cuenta los puntos de diseño antes mencionados.

3.12. Resumen

En este capítulo se presentó el método a seguir para el diseño de un amplificador de potencia clase F y los métodos de diseño más usados. Se estudió además el sistema de Load-Pull, sus características más importantes y el funcionamiento del Load-Pull armónico, puesto que se requiere controlar los armónicos presentes en el amplificador de potencia.

Otro punto importante mencionado en este capítulo fue el análisis del punto de polarización y las líneas de carga, ya que forman parte del método para el diseño del amplificador.

Se presentó y se estudió los dispositivos HEMT de AlGaN/GaN ya que la selección del dispositivo activo es un punto importante del diseño de los amplificadores. Posteriormente se estudió el modelado no lineal de transistores, el circuito eléctrico equivalente y el modelo no lineal del transistor desarrollado por Haedong Jang.

Por último, se estudiaron las redes de adaptación y las redes de carga, en especial las redes de Grebennikov, Hyun-Chul Park y Young Yun Woo.

Capítulo 4. Implementación del diseño

4.1. Introducción

En el diseño de los amplificadores de potencia en RF, el objetivo principal es convertir una señal de CD en una señal de RF, obteniendo a la salida una alta potencia, una alta eficiencia y que opere en una frecuencia específica. Esto se logra obteniendo las formas de onda de voltaje y corriente en el transistor intrínseco, y que dichas formas de onda cumplan con las especificaciones de la clase del amplificador seleccionado.

Para obtener la respuesta deseada y que se cumplan las especificaciones de diseño, se deben tomar en cuenta las diferentes etapas que conlleva el diseño de un amplificador de potencia en RF.

En esta tesis se estudia el diseño de los amplificadores de potencia clase F, y como se describió en los capítulos anteriores, el diseño del amplificador abarca muchos temas de estudio que van desde la caracterización del dispositivo activo, el diseño de las redes de carga, y las redes de adaptación; siendo el producto final, la obtención de las formas de onda de voltaje y corriente en el transistor intrínseco, estudiando también la deformación que sufren las formas de onda cuando se mide en los diferentes planos de medición.

Es por ello que se debe seguir un método que abarque el estudio de todos estos temas y que sea fácil de implementar y dé como resultado una buena respuesta del amplificador de potencia.

Para el diseño presentado en esta tesis, se siguió el diagrama de flujo mostrado en la figura 63, donde el objetivo principal era obtener una forma de onda de voltaje cuadrada y una forma de onda de corriente semisenoidal en la región intrínseca del transistor, ya que siguiendo la teoría de los amplificadores de potencia clase F, cuando se presentan estas dos formas de onda, se puede alcanzar una eficiencia del 100 %, pero hablando de un dispositivo real, se puede obtener una eficiencia por arriba del 75 %, si se tiene un buen control sobre los armónicos presentes en dichas formas de onda en conjunto con un buen diseño de las redes de carga y las redes de adaptación presentadas a la salida del transistor.

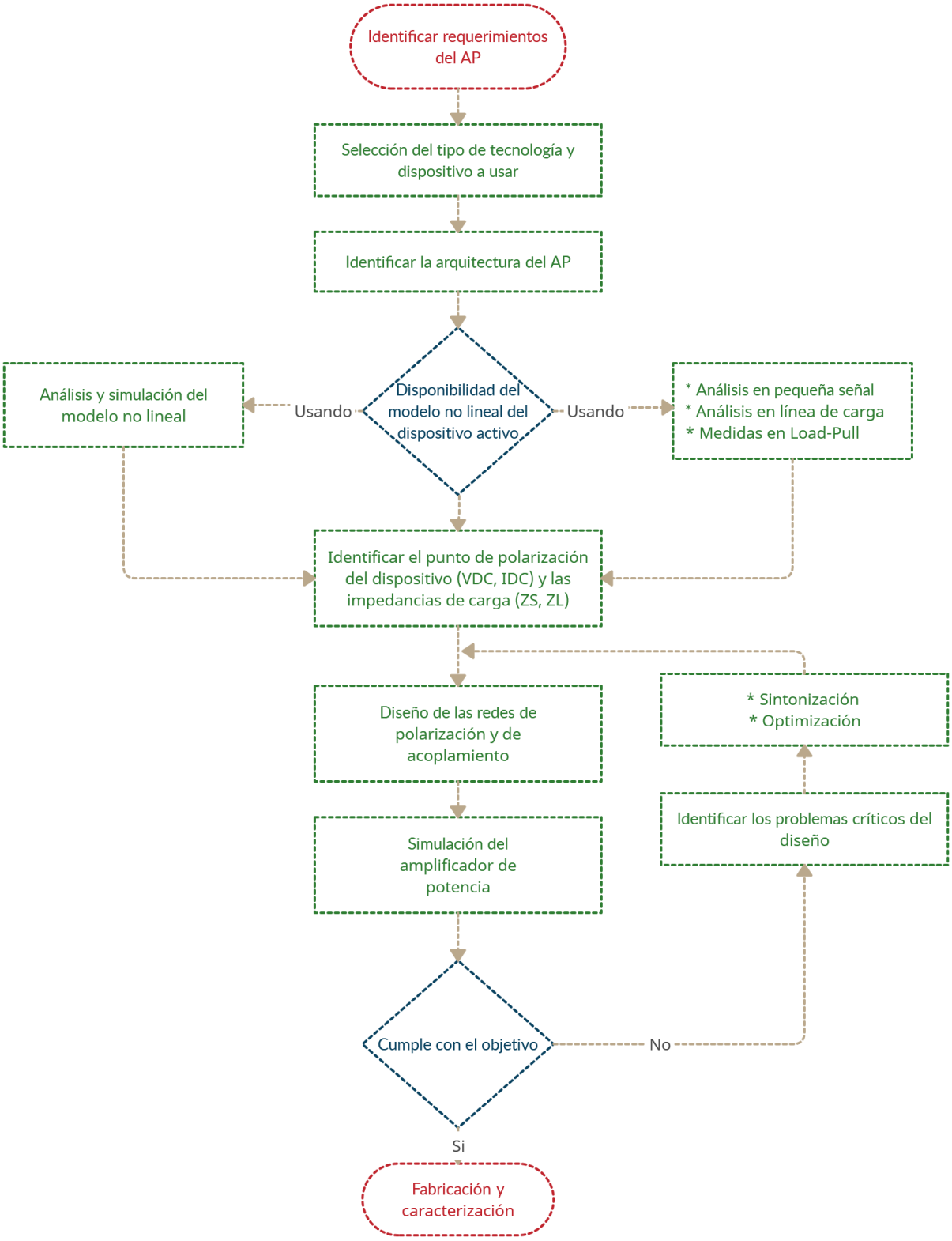


Figura 63. Diagrama de flujo para el diseño del amplificador de potencia clase F.

4.2. Caracterización del dispositivo activo

Siguiendo el método mostrado en el diagrama de flujo de la figura 63, el primer paso fue la selección del dispositivo activo a usar en el diseño del amplificador. Es importante ya que, en base a esta decisión, se pueden hacer consideraciones y marcar la pauta de las restricciones y alcances que se tendría en el producto final.

Para esta tesis, se eligió el Transistor **CREE CGH27015F GaN HEMT**, el cual tiene una potencia máxima de salida de 15 W, y tiene un intervalo de frecuencias de operación de 2300-3000 MHz, a 28V, (Ver especificaciones en el Anexo A). Dicho dispositivo fue seleccionado, ya que se cuenta con él en el laboratorio de Altas Frecuencias del CICESE.

Para poder caracterizar dicho componente y observar su comportamiento en diferentes condiciones, se usó el circuito eléctrico equivalente y el modelo no lineal del transistor desarrollado en la Universidad Estatal de Ohio (Jang *et al.*, 2014), el cual se basa en el modelo de Angelov descrito en el capítulo anterior. Dicho circuito eléctrico equivalente fue recreado y simulado en el software **ADS (Advanced Design System 2016)**.

En la figura 64, se observa el circuito eléctrico equivalente descrito por Haedong Jang (Jang *et al.*, 2014), el cual fue recreado con la ayuda de los diferentes elementos que se encuentran en ADS, además se programaron las ecuaciones del modelo no lineal descrito por Haedong, el cual está basado en el modelo de Angelov descritas en el Capítulo 3.

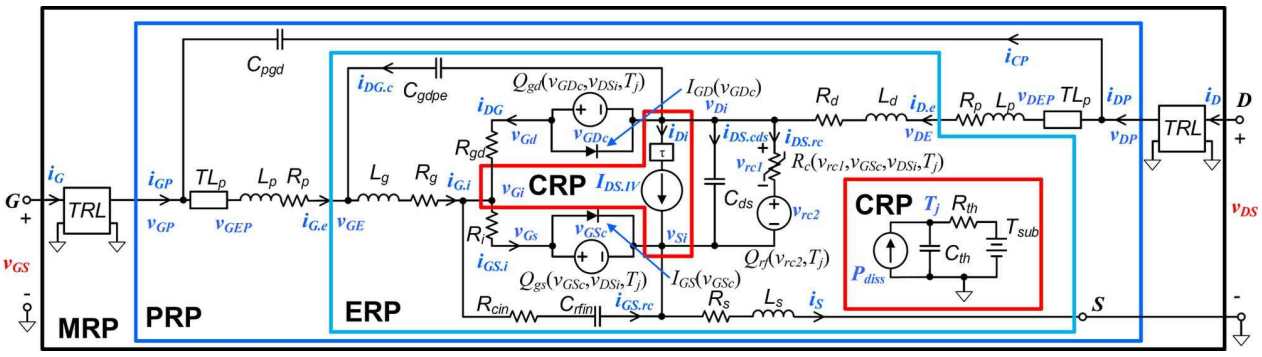


Figura 64. Circuito eléctrico equivalente del transistor usado para el diseño del amplificador de potencia.

Como se observa en la figura 64, en el circuito eléctrico equivalente se observan

los diferentes planos de referencia del dispositivo físico, es por ello que también se debe contemplar la respuesta de los planos de medición, especialmente el empaquetado, el cual está formado por una línea de microcinta y los elementos parásitos que la conforman.

4.2.1. Curvas I-V

El siguiente paso fue encontrar las curvas I-V del transistor, para lo cual el modelo fue alimentado por los voltajes V_{gs} y V_{ds} (figura 65), en un intervalo de 0 a 60 V para V_{ds} y de 0 a $-4V$ para V_{gs}, lo que da como resultado las curvas I-V mostradas a continuación. En primer lugar, se muestran las curvas de voltaje V_{ds} contra la corriente I_{ds} (figura 66) y después las curvas de voltaje V_{gs} contra la corriente I_{ds} (figura 67).

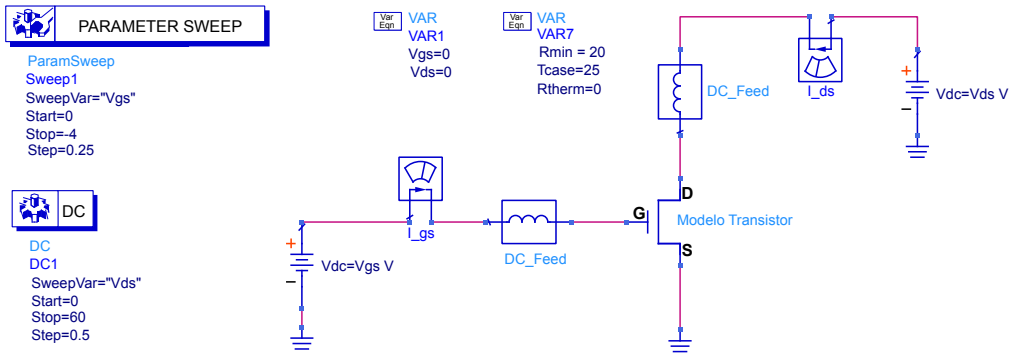


Figura 65. Esquema para obtener las curvas I-V del transistor.

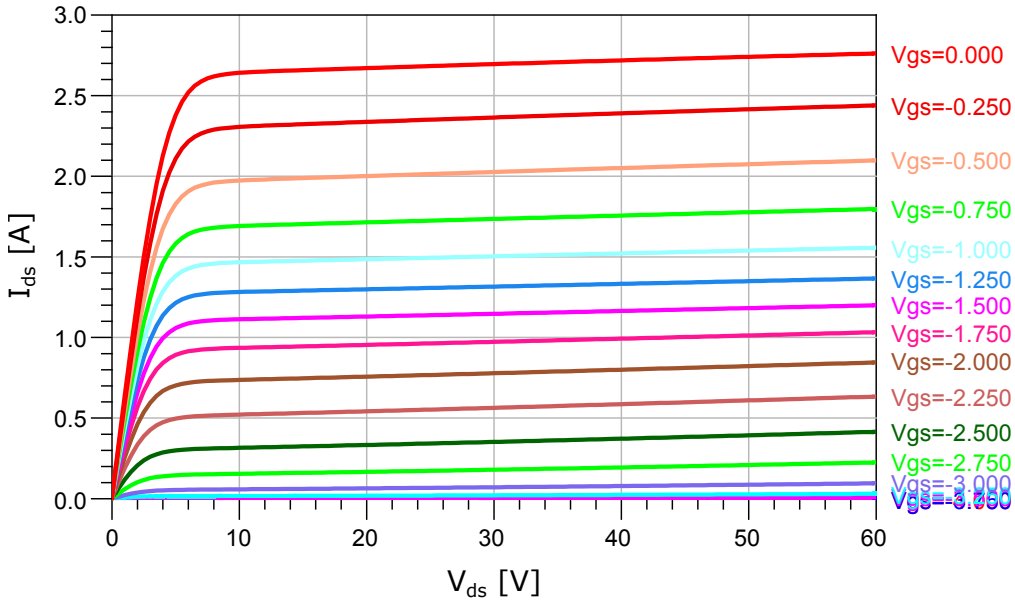


Figura 66. Curvas de voltaje- corriente $I_{ds} - V_{ds}$.

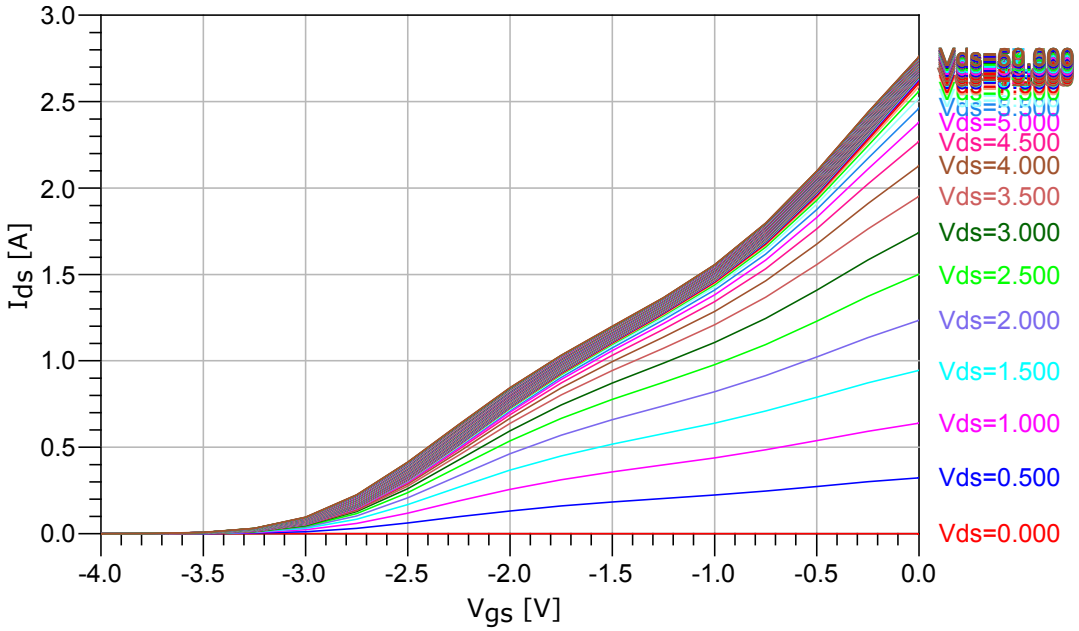


Figura 67. Curvas de voltaje- corriente $I_{ds} - V_{gs}$.

En dicha imagen se observa que la corriente máxima en el transistor es de aproximadamente $I_{max} \approx 2.607\ A$ y el voltaje de rodilla es de $V_{rodilla} \approx 7.5\ V$.
Posteriormente se calculó la transconductancia g_m del transistor, para esto se usó la siguiente definición:

$$g_m = \left.\frac{\partial I_{ds}(V_{gs}, V_{ds})}{\partial V_{gs}}\right|_{V_{ds}=constante} \tag{111}$$

Usando la expresión anterior se obtuvo la siguiente figura.

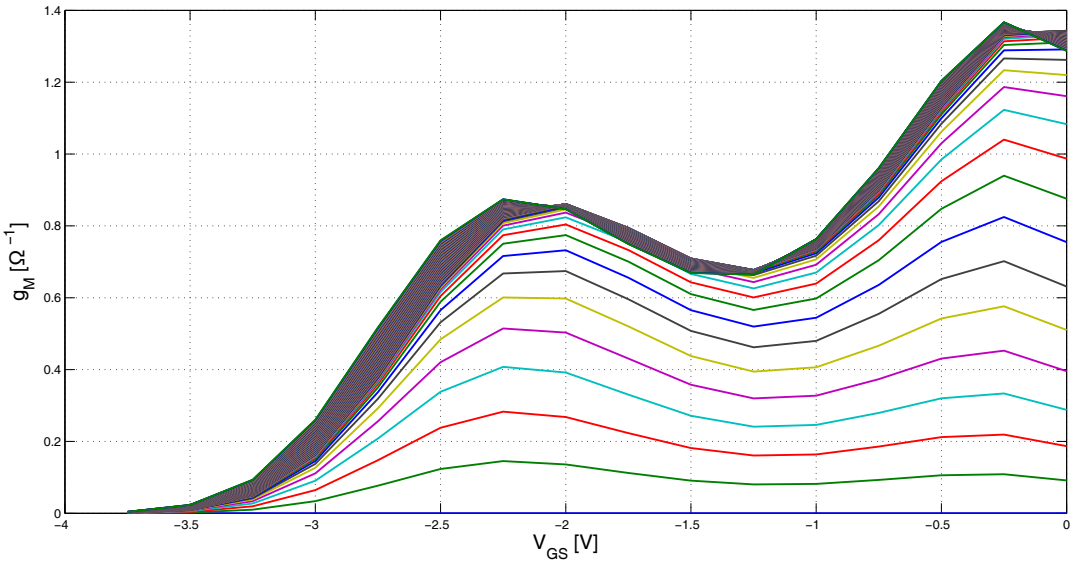


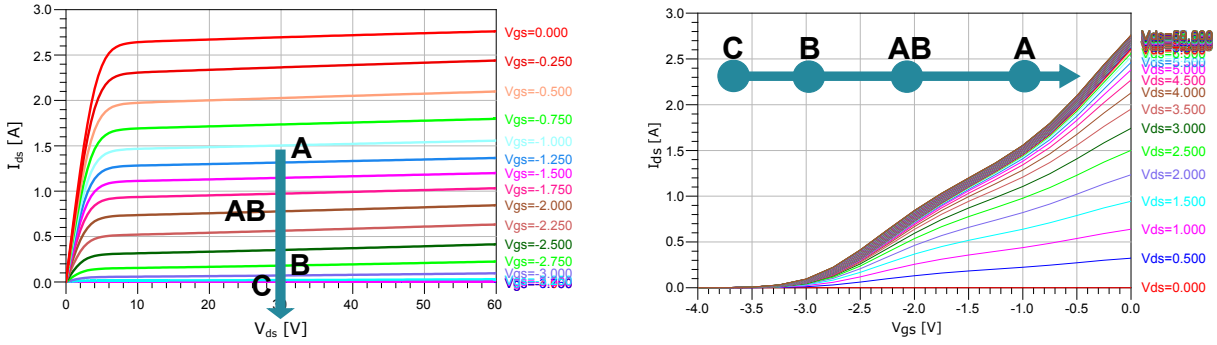
Figura 68. Transconductancia g_m del transistor.

4.2.2. Análisis del punto de polarización

Un punto crítico en el diseño de los amplificadores de potencia, es la elección del punto de polarización. Como se explicó en el Capítulo 3, el punto de polarización es el nivel de voltaje y corriente con el cual se alimenta el dispositivo activo, además, se deben generar las componentes armónicas deseadas para las formas de onda de voltaje y corriente.

Como en el amplificador clase F, las formas de onda deben truncarse, se deben mantener las características deseadas de onda senosoidal rectificada para la corriente y una señal cuadrada para el voltaje.

El transistor debe polarizarse entre una polarización clase AB baja y una clase B. En la figura 69, se observa donde se encuentran las clases de polarización en el transistor, cuando se tiene la curva $I_{ds} - V_{ds}$ mostrada en la figura 69(a) y $I_{ds} - V_{gs}$, figura 69(b).



(a) $I_{ds} - V_{ds}$ (b) $I_{ds} - V_{gs}$

Figura 69. Clases de polarización para la elección del punto de polarización.

Observando las figuras anteriores, se realizó un análisis para observar la variación de las formas de onda de voltaje y corriente con diferentes valores para los voltajes de polarización, ya que, se tiene un gran número de puntos de voltaje que pueden usarse para polarizar el transistor. Se realizó el diagrama esquemático de la figura 70, en **ADS** para simular los efectos del punto de polarización en el transistor.

Primero se analizó el comportamiento de las formas de onda con el voltaje V_{gs}, para lo cual, se fijó un valor para el voltaje V_{ds} en 27.5 V y se realizó un barrido del voltaje V_{gs} desde $-2 : -3\ V$, Se eligió este intervalo de voltaje, ya que en la figura 69, la clase AB, inicia en $-2\ V$ y la clase B, se encuentra en $-3\ V$, y siguiendo la teoría

del amplificador clase F, en este intervalo es donde debería encontrarse el punto de polarización para este amplificador.

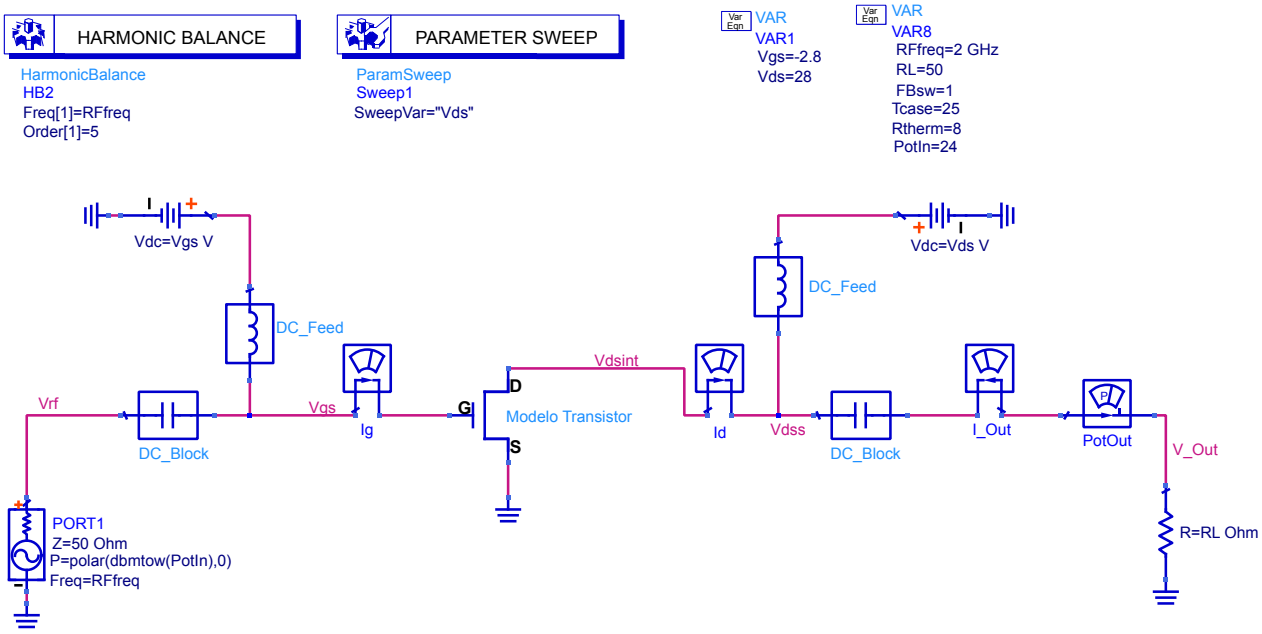
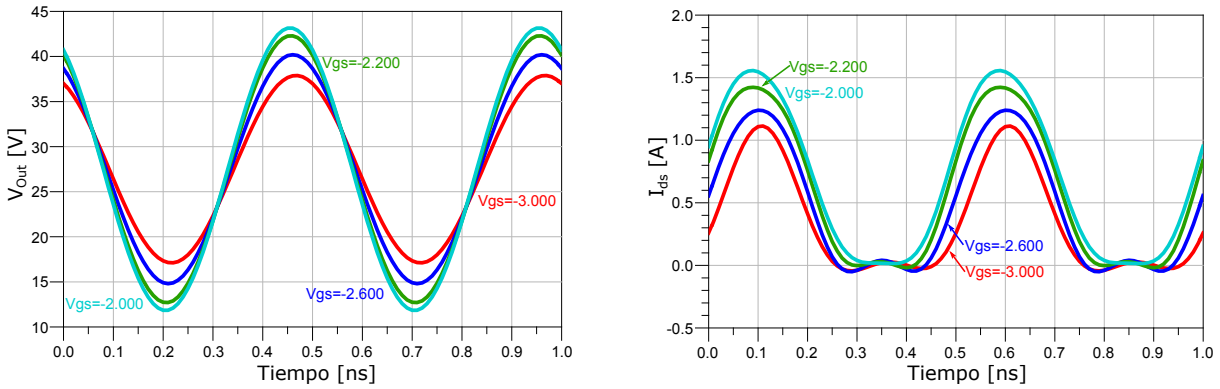


Figura 70. Diagrama esquemático para el análisis del punto de polarización.

Simulando el circuito esquemático anterior, se obtuvo la siguiente respuesta en las formas de onda de voltaje y corriente:



(a) Forma de onda de voltaje

(b) Forma de onda de corriente

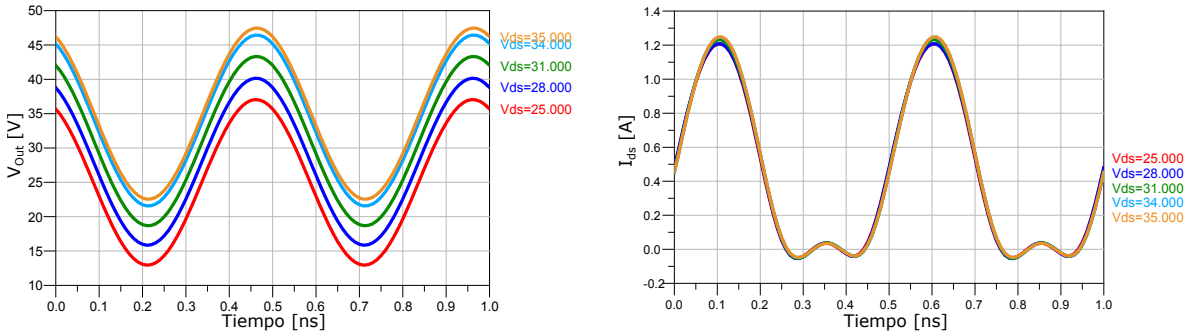
Figura 71. Formas de onda de corriente y voltaje, con V_{gs} variable.

Como se observa en las figuras anteriores, en un punto de polarización cercano al clase AB, la forma de onda de corriente se empieza a parecer a una senoidal rectificada, pero aún se comporta como una sinusoidal para valores de voltaje V_{gs} cercanos a cero, pero aún si, se acerca a un clase B. La forma de onda es una sinusoidal rectifica-

da, por lo que se podría elegir un punto entre $V_{gs} = -3 : -2.6\ V$ para cumplir con esta condición del amplificador clase F.

La forma de onda del voltaje sigue siendo una sinusoidal, ya que aún no se generan los armónicos para la forma de onda cuadrada, solamente se está polarizando el transistor.

Ahora se fija un valor de V_{gs} en $-2.8\ V$ y se varía el voltaje V_{ds} en un intervalo de $V_{ds} = 25\ :\ 35\ V$, eligiendo este intervalo para tratar de centrarse en el voltaje medio de las curvas I-V, se puede observar la influencia de este voltaje en las formas de onda, como se muestra a continuación:



(a) Forma de onda de voltaje (b) Forma de onda de corriente

Figura 72. Formas de onda de corriente y voltaje, con V_{ds} variable.

Como se observa en la figura 72, el voltaje V_{ds} influye en el nivel de la forma de onda de voltaje y además, se mantiene la forma de onda sinusoidal. Respecto a la forma de onda de la corriente, ésta varía muy poco, pero se mantiene la forma de onda sinusoidal rectificada y con los diferentes niveles de voltaje V_{ds}, no se tiene un cambio significativo, es por ello que se puede elegir un voltaje que se encuentre entre $V_{ds} = 25\ :\ 35\ V$.

Después de analizar la influencia de los voltajes V_{ds} y V_{gs} en el transistor, se pudo elegir un punto de polarización para este trabajo. Para el diseño del amplificador de potencia se eligió el punto de polarización de $V_{ds} = 28$ y $V_{gs} = -2.8$.

4.2.3. Análisis en potencia

Después de elegir el punto de polarización, se realizó un análisis en potencia en el transistor, para ello se utilizó el diagrama esquemático de la figura 73. Se realizó un barrido en la potencia de entrada del transistor de $P_{in} : -20 \ : \ 40 \ dBm$ y el resultado fue analizado en la gráfica de $P_{in} \ vs \ P_{out}$, mostrada en la figura 74.

La gráfica $P_{in} \ vs \ P_{out}$ proporciona información respecto a la relación de la potencia de entrada en el transistor y la potencia de salida que éste puede entregar a la salida del dispositivo, así como el comportamiento del transistor, se puede observar en qué intervalo de potencia de entrada éste se comporta linealmente y donde inicia la saturación del transistor, también se observa el comportamiento del segundo y tercer armónico, con lo que se puede obtener el punto de compresión del transistor.

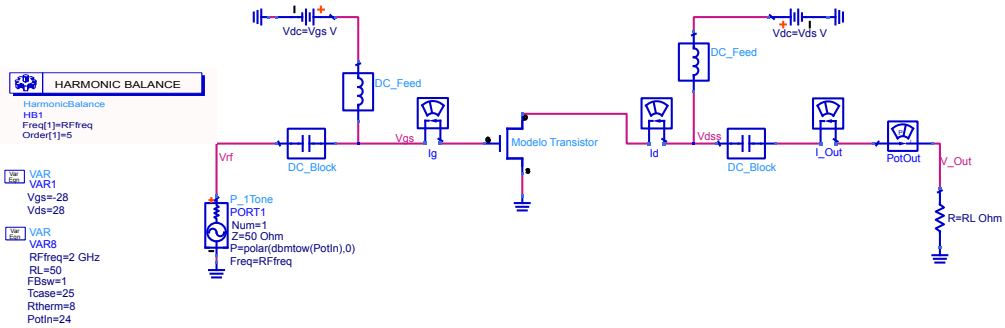


Figura 73. Diagrama esquemático para el análisis de potencia.

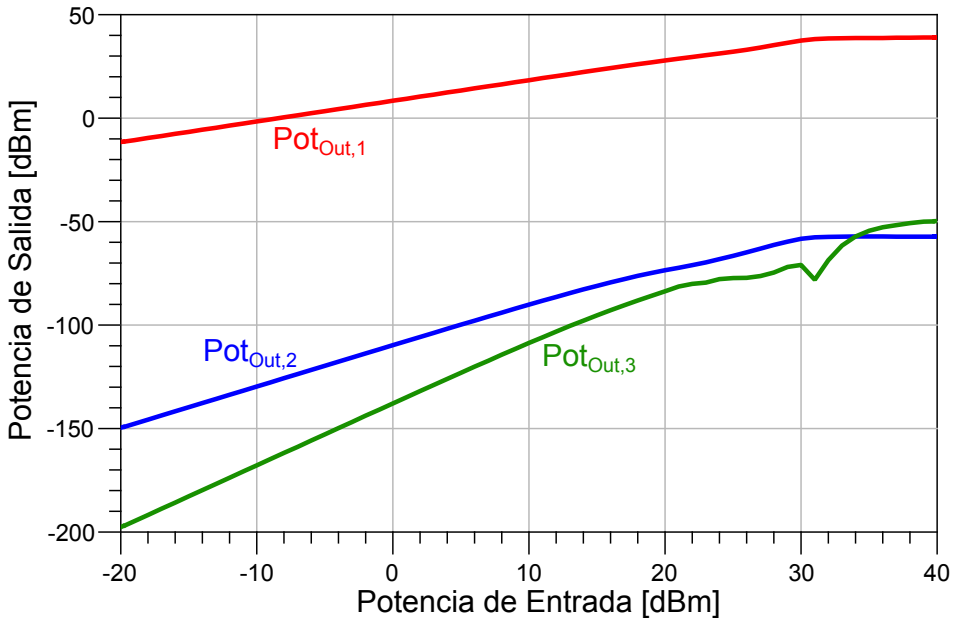


Figura 74. Gráfica P_{in} & P_{out} para el análisis en potencia del transistor, para la fundamental (línea roja), segundo (línea azul) y tercer (línea verde) armónico.

De la figura anterior, se observa que el transistor tiene un comportamiento lineal hasta antes de los 30 *dBm* de potencia de entrada, y a partir de esta potencia, el transistor entra en saturación, alcanzando una potencia de salida de aproximadamente 40 *dBm*, comportándose después de forma no lineal.

A partir de la gráfica de P_{in} *vs* P_{out}, se puede obtener la ganancia del dispositivo, usando la siguiente expresión

$$G_{dBm} = P_{out} - P_{in} \tag{112}$$

por lo que graficando la ganancia en función de la potencia de entrada se obtiene la gráfica de la figura 75.

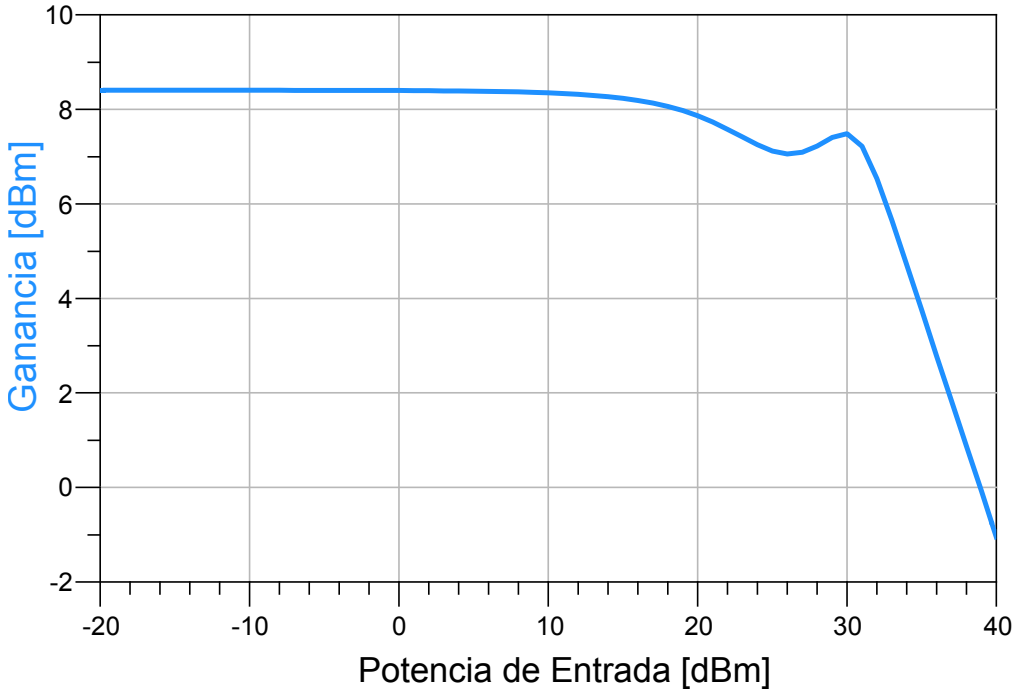


Figura 75. Gráfica de ganancia del transistor.

4.3. Simulación del sistema de Load-Pull

Un punto importante en la caracterización del dispositivo activo es la obtención de la impedancia óptima, esta impedancia debe presentarse a la salida del transistor en las redes de carga para poder obtener las formas de onda deseadas en el amplificador de potencia.

Existen muchas formas de obtener la impedancia óptima del transistor, pero una técnica muy utilizada y que mejores resultados ha arrojado, es la técnica de Load-Pull.

Como se explicó en el capítulo 3, el sistema de Load-Pull se utiliza para la caracterización de transistores en condiciones de gran señal (régimen no-lineal).

Este sistema consiste en variar la impedancia presentada a la salida del transistor, y medir la potencia de salida para cada impedancia, con una potencia constante en la entrada y se denomina impedancia óptima a la que entregue la máxima potencia.

Al variar la impedancia se puede abarcar gran parte de la carta de Smith y obtener mediciones de potencia que describen el comportamiento del transistor. Las mediciones son representadas como contornos en los cuales se muestra la potencia para cada impedancia.

En la figura 76, se muestra el diagrama a bloques que describe el sistema de Load-Pull. Como se observa, se requiere una señal de RF con una potencia constante en la entrada, una carga variable a la salida del transistor y un medidor de potencia.

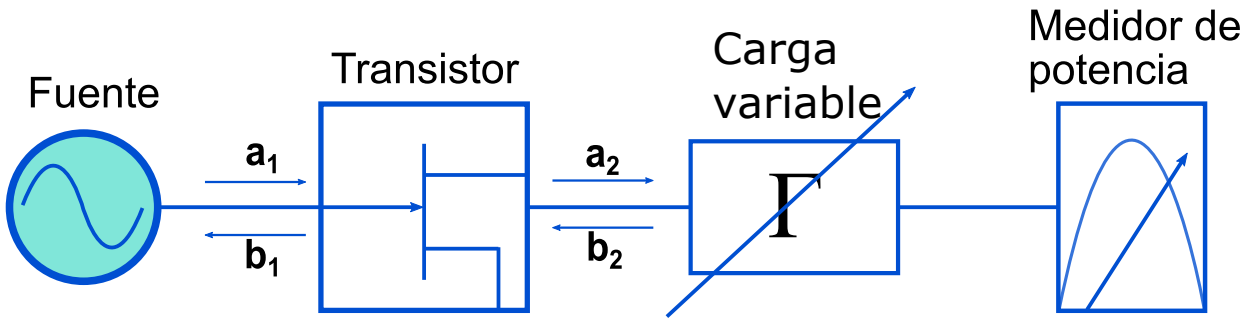


Figura 76. Esquema de un sistema de Load-Pull.

El esquema anterior se implementó en ADS y es mostrado en la figura 77, este diagrama esquemático está formado por dos partes, el circuito eléctrico equivalente y los bloques de simulación y ecuaciones.

El circuito eléctrico está formado por el modelo del transistor, un generador de onda de RF, el cual tiene una frecuencia y potencia de entrada constante establecida, las fuentes V_{gs} y V_{ds}, las T's de polarización, un inductor para bloquear la señal de RF en las fuentes de voltaje y capacitores para bloquear el voltaje de CD en el generador de RF y en la carga. También se colocan medidores de corriente y potencia y nodos para medir el voltaje en diferentes puntos del circuito.

Los estímulos de entrada se establecen en el bloque de variables (VAR1), los cuales

son: los voltajes de polarización ($V_{ds} = 28$ y $V_{gs} = -2.8$), 2 *GHz* como frecuencia de simulación y de diseño, y tomando como potencia de entrada un valor obtenido en la gráfica de P_{in} *vs* P_{out}, donde el transistor se encuentra en saturación, para este caso se usó 30 *dBm*.

Los bloques de simulación se utilizan para realizar la simulación del sistema de Load-Pull. En el circuito eléctrico se tiene un bloque llamado *TermG2*, el cual es la carga a variar en el sistema; para poder variar la carga en la carta de Smith se utiliza un análisis y simulación en balance armónico, con la cual se puede obtener el voltaje y corriente en el circuito eléctrico para un determinado número de armónicos.

Para poder variar la carga en el circuito, ésta debe representarse en forma polar, por lo que se definen las variables de *Mag_GL* y *Ang_GL*. La primera variable *Mag_GL* se variá usando el bloque de *Harmonic Balance*, mientras que la variable *Ang_GL* se varía usando el bloque *Parameter Sweep*, en estos bloques se establecen los intervalos en los cuales se desea variar la magnitud y fase de la carga. Posteriormente, la carga se convierte en un coeficiente de reflexión y se calcula la potencia, para después ser representados en la carta de Smith.

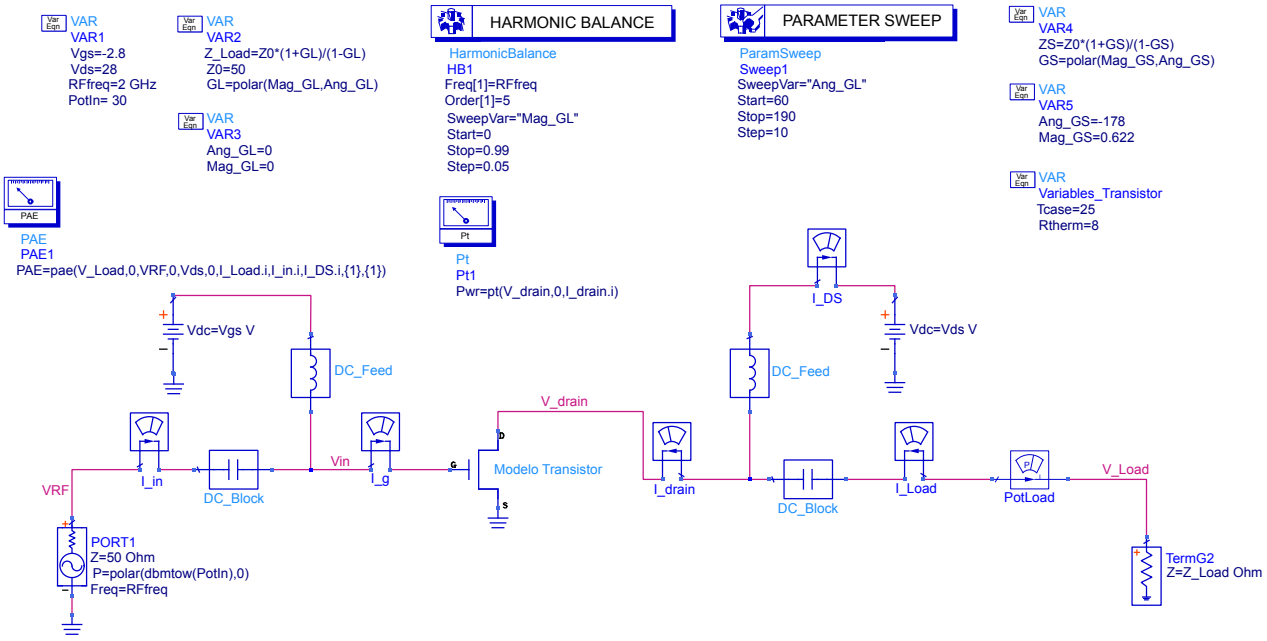


Figura 77. Diagrama esquemático en ADS del sistema de Load-Pull.

Posteriormente se obtienen las impedancias variables presentadas en el transistor, las cuales se muestran en la figura 78, como se observa, abarcan gran parte de la

carta de Smith. Estas impedancias pueden encontrarse en toda la carta de Smith o es posible acotarlas a una región específica.

En este análisis se acotaron las impedancias a una región específica, ya que en pruebas anteriores se encontró que en esta región se encuentra la impedancia óptima.

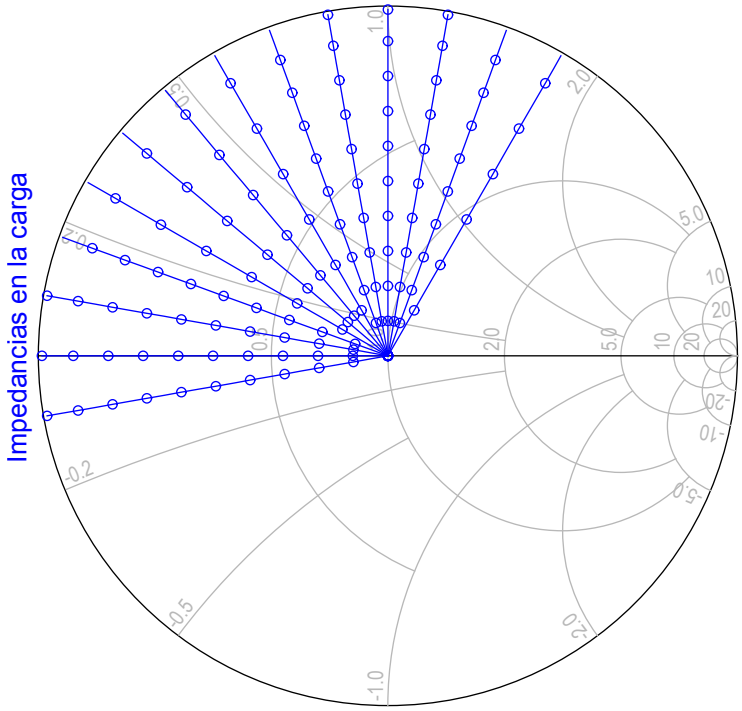
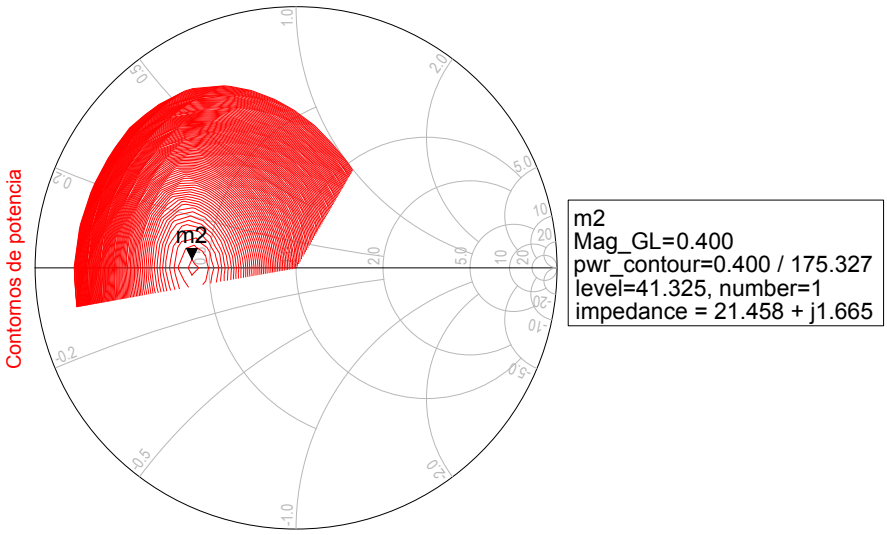


Figura 78. Cargas en la salida presentadas en el sistema de Load-Pull.

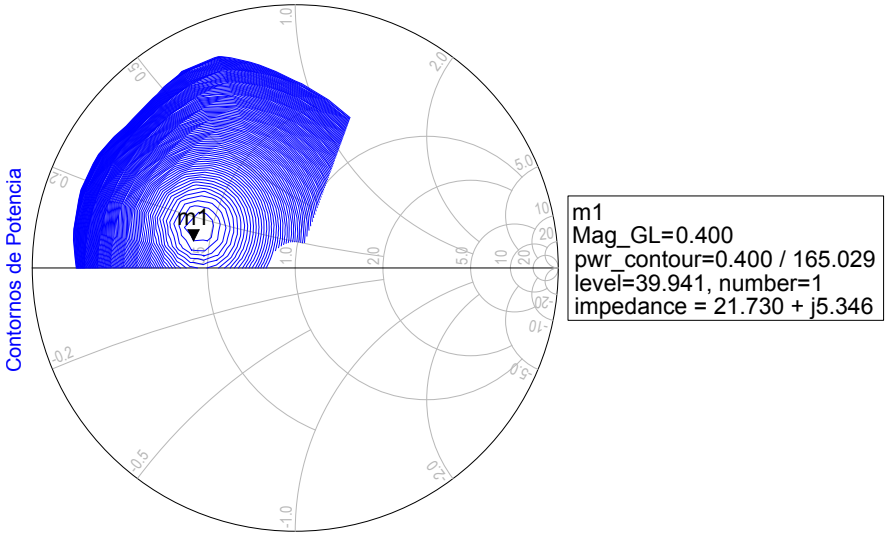
Como el objetivo del sistema de Load-Pull es variar la magnitud y fase de la carga en la carta de Smith y posteriormente generar contornos de potencia constante para obtener la carga con la máxima potencia, se utiliza la función de **contour()**, esta función permite obtener los contornos de potencia constante y poder encontrar de forma más fácil la carga óptima, ya que esta se encuentra en el contorno central.

Como el transistor está formado por diferentes planos de medición, se deben medir y analizar el comportamiento de la impedancia en cada uno de ellos, observando como varía la impedancia óptima en cada plano de medición por los elementos parásitos, recordando que se desea obtener la impedancia óptima en el plano intrínseco, ya que en este plano se asegura que el dispositivo opera sin efectos parásitos.

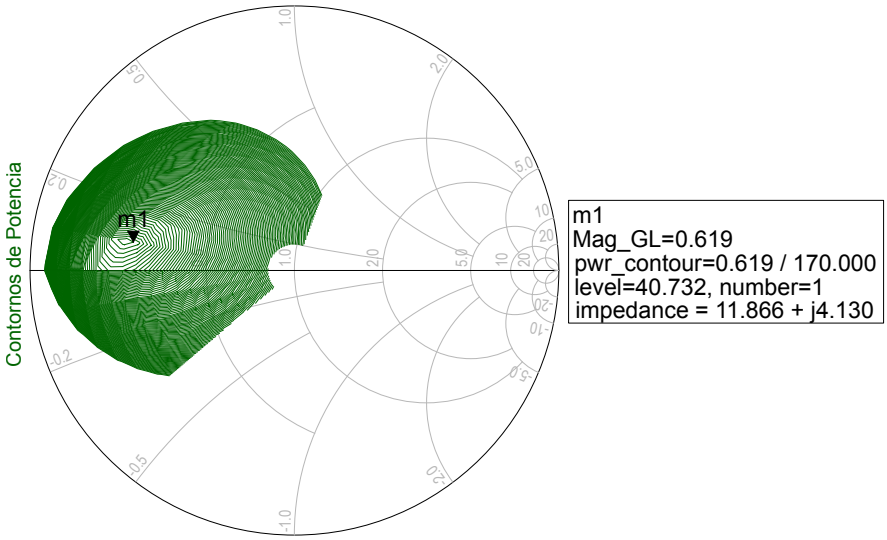
A continuación, se muestran los resultados obtenidos cuando se aplica el sistema de Load-Pull en los diferentes planos de medición.



(a) Plano intrínseco.



(b) Plano extrínseco.



(c) Plano empaquetado.

Figura 79. Load-Pull en diferentes planos de medición.

Como se observa en la figura anterior, en el plano intrínseco (figura 79(a)) la impedancia óptima es de $21.458 + j1.665$, cuando se cambia al plano extrínseco (figura 79(b)), la impedancia pasa a tener un valor de $21.730 + j5.346$ y si por último, se mide en el plano del empaquetado (figura 79(c)), el valor de la impedancia óptima es de $11.866 + j4.130$. Claramente los efectos de los elementos parásitos y el empaquetado modifican el valor de la impedancia óptima, lo que podría ocasionar problemas cuando se diseña el amplificador de potencia.

En este sistema también se calculó la eficiencia del transistor, para esto se usó la siguiente expresión:

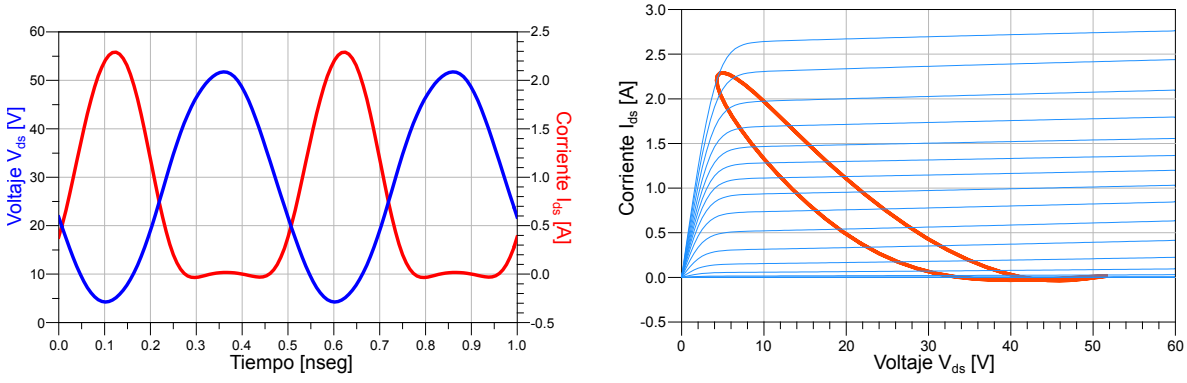
$$\eta = \frac{P_{out}}{P_{CD}} \tag{113}$$

donde P_{out} es la potencia de salida y P_{CD} es la potencia de CD con la que se alimenta el transistor. Calculando la eficiencia para cada plano de medición se obtiene lo siguiente:

Tabla 2. Eficiencia en los diferentes planos de medición

Plano de medición	Eficiencia (100 %)
Plano intrínseco	71.53
Plano Extrínseco	68.075
Plano Empaquetado	50.721

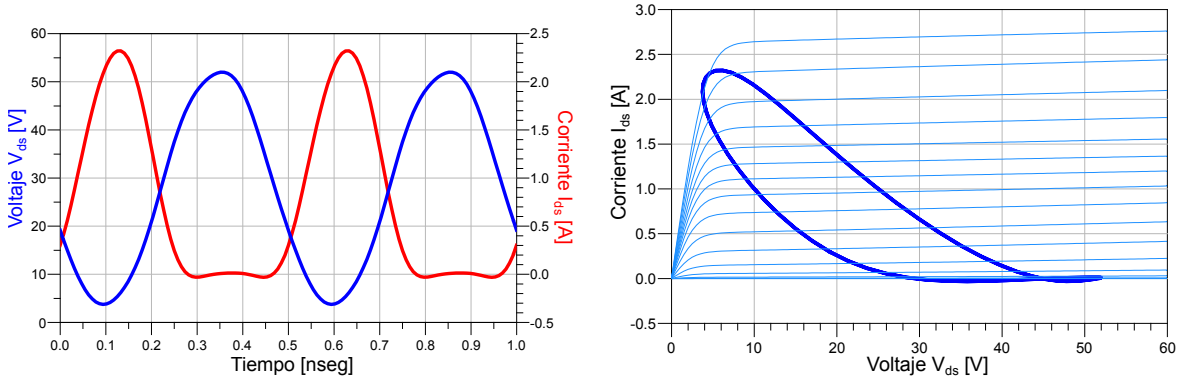
Después de obtener la impedancia óptima, se pueden graficar las formas de onda de voltaje y corriente que se obtienen con la impedancia óptima, así como la línea de carga para observar el comportamiento de los diferentes planos de medición.



(a) Formas de onda de voltaje y corriente.

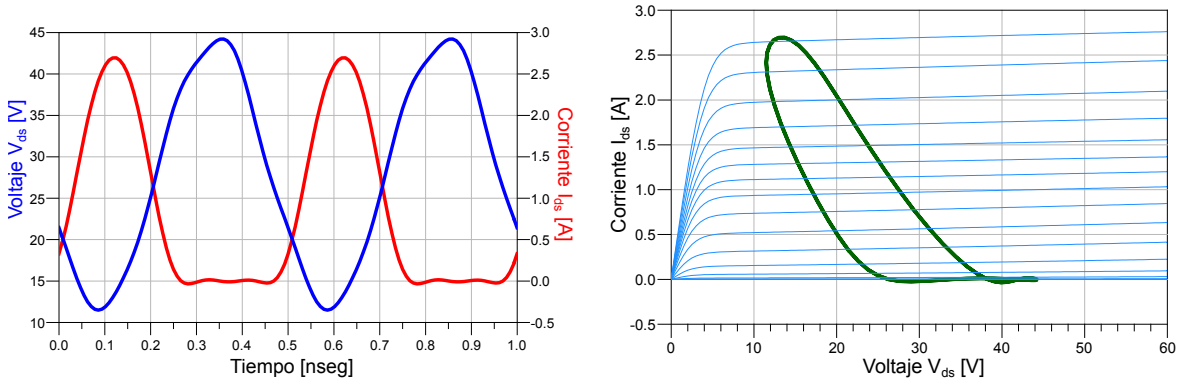
(b) Línea de carga.

Figura 80. Plano intrínseco.



(a) Formas de onda de voltaje y corriente. (b) Línea de carga.

Figura 81. Plano extrínseco.



(a) Formas de onda de voltaje y corriente. (b) Línea de carga.

Figura 82. Plano empaquetado.

Como se observa en las figuras anteriores, las formas de onda de voltaje y corriente sufren cambios cuando se miden en los diferentes planos de medición, en el plano intrínseco, las formas de onda son las esperadas, onda semi-sinusoidal rectificada para la corriente y sinusoidal para el voltaje, y se ve en la línea de carga que está muy cerca de la corriente máxima del transistor, pero cuando se agregan los efectos parásitos y del empaquetado, éstas se modifican y cambian su comportamiento.

4.3.1. Load-Pull armónico

El Load-Pull presentado anteriormente, es sólo el análisis para la impedancia fundamental, sin contemplar los efectos de los armónicos, por lo que es necesario realizar el análisis cuando se tengan los efectos del segundo y el tercer armónico.

Para esto se colocó un stub en terminación en corto circuito para el segundo armónico y en terminación en circuito abierto para el tercero; en los diferentes planos de medición como se observa en el diagrama esquemático de la figura 83. Como anteriormente se obtuvo la carga óptima del transistor, ésta fue presentada en la salida del dispositivo y se simuló el circuito esquemático, este proceso se realizó para observar cómo varían las impedancias para la fundamental y los armónicos, además se observaron las formas de onda y la línea de carga dinámica en los diferentes planos de medición.

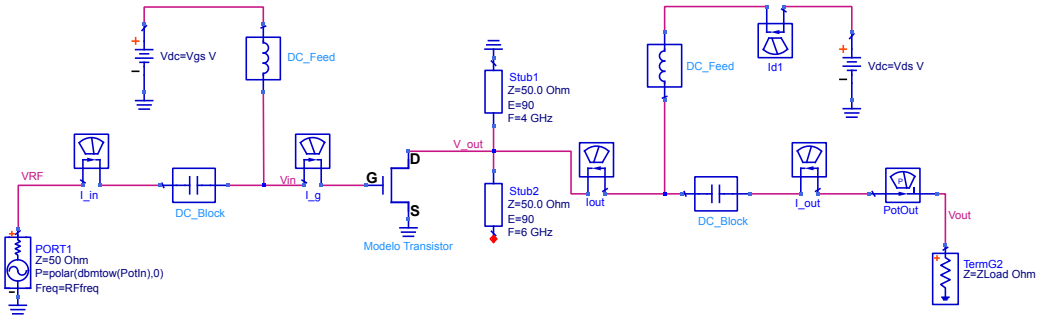


Figura 83. Diagrama esquemático para implementar el Load-Pull armónico.

Se muestran a continuación los resultados de la simulación. En primer lugar se muestran las impedancias para la fundamental, el segundo y tercer armónico graficados en la carta de Smith, para los diferentes planos de medición.

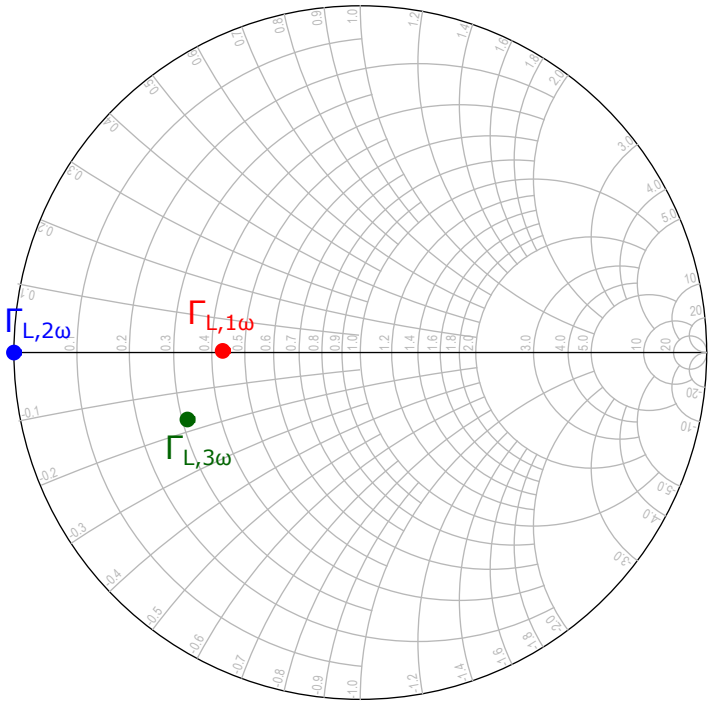


Figura 84. Impedancias para la fundamental y segundo y tercer armónico en el plano intrínseco.

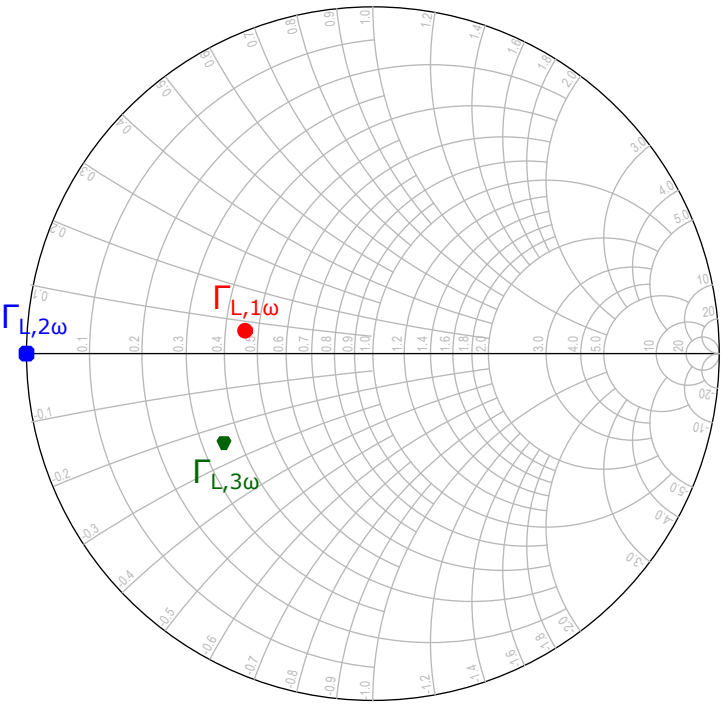


Figura 85. Impedancias para la fundamental y segundo y tercer armónico en el plano extrínseco.

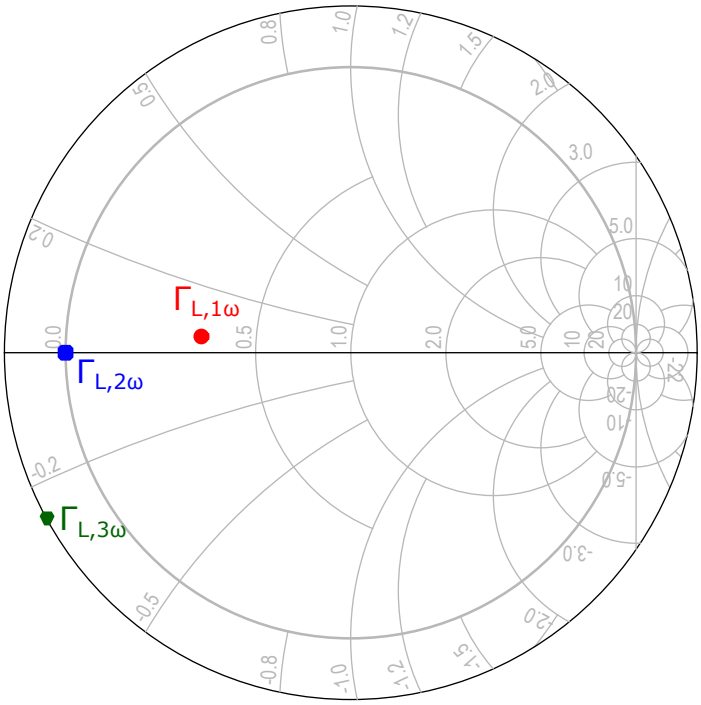
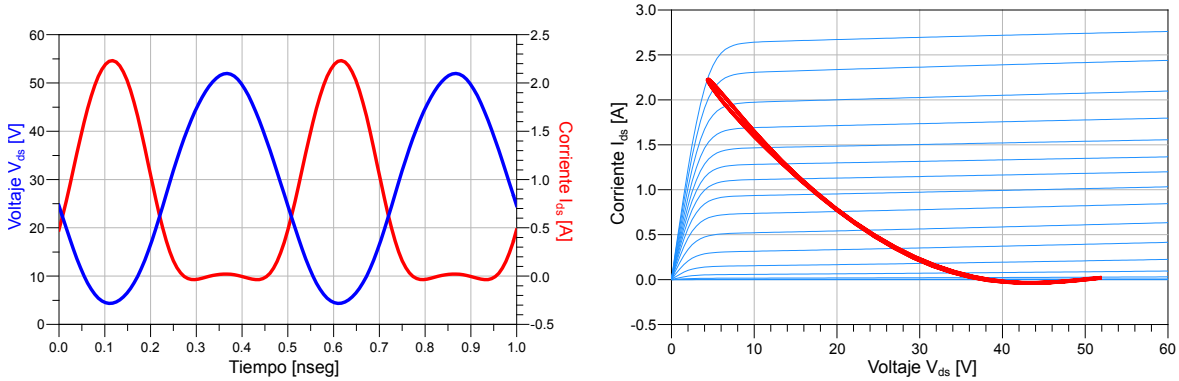


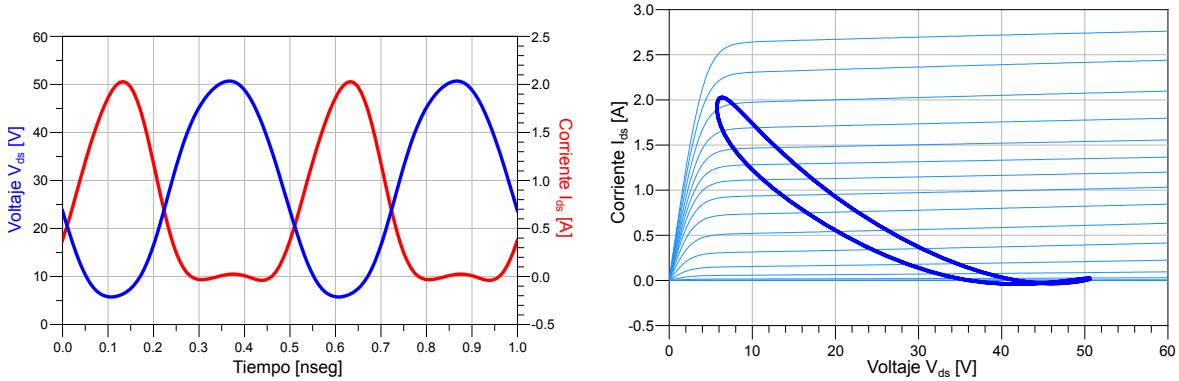
Figura 86. Impedancias para la fundamental y segundo y tercer armónico en el plano empaquetado.

En segundo lugar se graficaron las formas de onda de voltaje y corriente y la línea de carga dinámica para los diferentes planos de medición



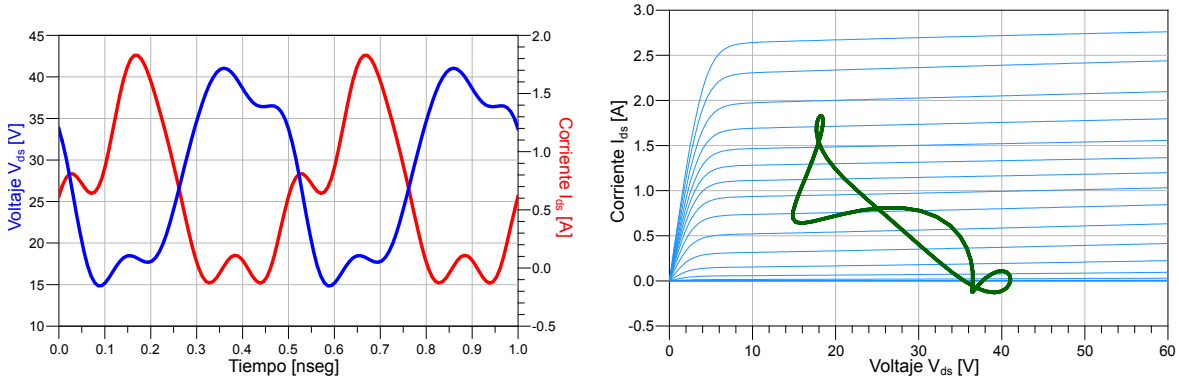
(a) Formas de onda de voltaje y corriente. (b) Línea de carga.

Figura 87. Formas de onda en el plano intrínseco.



(a) Formas de onda de voltaje y corriente. (b) Línea de carga.

Figura 88. Formas de onda en el plano extrínseco.



(a) Formas de onda de voltaje y corriente. (b) Línea de carga.

Figura 89. Formas de onda en el plano empaquetado.

Como se observa en la figuras 84, 85 y 86 las impedancias para la fundamental, el segundo y tercer armónico varían cuando se cambia de punto de medición, en el plano intrínseco, la fundamental es una impedancia real, el segundo armónico se comporta como un corto, se encuentra en el lado izquierdo de la carta de Smith y el tercer armónico se encuentra dentro de la carta. También se observa que las formas de onda de la figura 87 mantienen la forma semi-sinusoidal rectificada para la corriente, mientras que el voltaje es una onda sinusoidal, lo cual se traduce en una línea de carga muy delgada y que está muy cerca de la corriente máxima del transistor.

Cuando se mide en el plano extrínseco las impedancias se desplazan, haciendo que la impedancia fundamental sea una número complejo, además se desplaza la ubicación del tercer armónico, haciendo que las formas de onda (figura 88) se distorsionen un poco; modificando la línea de carga, haciendo que se comporte como una elipse y disminuyendo la corriente máxima.

Analizando las impedancias en el empaquetado, se observa que el tercer armónico se sale de la carta de Smith, haciendo que las formas de onda de voltaje y corriente (figura 89) se encuentren completamente distorsionadas, lo que también se refleja en la línea de carga, cuyo fenómeno se observa por todos los efectos parásitos y los efectos del empaquetado agregados.

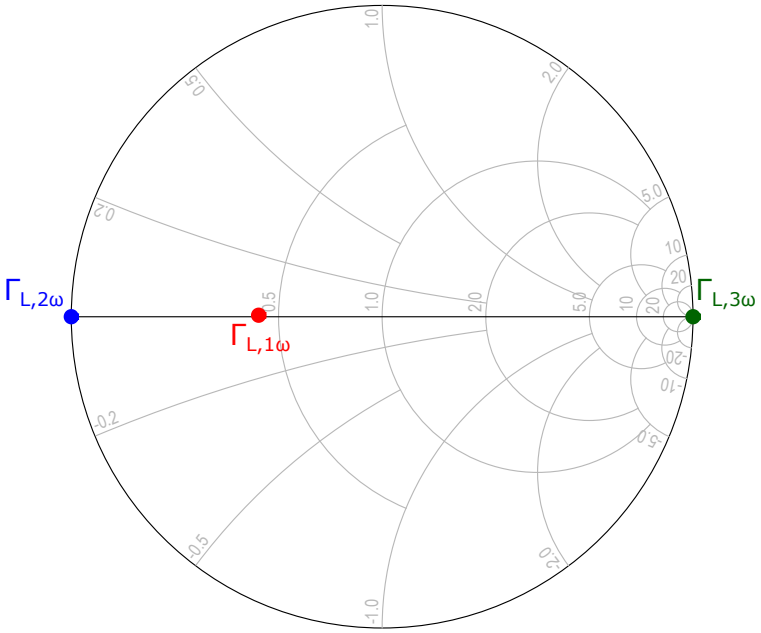


Figura 90. Impedancias necesarias para el diseño de las redes de carga.

Con este análisis se pudo encontrar la impedancia de la fundamental, por lo que es posible diseñar las redes de carga para poder obtener las formas de onda del amplificador clase F, en especial la forma de onda de voltaje, ya que con la contribución del segundo y tercer armónico se debe obtener la forma de onda cuadrada. Estas impedancias se muestran en la figura 90.

4.4. Diseño de la red de carga

Después de caracterizar el transistor y establecer el punto de polarización, la potencia de entrada y la carga óptima del transistor obtenida mediante el Load-Pull, se procedió al diseño de las redes de carga.

Como se ha mencionado, las redes de carga permiten controlar las formas de onda de voltaje y corriente cuando se cuenta la impedancia óptima del dispositivo activo. Las redes de carga pueden ser diseñadas mediante elementos concentrados o distribuidos, siendo éstos últimos los más utilizados; ya que se pueden diseñar redes usando diferentes configuraciones de líneas de transmisión, a las cuales se les puede modificar la impedancia, la longitud de la línea y la fase, con lo cual se pueden tener mejor control de los armónicos, el tamaño de la red y la anchura de banda de operación.

Para el diseño del amplificador clase F, se realizó un estudio sobre diferentes redes de carga para estudiar el comportamiento el amplificador para cada una de ellas y elegir la respuesta.

4.4.1. Red de carga de Grebennikov

La primera red estudiada fue la red de carga de Grebennikov. En la figura 91 (Grebennikov, 2011a), se muestran las configuraciones más básicas de una red de carga para un amplificador clase F. En dicha red se tiene una línea de transmisión de un cuarto de longitud onda en paralelo, la cual genera la terminación en corto circuito para los armónicos pares del voltaje, la sección con la línea de trasmisión en serie y el stub en circuito abierto de $\lambda/12$ a la frecuencia fundamental, generan el circuito abierto para el tercer armónico, y además, la línea está conectada a la alimentación de CD y a un

capacitor de polarización.

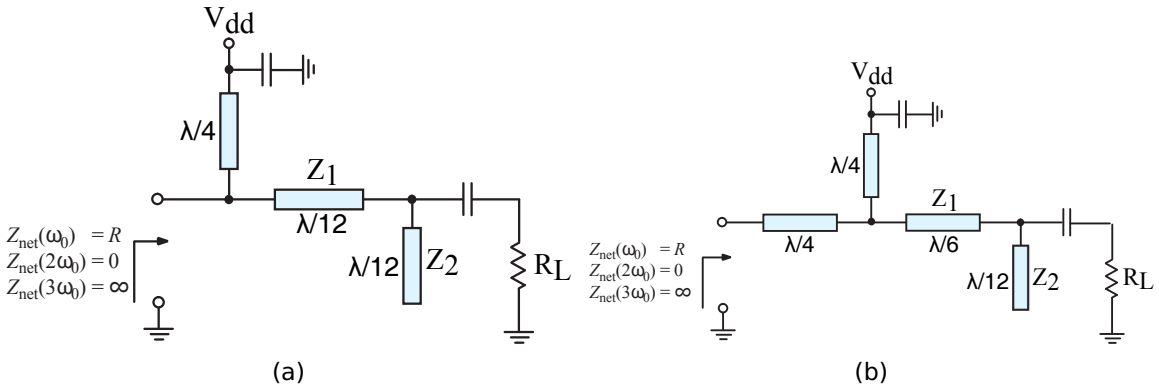


Figura 91. Redes de carga de Grebennikov.

Simulando la red de carga de Grebennikov en ADS, como se muestra en la figura 92, primero para una frecuencia de 1 *GHz* se obtuvieron los siguientes resultados.

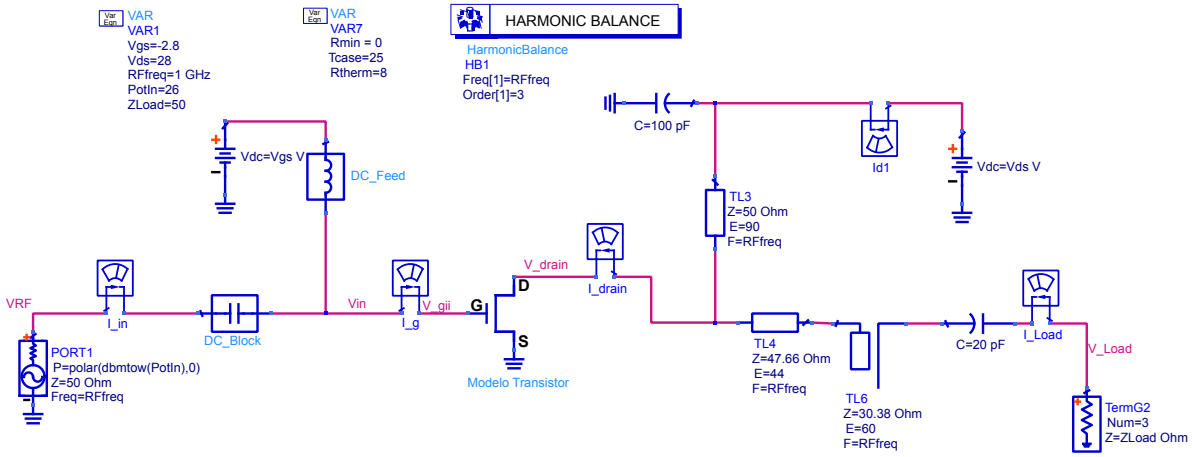
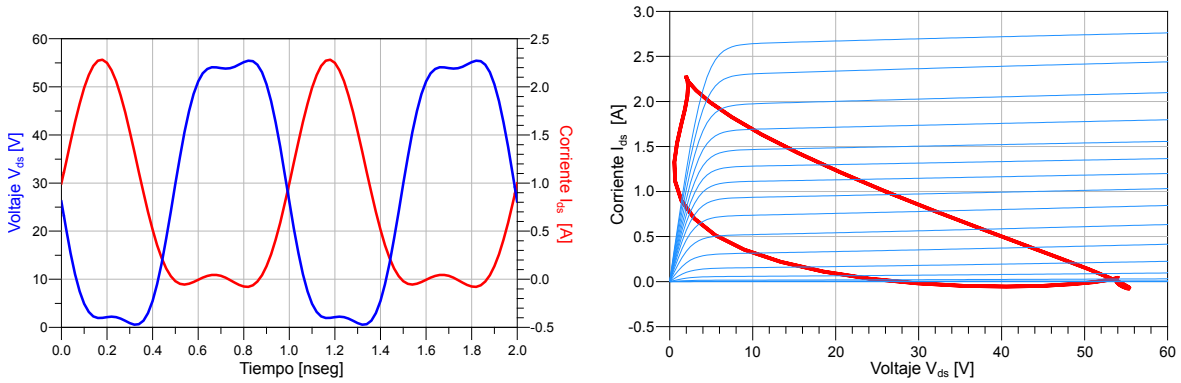


Figura 92. Red de carga de Grebennikov en ADS.

La red de carga fue diseñada usando las ecuaciones mostradas en el capítulo 3, en donde se menciona la red de carga de Grebennikov, estas ecuaciones son para obtener la impedancia de los stubs, usando como impedancia R, la carga óptima obtenida en el sistema de Load-Pull y como impedancia característica 50 Ω. En primera instancia se respetaron las fases de los stubs establecidas por Grebennikov, pero al final se realizó una optimización en las impedancias y fases para mejorar la respuesta de la red. Las figuras 93 y 94 muestran la respuesta de la red en el plano intrínseco.



(a) Formas de onda de voltaje y corriente. (b) Línea de carga.

Figura 93. Respuesta de la red de carga de Grebennikov en el plano intrínseco en 1 *GHz*.

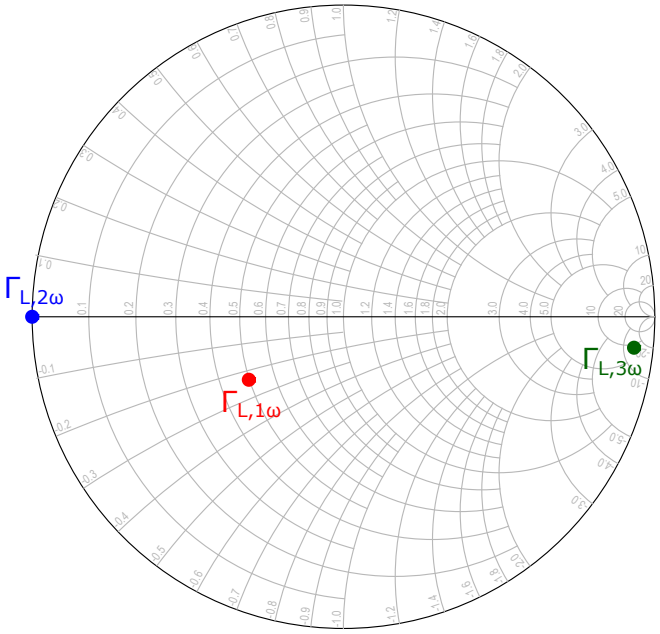
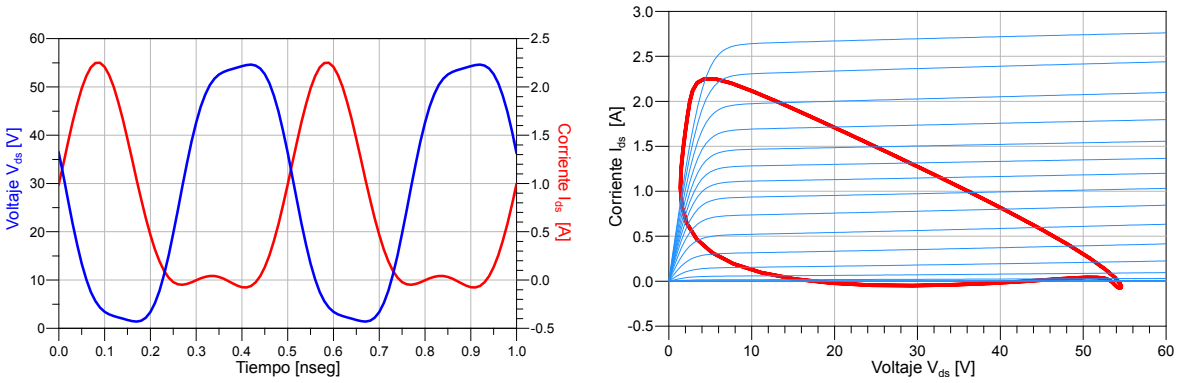


Figura 94. Impedancias de la fundamental, del segundo y tercer armónico de la red de carga de Grebennikov en el plano intrínseco a 1 *GHz*.

Posteriormente, se simuló la red de carga para una frecuencia de 2 *GHz*, con lo que se obtuvo la respuesta mostrada en las figuras 95 y 96.



(a) Formas de onda de voltaje y corriente (b) Línea de carga

Figura 95. Respuesta de la red de carga de Grebennikov en el plano intrínseco en 2 *GHz*.

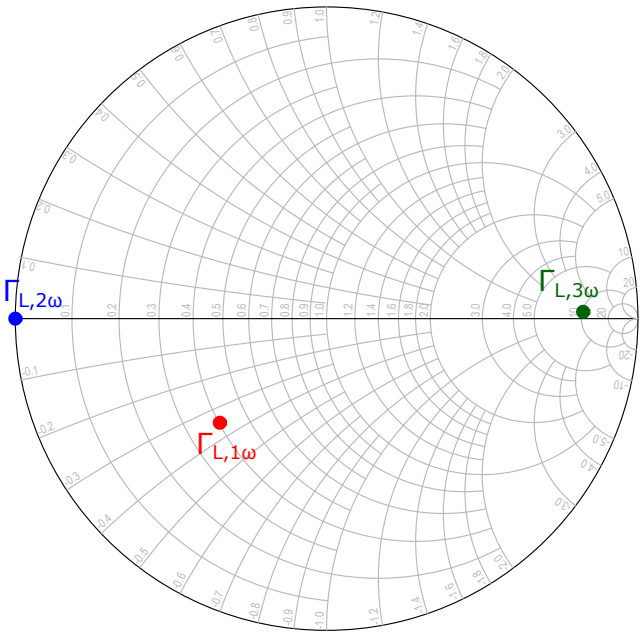


Figura 96. Impedancias de la fundamental, del segundo y tercer armónico de la red de carga de Grebennikov en el plano intrínseco a 2 *GHz*.

Como se observa en las respuestas anteriores, la red de carga de Grebennikov funciona correctamente cuando se simula a una frecuencia de 1 *GHz*, se obtiene una respuesta muy cercana a la esperada en las formas de onda de voltaje cuadrada y corriente semi-senosoidal rectificada. Se observa también, que en la gráfica de las impedancias de la figura 94, el segundo armónico es un corto, mientras que el tercer armónico es muy cercano al abierto ideal, la impedancia fundamental se encuentra en la región capacitiva de la carta de Smith.

Pero cuando se simula a 2 *GHz*, la respuesta cambia, se tiene un poco de distor-

sión en las formas de onda, lo que se traduce en la línea de carga de la figura 95(b), mientras que la impedancia de la fundamental y el tercer armónico cambian, la fundamental se vuelve más capacitiva y el tercer armónico se aleja más del abierto ideal. Esto hace que no se cumpla con los objetivos de la red de carga.

A calcular la eficiencia (ecuación 113), la potencia de salida y la ganancia (ecuación 112) de red para las diferentes frecuencias se obtuvo lo siguiente:

Tabla 3. Comparación de la red de carga de Grebennikov para diferentes frecuencias

	1 *GHz*	2 *GHz*
Eficiencia	76.69 %	61.57 %
Potencia de Salida	41.98 *dBm*	40.92 *dBm*
Ganancia	15.98 *dBm*	9.92 *dBm*

En la literatura se encontró que esta red de carga es útil cuando se trabaja con frecuencias menores a 1 *GHz*, y es ahí cuando da buenos resultados; pero cuando se opera con frecuencias mayores, se tienen más problemas con el tercer armónico, lo que genera que no se tenga la respuesta esperada en las formas de onda y la eficiencia, la ganancia y la potencia de salida se vean afectadas.

4.4.2. Redes de Adaptación de Young Yun Woo

La siguiente red de carga estudiada fue la red propuesta por Young Woo (Woo *et al.*, 2006), mostrada en la figura 97. Esta red está configurada a partir de bloques de control, para el segundo y tercer armónico. Las primeras líneas de transmisión se utilizan para controlar el tercer armónico, en ellas se propone el uso de líneas de $\lambda/12$, una en serie y dos stubs en paralelo con terminación en circuito abierto para obtener el circuito abierto en el tercer armónico, para ayudar a tener un circuito abierto más cercano al ideal, se usa la línea de sintonía, controlando así el tercer armónico.

En el segundo bloque se controla el segundo armónico, agregando una línea de $\lambda/4$ y una de $\lambda/8$ para conseguir que los armónicos pares se comporten como un corto circuito y también para alimentar al dispositivo activo. Además se tiene la condición de que los stubs deben ser menores a $\lambda/4$, hasta antes de los stubs en paralelo de $\lambda/4$ y $\lambda/8$. Para controlar la fundamental, se puede usar la configuración de stubs que

mejor se adapte al diseño y genere los resultados deseados.

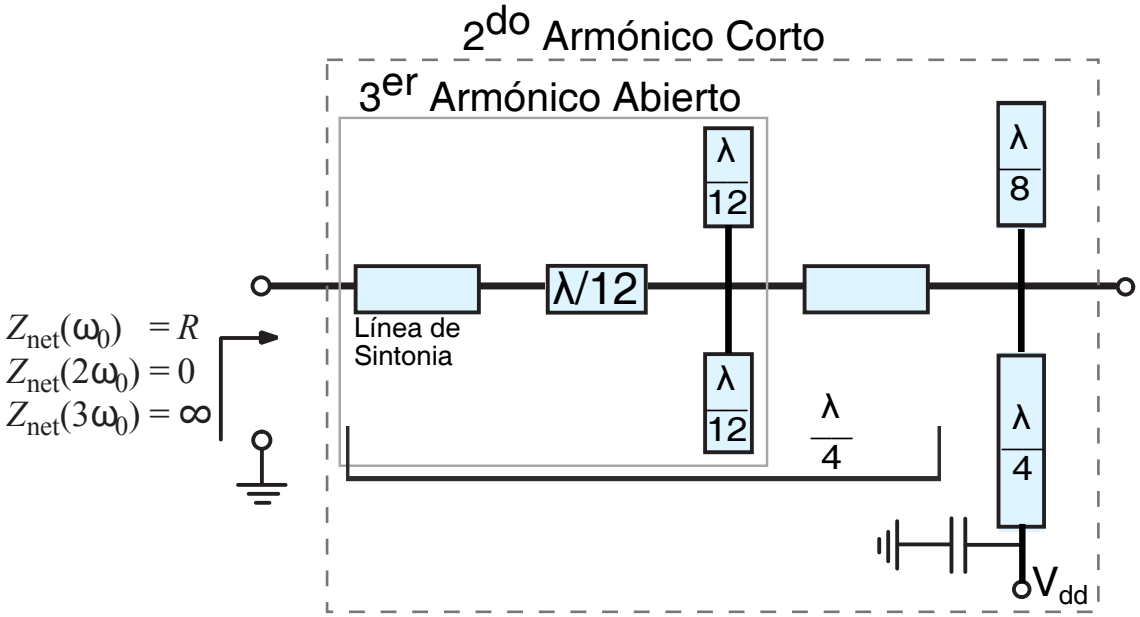


Figura 97. Red de carga para un amplificador de potencia clase F.

Simulando la red de carga con un diagrama esquemático en ADS, mostrado en la figura 98, esta red tuvo pequeñas modificaciones, en especial en la distribución de los stubs, en primer lugar la red de carga se reflejó en el eje y, por lo que primero se presentaron los stubs de $\lambda/4$ y $\lambda/8$ en paralelo, ya que se conseguía un mejor control del segundo armónico, posteriormente se presentaron los stubs que controlaban el tercer armónico y al final se colocaron dos stubs, uno en serie y otro en paralelo para controlar la impedancia fundamental. En la parte final de la red se agregó un capacitor de polarización para bloquear la componente de CD.

La red fue simulada en 2 *GHz*, con los mismos estímulos de entrada que la red anterior.

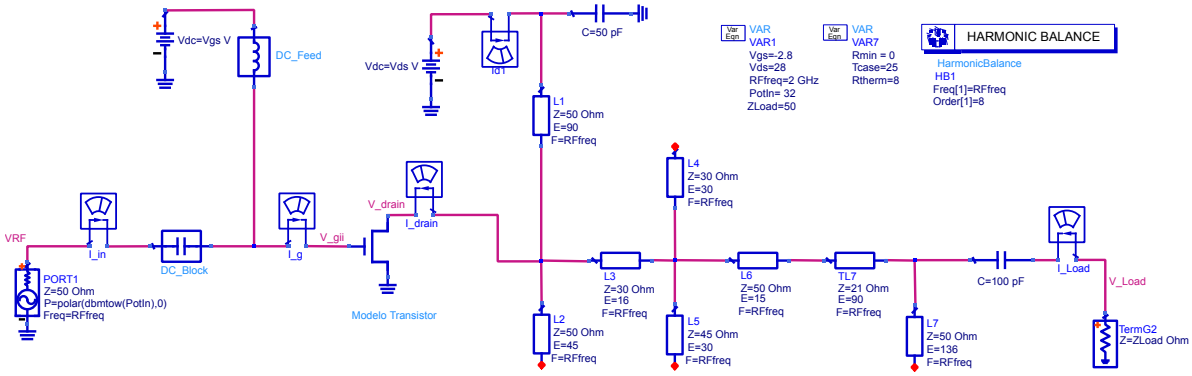
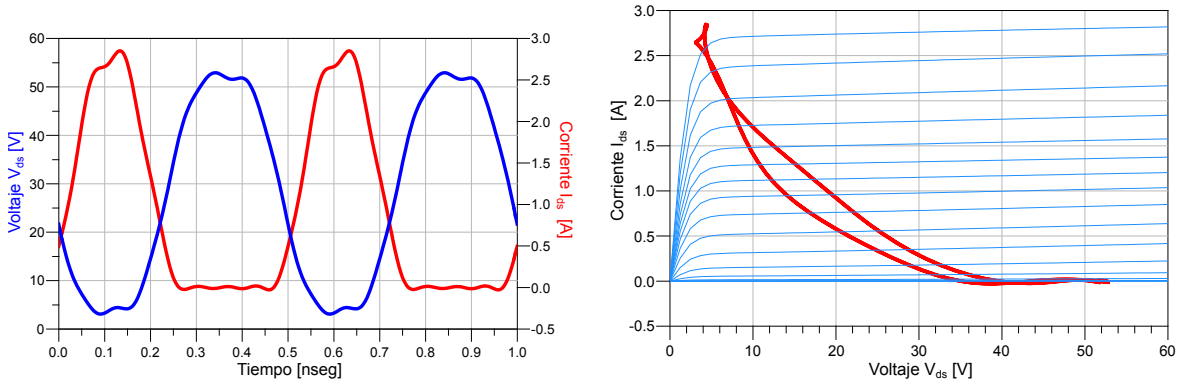


Figura 98. Red de carga de Young Yun Woo en ADS.

Con esta red de carga se obtuvo la respuesta del plano intrínseco mostrada en las figuras 99 y 100.



(a) Formas de onda de voltaje y corriente. (b) Línea de carga.

Figura 99. Respuesta de la red de carga de Young Yun Woo en el plano intrínseco en 2 *GHz*.

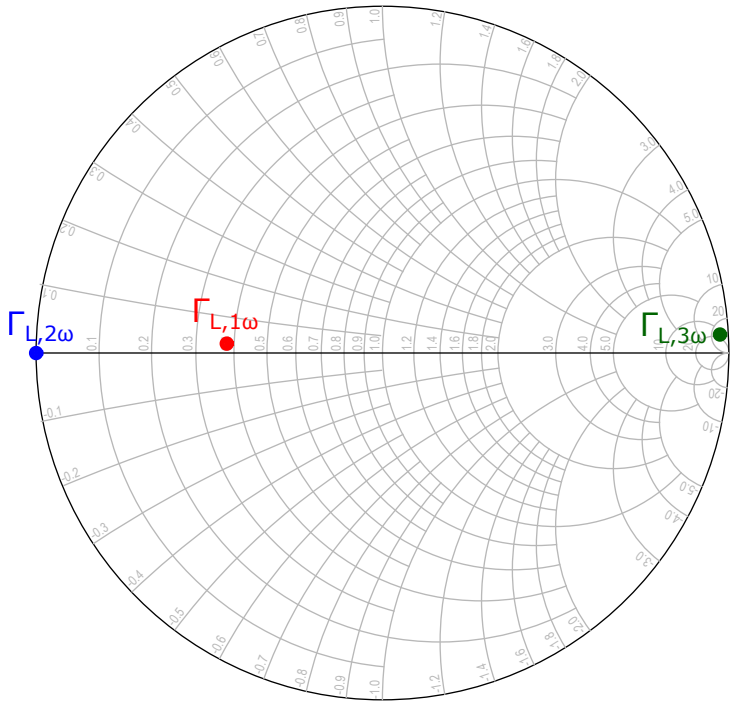


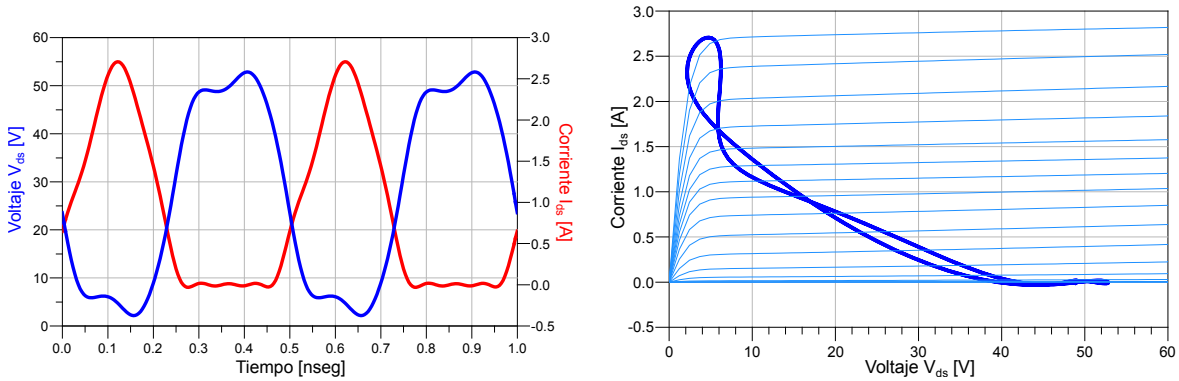
Figura 100. Impedancias de la fundamental, del segundo y tercer armónico de la red de carga de Young Yun Woo en el plano intrínseco a 2 *GHz*.

De las gráficas anteriores se observa que, esta red de carga presenta una buena respuesta de las formas de onda en el plano intrínseco, obteniendo la forma de onda semi-sinusoidal rectificada en la corriente y los armónicos presentados en la forma de onda de corriente generan que ésta se parezca mucho más a una onda cuadrada. Lo que se observa también en la línea de carga, que tiene un comportamiento más

parecido a una línea y alcanza la corriente máxima del transistor.

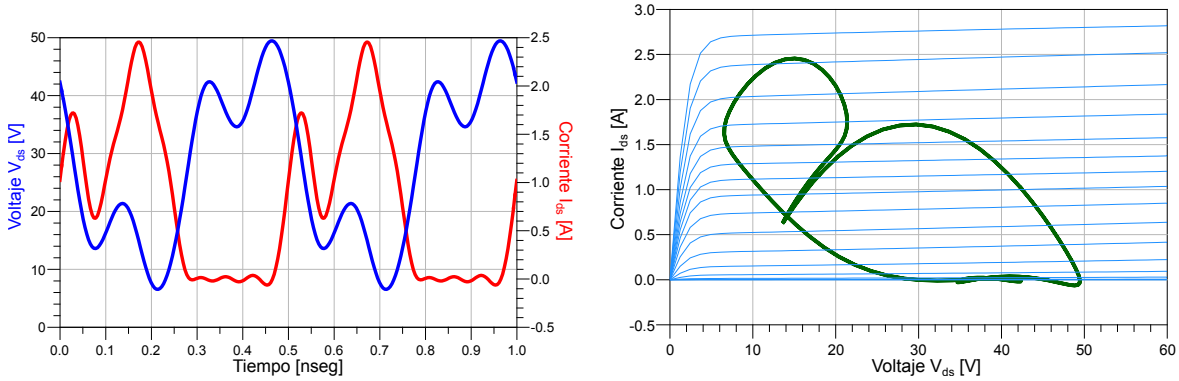
En la gráfica de las impedancias en la carta de Smith, se observa que se tiene un buen control del segundo armónico y el tercero está muy cercano a abierto ideal, la impedancia fundamental está muy cercana de ser completamente real.

En las figuras 101 a la 103 se observan las respuestas de la red de carga en los diferentes planos de medición.



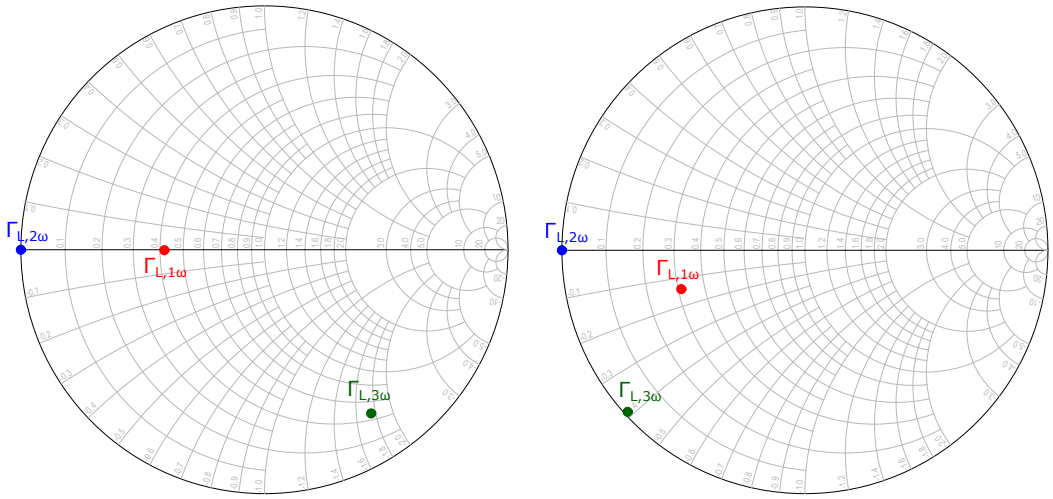
(a) Formas de onda de voltaje y corriente. (b) Línea de carga.

Figura 101. Respuesta de la red de carga de Young Yun Woo en el plano extrínseco en 2 *GHz*.



(a) Formas de onda de voltaje y corriente. (b) Línea de carga.

Figura 102. Respuesta de la red de carga de Young Yun Woo en el plano empaquetado en 2 *GHz*.



(a) Plano extrínseco. (b) Plano empaquetado.

Figura 103. Impedancias de la fundamental, del segundo y tercer armónico de la red de carga de Young Yun Woo en diferentes planos de medición a 2 *GHz*.

Como se observa en las gráficas anteriores, las formas de onda se deforman cuando se cambia de plano de medición, lo que hace que las impedancias también se modifiquen, cambiando la respuesta de la red de carga y en especial el funcionamiento del amplificador. En el plano extrínseco no se tiene un cambio tan significativo, pero cuando se mide el plano del empaquetado, todos los efectos parásitos y del propio empaquetado modifican las formas de onda, y las impedancias, como se muestra en la figura 103, donde el tercer armónico se encuentra muy lejos del circuito abierto.

A continuación, se presenta la tabla de la eficiencia, la potencia de salida y la ganancia para cada uno de los planos de medición. Se observa que en el plano intrínseco se tiene una eficiencia de 75.374 % y conforme se mide en los diferentes planos, esta eficiencia decae significativamente, al igual que la ganancia, mientras que, la potencia de salida no cambia significativamente entre puntos de polarización.

Tabla 4. Eficiencia, potencia de salida y ganancia de la red de carga de Young Yun Woo

	Plano intrínseco	Plano extrínseco	Plano empaquetado
Eficiencia	75.374 %	73.736 %	41.545 %
Potencia de salida	42.807 *dBm*	42.636 *dBm*	39.698 *dBm*
Ganancia	10.807 *dBm*	10.636 *dBm*	7.698 *dBm*

Esta red es eficiente cuando se trabaja en el plano intrínseco de dispositivo activo, y dará buenos resultados si se optimiza o se agregan elementos en la red de carga.

4.4.3. Red de carga de Hyun-chul Park

Otra red de carga estudiada en esta tesis fue la red propuesta por Hyun-chul Park, (Park *et al.*, 2006), mostrada en la figura 104, la cual se conforma de tres bloques, para controlar el segundo y tercer armónico.

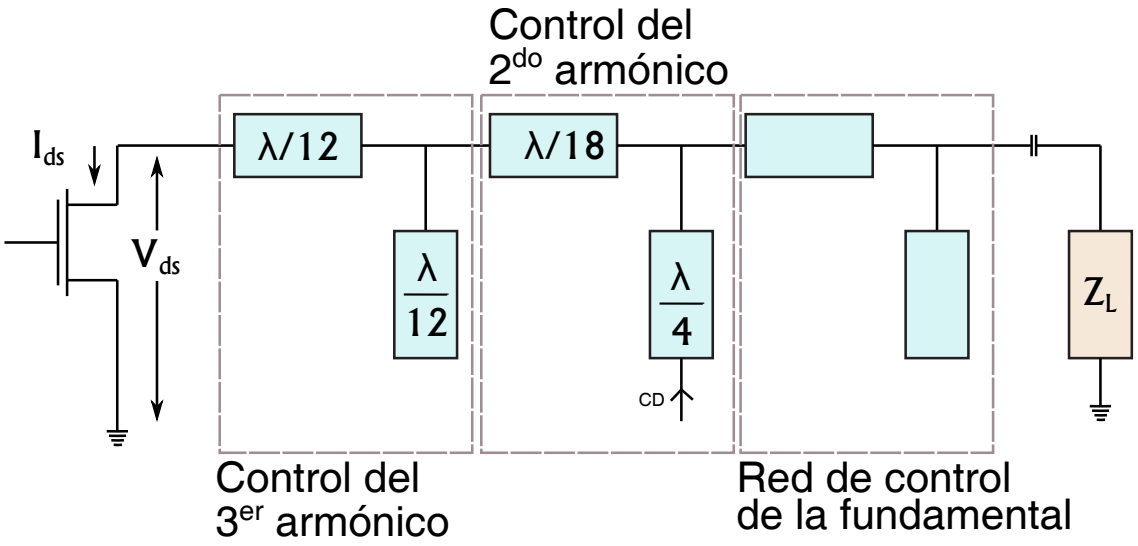


Figura 104. Red de carga propuesta por Hyun-chul Park.

El primer bloque controla el tercer armónico. El stub con terminación en circuito abierto de $\lambda/12$, el cual es una línea de cuarto de onda en la banda de frecuencia del tercer armónico, convierte el abierto en un corto. Mientras que, la línea en serie de $\lambda/12$ transforma el corto en un abierto en la terminal del drenador del transistor, lo que da como resultado una onda de voltaje cuadrada.

El segundo bloque controla el segundo armónico, y crea el corto circuito en la terminal de salida del transistor. El stub de $\lambda/4$ con terminación en corto circuito sirve como red de polarización para el drenador y se genera en la unión el corto circuito para el segundo armónico. Similar al circuito de control del bloque del tercer armónico, se tiene una línea de transmisión de $\lambda/18$ en serie para convertir el corto en un corto circuito nuevamente para la banda del segundo armónico.

El tercer bloque es el circuito de la red de adaptación para la fundamental, en ella se usa una configuración básica, con una línea de transmisión en serie y un stub terminado en circuito abierto.

Al crear el diagrama esquemático de la figura 105, se simuló la red de carga de Hyun-chul Park. Se partió del modelo propuesto, se calculó la red de control para la fundamental y se uso una red de adaptación para adaptarla a 50 Ω, esta red se calculó partiendo de la carga óptima calculada en el sistema de Load-Pull, al final se realizó un proceso de optimización para mejorar la respuesta de la red, y poder cumplir con los objetivos de diseño, por lo que en las siguientes figuras se observa la respuesta obtenida para el amplificador de potencia diseñado.

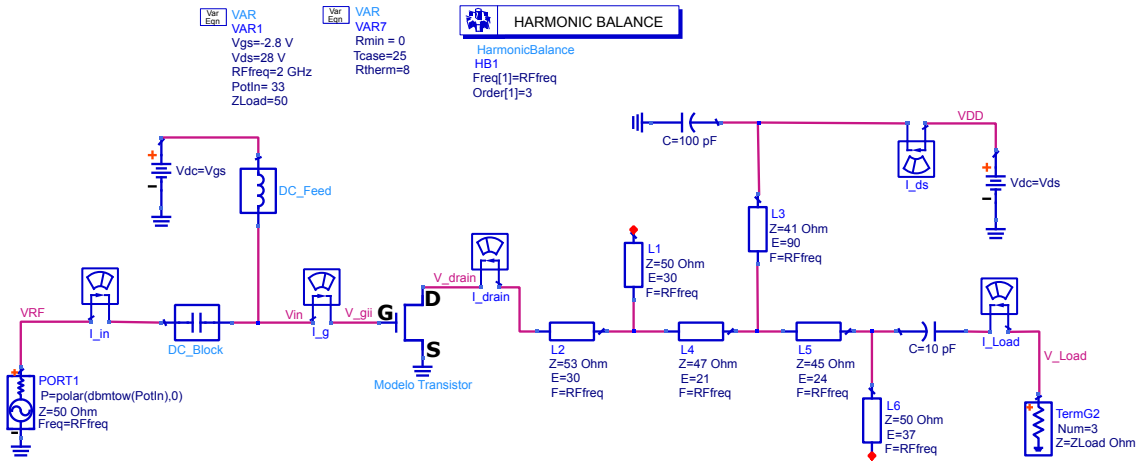
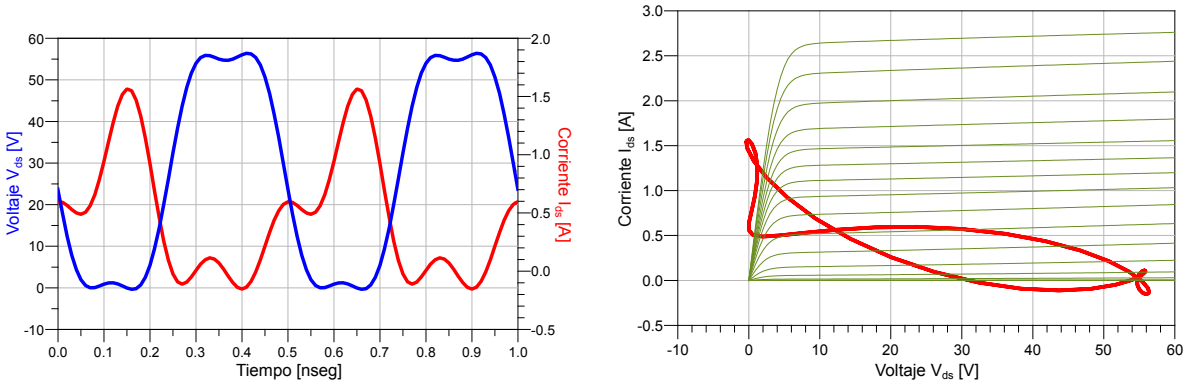


Figura 105. Diagrama esquemático en ADS de la red de carga de Hyun-chul Park.

A continuación se muestran los resultados obtenidos con esta red de carga en el plano intrínseco.



(a) Formas de onda de voltaje y corriente. (b) Línea de carga.

Figura 106. Respuesta de la red de carga de Hyun-chul Park en el plano intrínseco en 2 *GHz*.

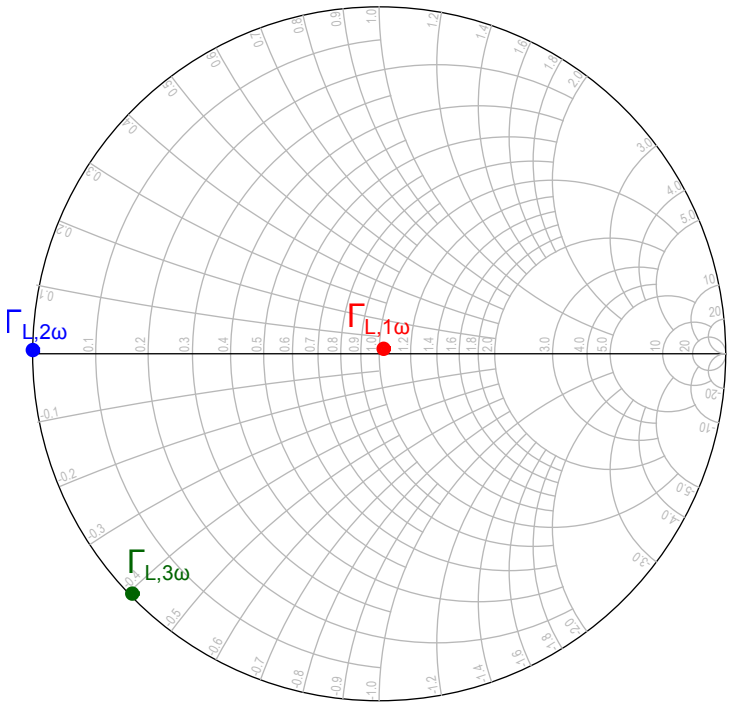
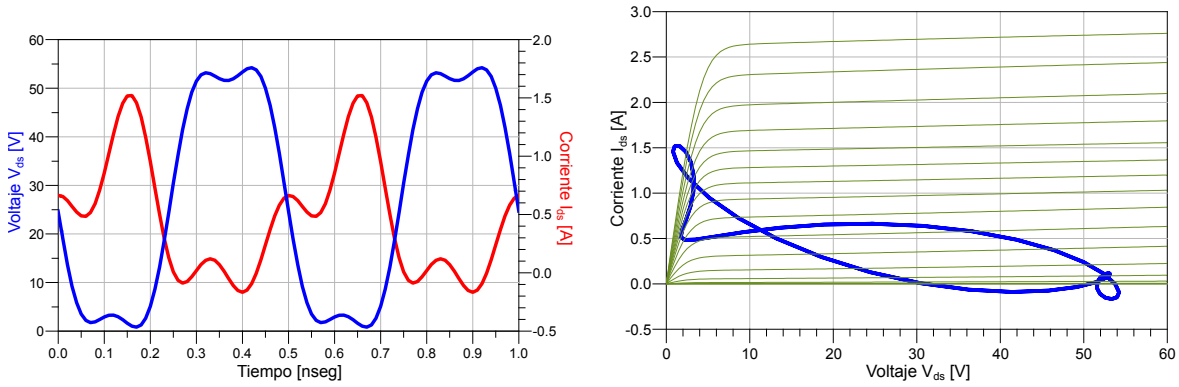


Figura 107. Impedancias de la fundamental, segundo y tercer armónico de la red de carga de Hyun-chul Park en el plano intrínseco a 2 *GHz*.

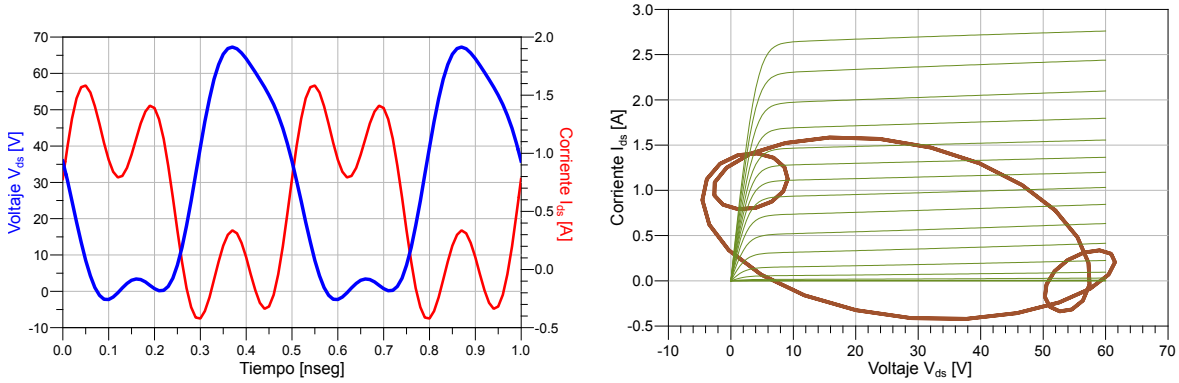
Se observa en las figuras anteriores, las formas de onda de voltaje y corriente obtenidas (figura 106(a)); en primer lugar, la forma de onda del voltaje, es una onda muy cercana a la cuadrada, mientras que la forma de onda de la corriente presenta más efectos de los armónicos, en especial del tercer armónico, se aleja un poco de la forma de onda esperada, lo cual se observa mejor en la gráfica de las impedancias (figura 107), se observa también, que la impedancia fundamental se encuentra en el centro de la carta de Smith, por lo que la red de adaptación opera según lo esperado. El segundo armónico se encuentra en un corto circuito, pero el tercer armónico no alcanza el circuito abierto según lo esperado, se queda más cerca del corto circuito que del circuito abierto, es por ello que se tienen estas formas de onda y la línea de carga.

Observando la respuesta de la red de carga en los otros planos de medición se obtiene los resultados mostrados en las figuras de la 109 a la 110.



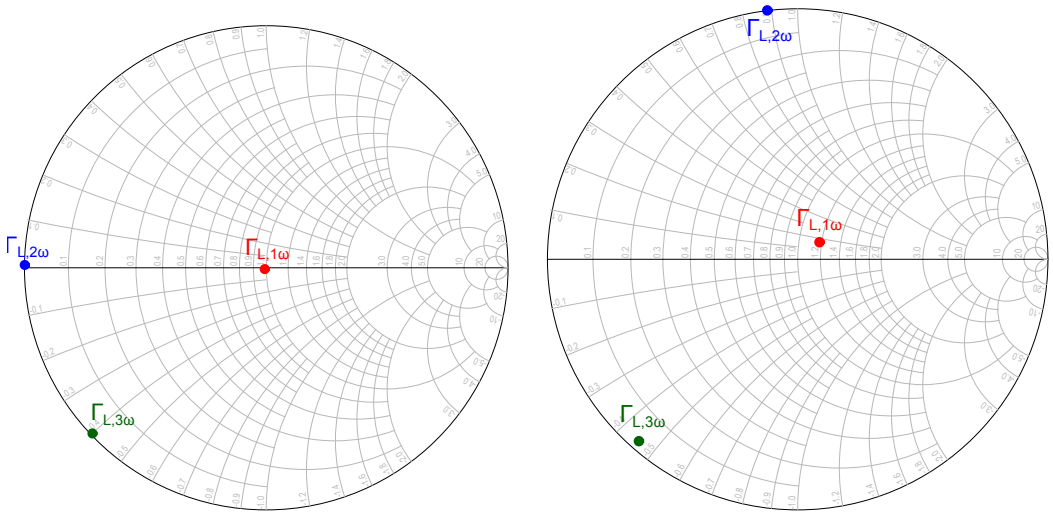
(a) Formas de onda de voltaje y corriente. (b) Línea de carga.

Figura 108. Respuesta de la red de carga de Hyun-Chul Park en el plano extrínseco en 2 *GHz*.



(a) Formas de onda de voltaje y corriente. (b) Línea de carga.

Figura 109. Respuesta de la red de carga de Hyun-Chul Park en el plano empaquetado en 2 *GHz*.



(a) Plano extrínseco (b) Plano empaquetado

Figura 110. Impedancias de la fundamental, segundo y tercer armónico de la red de carga de Hyun-Chul Park en diferentes planos de medición en 2 *GHz*.

En las figuras anteriores, se muestran las formas de onda del voltaje y la corriente en el plano extrínseco y en el empaquetado, como se observa, estas formas de onda cambian en comparación con las obtenidas en el plano intrínseco, al igual que la línea de carga, la cual se ensancha mientras se aleja del plano intrínseco y se reducen los valores de la corriente y el voltaje. Las impedancias no se modifican tanto entre el plano intrínseco y el extrínseco, sin embargo, en el plano del empaquetado se observa que el segundo armónico se aleja del corto circuito y se mueve hacia la región inductiva de la carta de Smith por los efectos de los elementos parásitos y el empaquetado del dispositivo.

Calculando la eficiencia, la potencia de salida y la ganancia de los diferentes planos de medición se obtiene lo siguiente:

Tabla 5. Eficiencia, potencia de salida y ganancia de la red de carga de Hyun-Chul Park

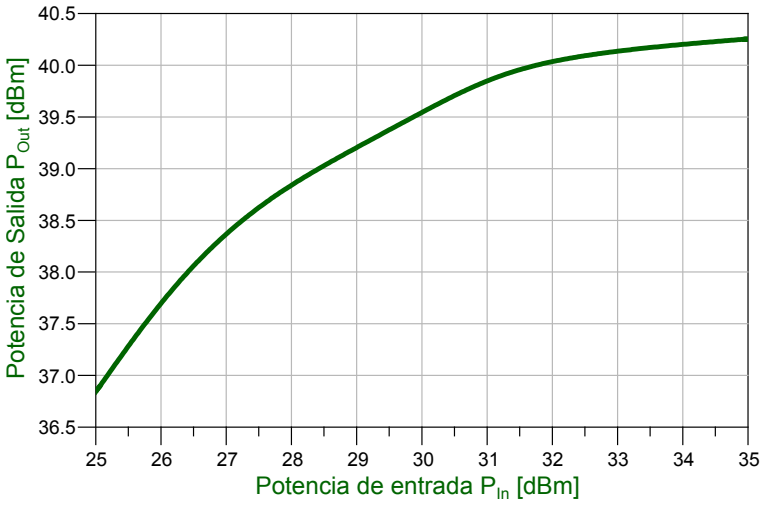
	Plano intrínseco	Plano extrínseco	Plano empaquetado
Eficiencia	73.733 %	73.170 %	51.977 %
Potencia de salida	39.709 *dBm*	39.544 *dBm*	38.612 *dBm*
Ganancia	6.709 *dBm*	6.544 *dBm*	5.612 *dBm*

La tabla anterior nos muestra cómo varia la eficiencia cuando se mide en los diferentes planos del transistor y cómo disminuye la ganancia, al igual que la potencia de salida. Sin embargo, esta red posee una buena eficiencia en el plano intrínseco.

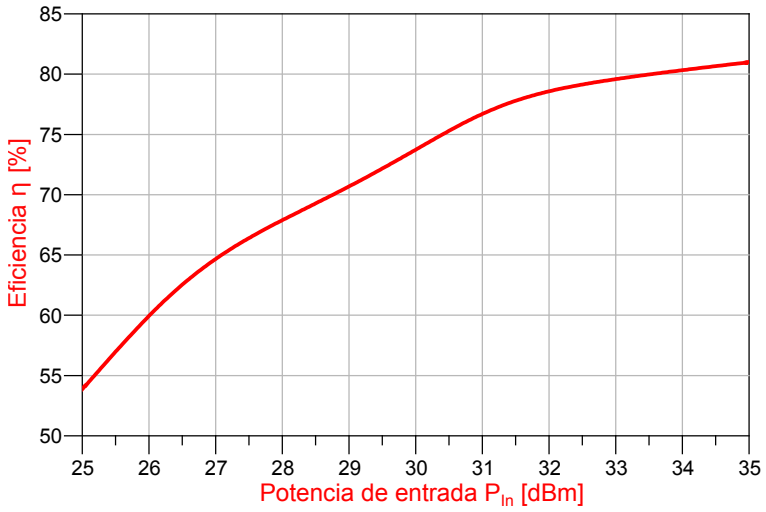
4.4.3.1. Análisis en potencia y frecuencia

La red anterior fue analizada en potencia y en frecuencia, para observar su comportamiento cuando se tiene un barrido en potencia o en frecuencia, y obtener la ganancia, la eficiencia y la anchura de banda de la red.

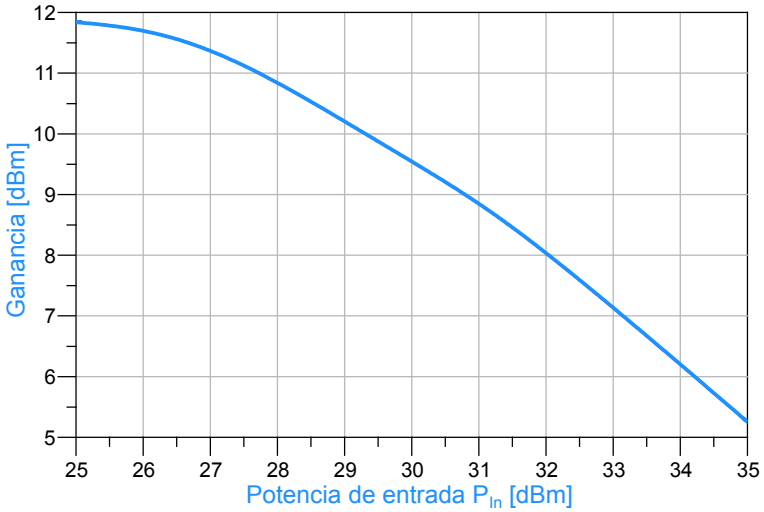
En primer lugar, se realizó un análisis en potencia, para lo cual se simuló la red de carga en un intervalo de potencia de 25 a 35 *dBm*, y a partir de este resultado se calculó la potencia de salida, la eficiencia y la ganancia usando las ecuaciones antes mencionadas, con que se obtuvo los resultados mostrados en la figura 111.



(a) P_{in} *vs* P_{out}



(b) Eficiencia

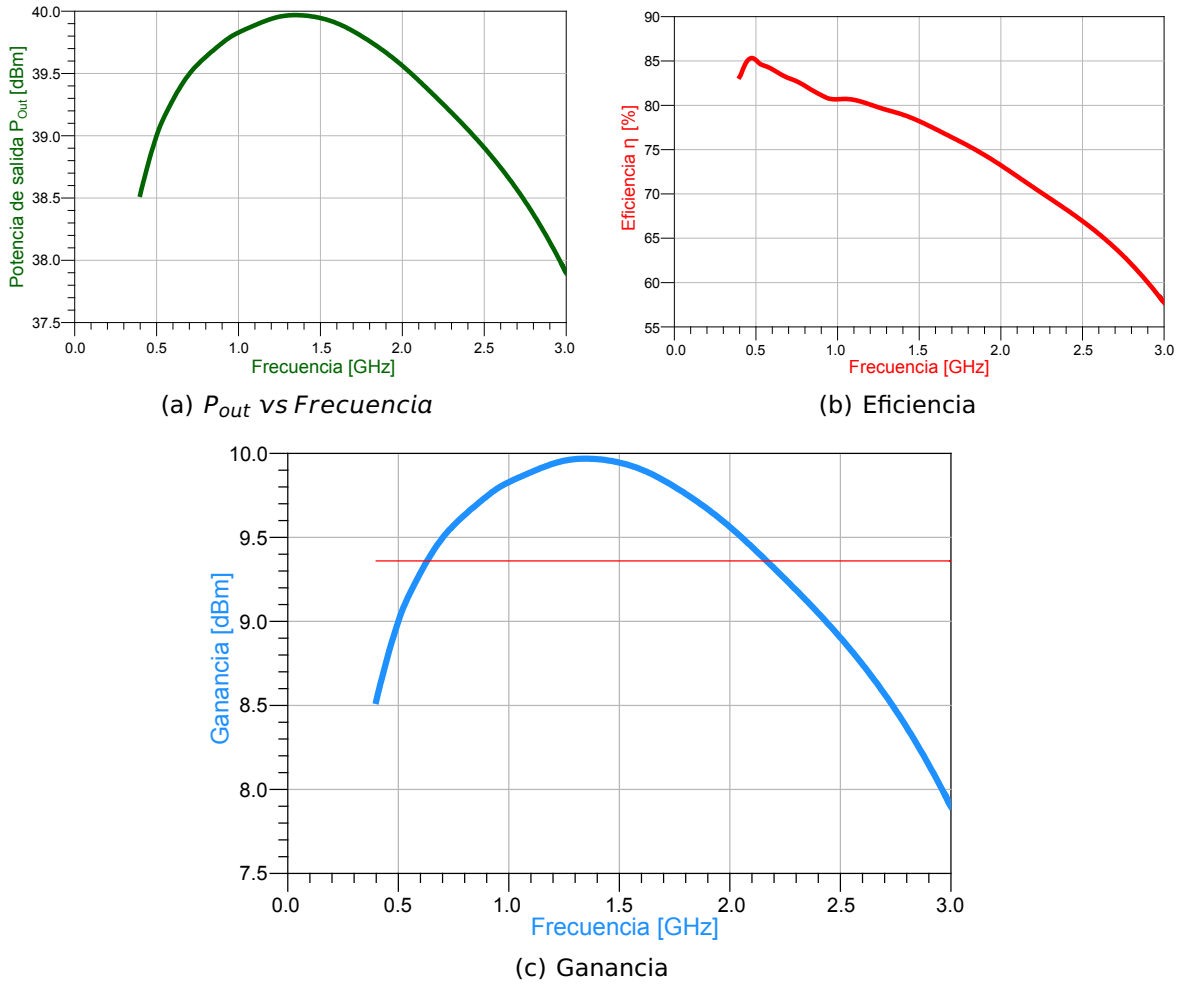


(c) Ganancia

Figura 111. Simulación en potencia de la red de carga de Hyun-Chul Park en el plano intrínseco a 2 *GHz*.

Como se observa en la figura 111, se presenta una potencia de salida de aproximadamente 40 *dBm*, cuando se tiene una potencia de salida mayor a 30 *dBm*, y puede alcanzar una eficiencia mayor a 75 %, mientras que su ganancia decrece cuando se le presenta una potencia de entrada muy grande.

Ahora realizando un barrido en frecuencia, en un intervalo de 0.4 : 3 *GHz*, con lo que se obtuvo los siguientes resultados.



(a) P_{out} *vs Frecuencia* (b) Eficiencia

(c) Ganancia

Figura 112. Simulación en frecuencia de la red de carga de Hyun-Chul Park en el plano intrínseco en 2 *GHz*.

En la figura 112 se observa que en la simulación en frecuencia la potencia (figura 112(a)) y la ganancia (112(c))se comportan como una curva, la cual crece, alcanza un punto máximo y después decrece conforme aumenta la frecuencia, mientras que la eficiencia, decrece mientras aumenta la frecuencia.

4.5. Resumen

En este capítulo se presentó el método a seguir para el diseño de los amplificadores de potencia clase F, posteriormente se simuló y comprobó el modelo no lineal de transistor CREE CGH27015F en ADS, éste fue el paso inicial en el diseño del amplificador clase F, ya que del modelo no lineal del transistor se parte para establecer los puntos de diseño del dispositivo.

Se caracterizó el transistor y se obtuvierón las curvas I-V, la transconductancia y el punto de polarización y, a partir de estos datos y desarrollando un circuito esquemático se simuló el sistema de Load-Pull para obtener la carga óptima del dispositivo activo en la componente fundamental y los armónicos generados con la polarización del transistor.

Posteriormente, se diseñarón las redes de carga para el amplificador y se realizó un análisis de la redes de carga de Grebennikov, Hyun-Chul Park y Young Yun Woo y su adición al diseño del amplificador de potencia.

Capítulo 5. Conclusiones

5.1. Conclusiones generales

En este trabajo de tesis se estudió el diseño de los amplificadores de potencia clase F. El diseño de un amplificador de potencia es un proceso que involucra una conjunto de temas que se debe estudiar y analizar por separado, para conseguir que todas estas partes dieran como resultado el objetivo principal de esta tesis, el cual era, obtener un dispositivo capaz de transformar potencia de CD en potencia de RF.

Se inició con el estudio de los amplificadores de potencia, sus características más importantes y las diferentes clases de operación que se utilizan en radiofrecuencias. Conociendo el principio de operación y las formas de obtener dichas características se pudo tener una idea más clara del proceso que se necesitaría para iniciar el diseño del amplificador.

Se estudió detalladamente la teoría del amplificador clase F, las formas de onda de voltaje y corriente, las impedancias y la matemática que corrobora esta clase de operación, con el fin de comprobar que se puede obtener ventajas cuando se trabaja con este tipo de amplificadores en los sistemas de comunicaciones que se encuentran en desarrollo. El amplificador clase F puede alcanzar una alta eficiencia mientras se mantengan las formas de onda de voltaje cuadrada y corriente semi-sinusoidal. Este enunciado en principio es fácil de entender y asimilar, la teoría lo respalda, sin embargo llevarlo a la práctica resulta un proceso donde se conjuntan diferentes temas y campos de estudio.

El primer tema de estudio, fue el trabajar con el modelo no lineal de un transistor de radiofrecuencias. Analizar y desincrustar las diferentes etapas que conlleva este modelo, estudiar la teoría que sustenta esta forma de trabajar con los dispositivos activos. puesto que, es relativamente más fácil trabajar con modelos cuando se diseña un dispositivo mediante herramientas CAD, ya que se puede hacer diferentes pruebas con el dispositivo, sin temor a dañarlo o abordar problemas de diseño complejos desde el simulador, corregirlos e implementar mejoras. Como se trabajó con el modelo de un dispositivo real, se caracterizó y se corroboró que el modelo funcionara al igual que su contraparte física. Además se estudiaron los diferentes planos de medición que conforman al modelo, ya que estos planos modifican las formas de onda que se

deseaba obtener y se estudió su comportamiento para observar cómo se comportaría el dispositivo en un ambiente real. Como se conoce que en el plano intrínseco del transistor, la fuente de corriente opera sin la presencia de los elementos parásitos y los efectos del empaquetado y los conectores, se realiza el diseño desde este plano y se van agregando los efectos de los demás planos de medición.

También se trabajó y se estudió el sistema de Load-Pull, este sistema fue de utilidad en la caracterización del dispositivo activo, en especial en la obtención de la carga óptima, ya que con ella se diseñaron las redes de carga que se necesitaban para obtener las formas de onda características del amplificador de potencia clase F. Estas redes de carga se diseñaron a partir de modelos propuestos y que proporcionaban los efectos de corto circuito en el segundo armónico y circuito abierto para el tercer armónico. El diseño de la red de adaptación se complicó en especial con el tercer armónico, puesto que obtener el circuito abierto ideal que se describe en la teoría del amplificador clase F, es difícil de obtener, puesto que se puede o bien, tener un circuito abierto muy cercano al ideal o no alcanzar este efecto, comprometiendo la relación entre las formas de onda de voltaje y corriente y la eficiencia y la ganancia del dispositivo, es por ello que fue complicado lograr una armonía entre las impedancias y las formas de onda.

Además, se trabajó solamente con las redes de carga y adaptación de la salida del dispositivo, y se observó que la entrada, no importando que se hubieran tomado consideraciones, no dejó de aportar efectos que hicieron que no se lograra obtener un buen resultado en las formas de onda y las impedancias.

5.2. Aportaciones

En este trabajo de tesis se realizó un estudio sistemático de cómo las formas de onda del amplificador clase F en los diferentes planos de medición, eran modificadas por los elementos parásitos presentes en el modelo no lineal del transistor, lo cual fue una gran ventaja ya que, se pudo tener una mejor visión del diseño del amplificador.

También se realizó un análisis del sistema de Load-Pull en los diferentes planos de medición para la obtención de la carga óptima del transistor, lo cual fue un punto acertado, puesto que, se tradujo en un proceso rápido y se pudieron realizar múltiples

pruebas con diferentes estímulos externos, hasta obtener el que mejor se adaptara al diseño.

También, se aportó el uso de redes de carga en diferentes configuraciones para el diseño del amplificador de potencia para mejorar la respuesta de las formas de onda de voltaje y corriente.

5.3. Trabajo a futuro

- Mejorar las redes de carga y adaptación a la salida y la entrada del dispositivo.
- Implementar el diseño del amplificador de potencia para otros dispositivos activos.
- Implementar, construir y caracterizar el amplificador de potencia.

Literatura citada

Aggrawal, E., Saxena, S., y Rawat, K. (2016). Broadband power amplifier design by exploring design space of continuous class-F mode. En: *2016 Asia-Pacific Microwave Conference (APMC)*. IEEE, pp. 1–4.

Angelov, I., Zirath, H., y Rosman, N. (1992). A new empirical nonlinear model for HEMT and MESFET devices. *IEEE Transactions on Microwave Theory and Techniques*, **40**(12): 2258–2266.

Angelov, I., Zirath, H., y Rorsman, N. (1994). Validation of a nonlinear HEMT model by power spectrum characteristics. En: *1994 IEEE MTT-S International Microwave Symposium Digest (Cat. No. 94CH3389-4)*. IEEE, pp. 1571–1574.

Angelov, I., Bengtsson, L., y Garcia, M. (1996). Extensions of the Chalmers nonlinear HEMT and MESFET model. *IEEE Transactions on Microwave Theory and Techniques*, **44**(10): 1664–1674.

Angelov, I., Rorsman, N., Stenarson, J., Garcia, M., y Zirath, H. (1999). An empirical table-based FET model. *IEEE Transactions on Microwave Theory and Techniques*, **47**(12): 2350–2357.

Barataud, D., Arnaud, C., Thibaud, B., Campovecchio, M., Nebus, J.-M., y Villotte, J. P. (1998). Measurements of time-domain voltage/current waveforms at RF and microwave frequencies based on the use of a vector network analyzer for the characterization of nonlinear devices-application to high-efficiency power amplifiers and frequency-multipliers opt. *IEEE Transactions on Instrumentation and Measurement*, **47**(5): 1259–1264.

Benedikt, J., Gaddi, R., Tasker, P. J., y Goss, M. (2000). High-power time-domain measurement system with active harmonic load-pull for high-efficiency base-station amplifier design. *IEEE Transactions on Microwave Theory and Techniques*, **48**(12): 2617–2624.

Cappy, A. (1988). Noise modeling and measurement techniques (HEMTs). *IEEE Transactions on Microwave Theory and Techniques*, **36**(1): 1–10.

Carrubba, V., Clarke, A. L., Akmal, M., Lees, J., Benedikt, J., Tasker, P. J., y Cripps, S. C. (2011). On the extension of the continuous class-F mode power amplifier. *IEEE Transactions on Microwave Theory and Techniques*, **59**(5): 1294–1303.

Chen, K. y Peroulis, D. (2012). Design of broadband highly efficient harmonic-tuned power amplifier using in-band continuous class-F-1F mode transferring. *IEEE Transactions on Microwave Theory and Techniques*, **60**(12): 4107–4116.

Chu, R., Shen, L., Fichtenbaum, N., Brown, D., Chen, Z., Keller, S., DenBaars, S. P., y Mishra, U. K. (2008). V-gate GaN HEMTs for X-band power applications. *IEEE electron device letters*, **29**(9): 974–976.

Colantonio, P., Giannini, F., y Limiti, E. (2009). *High efficiency RF and microwave solid state power amplifiers*. Wiley Online Library.

Cripps, S. C. (2006). *RF power amplifiers for wireless communications*. Artech house Norwood, MA.

Cripps, S. C., Tasker, P. J., Clarke, A. L., Lees, J., y Benedikt, J. (2009). On the continuity of high efficiency modes in linear RF power amplifiers. *IEEE microwave and wireless components letters*, **19**(10): 665–667.

Crupi, G. y Schreurs, D. (2013). *Microwave de-embedding: from theory to applications*. Academic Press.

Curtice, W. R. (1980). A MESFET model for use in the design of GaAs integrated circuits. *IEEE Transactions on Microwave Theory and Techniques*, **28**(5): 448–456.

Dambrine, G., Cappy, A., Heliodore, F., y Playez, E. (1988). A new method for determining the FET small-signal equivalent circuit. *IEEE Transactions on microwave theory and techniques*, **36**(7): 1151–1159.

Dani, A., Roberg, M., y Popovic, Z. (2012). Efficiency and linearity of power amplifiers with external harmonic injection. En: *2012 IEEE/MTT-S International Microwave Symposium Digest*. IEEE, pp. 1–3.

Dhar, S. K., Sharma, T., Darraji, R., Helaoui, M., y Ghannouchi, F. M. (2018). On the Continuity of Continuous Inverse Class F Power Amplifiers. En: *2018 IEEE MTT-S Latin America Microwave Conference (LAMC 2018)*. pp. 1–3.

Dong, Y., Mao, L., y Xie, S. (2017). Extended Continuous Inverse Class-F Power Amplifiers With Class-AB Bias Conditions. *IEEE Microwave and Wireless Components Letters*, **27**(4): 368–370.

Elhamri, S., Berney, R., Mitchel, W. C., Mitchell, W. D., Roberts, J. C., Rajagopal, P., Gehrke, T., Piner, E. L., y Linthicum, K. J. (2004). An electrical characterization of a two-dimensional electron gas in GaN/AlGaN on silicon substrates. *Journal of applied physics*, **95**(12): 7982–7989.

Elmore, G. (1985). De-embedded measurements using the HP 8510 microwave network analyzer. En: *25th ARFTG Conference Digest*. IEEE, Vol. 7, pp. 124–143.

Friesicke, C. y Jacob, A. F. (2011). Mode continua for Inverse Class-F RF power amplifiers. En: *2011 German Microwave Conference*. pp. 1–4.

Gao, S. (2006). High efficiency class-F RF/microwave power amplifiers. *IEEE Microwave Magazine*, **7**(1): 40–48.

Gao, S., Butterworth, P., Sambell, A., Sanabria, C., Xu, H., Heikman, S., Mishra, U., y York, R. A. (2006). Microwave Class-F and Inverse Class-F Power Amplifiers Designs using GaN Technology and GaAs pHEMT. En: *2006 European Microwave Conference*. pp. 1719–1722.

Ghannouchi, F. M. y Hashmi, M. S. (2012). *Load-pull techniques with applications to power amplifier design*, Vol. 32. Springer Science & Business Media.

Ghosh, S., Ahsan, S. A., Dasgupta, A., Khandelwal, S., y Chauhan, Y. S. (2016). GaN HEMT modeling for power and RF applications using ASM-HEMT. En: *2016 3rd International Conference on Emerging Electronics (ICEE)*. IEEE, pp. 1–4.

Grebennikov, A. (2011a). Load network design technique for class F and inverse class F PAs. *High Frequency Electronics*, **10**(5): 58–72.

Grebennikov, A. (2011b). *RF and microwave transmitter design*, Vol. 234. John Wiley & Sons.

Grebennikov, A. (2019). *Radio frequency and microwave power amplifiers: principles, device modeling, and matching networks*. Institution of Engineering & Technology.

Grebennikov, A. y Raab, F. H. (2018). History of Class-F and Inverse Class-F Techniques: Developments in High-Efficiency Power Amplification from the 1910s to the 1980s. *IEEE Microwave Magazine*, **19**(7): 99–115.

Grebennikov, A., Sokal, N. O., y Franco, M. J. (2012). *Switchmode RF and microwave power amplifiers*. Academic Press.

Han, K., Yang, Y., You, C. J., Zhu, X., y Du, X. (2017). Reconfigurable continuous Class-F power amplifier using tunable output matching network. En: *2017 IEEE 17th International Conference on Communication Technology (ICCT)*. pp. 1201–1204.

Hashmi, M. S., Ghannouchi, F. M., Tasker, P. J., y Rawat, K. (2011). Highly reflective load-pull. *IEEE Microwave Magazine*, **12**(4): 96–107.

International Telecommunication Union (2015). Framework and Overall Objectives of the Future Development of IMT for 2020 and Beyond. *Draft New Recommendation ITU*, **2083**: 0.

Jang, H., Roblin, P., y Xie, Z. (2014). Model-based nonlinear embedding for power-amplifier design. *IEEE Transactions on Microwave Theory and Techniques*, **62**(9): 1986–2002.

Jarndal, A. H. (2006). *Large signal modeling of gan device for high power amplifier design*. kassel university press GmbH.

Kang, T. y Park, Y. (2013). Expanding bandwidth of class-F power amplifier with harmonic structures. En: *2013 Asia-Pacific Microwave Conference Proceedings (APMC)*. pp. 748–750.

Kim, J. H., Lee, S. J., Park, B. H., Jang, S. H., Jung, J. H., y Park, C. S. (2011). Analysis of high-efficiency power amplifier using second harmonic manipulation: Inverse class-F/J amplifiers. *IEEE transactions on microwave theory and techniques*, **59**(8): 2024–2036.

Krauss, H. L., Bostian, C. W., y Raab, F. H. (1980). *Solid state radio engineering*. Wiley.

Lekey, J., Patterson, A., y Stewart, J. (1995). A vector corrected waveform and load line measurement system for large signal transistor characterization. En: *IEEE Intern. Microwave Theory and Tech. Symposium Digest*. pp. 1243–1246.

Li, T. y Wang, H. (2018). A Continuous-Mode 23.5-41GHz Hybrid Class-F/F-l Power Amplifier with 46 % Peak PAE for 5G Massive MIMO Applications. En: *2018 IEEE Radio Frequency Integrated Circuits Symposium (RFIC)*. pp. 220–230.

Lu, Z. y Chen, W. (2013). Resistive second-harmonic impedance continuous class-F power amplifier with over one octave bandwidth for cognitive radios. *IEEE Journal on Emerging and Selected Topics in Circuits and Systems*, **3**(4): 489–497.

Medjdoub, F., Zegaoui, M., Grimbert, B., Ducatteau, D., Rolland, N., y Rolland, P. A. (2012). First demonstration of high-power GaN-on-silicon transistors at 40 GHz. *IEEE electron device letters*, **33**(8): 1168–1170.

Park, H.-c., Ahn, G., Jung, S.-c., Park, C.-s., Nah, W.-s., Kim, B., y Yang, Y. (2006). High-efficiency class-F amplifier design in the presence of internal parasitic components of transistors. En: *2006 European Microwave Conference*. IEEE, pp. 184–187.

Pengelly, R. S., Wood, S. M., Milligan, J. W., Sheppard, S. T., y Pribble, W. L. (2012). A review of GaN on SiC high electron-mobility power transistors and MMICs. *IEEE Transactions on Microwave Theory and Techniques*, **60**(6): 1764–1783.

Pozar, D. M. (2009). *Microwave engineering*. John Wiley & Sons.

Qi, H., Benedikt, J., y Tasker, P. (2006). A novel approach for effective import of non-linear device characteristics into CAD for large signal power amplifier design. En: *2006 IEEE MTT-S International Microwave Symposium Digest*. IEEE, pp. 477–480.

Raab, F. (1998). Class F Power Amplifiers With Reduced Conduction Angles. **44**(4).

Reynoso-Hernández, J. A., Rangel-Patino, F. E., y Perdomo, J. (1996). Full RF characterization for extracting the small-signal equivalent circuit in microwave FETs. *IEEE transactions on Microwave Theory and Techniques*, **44**(12): 2625–2633.

Sharma, T., Srinidhi, E. R., Darraji, R., Holmes, D. G., Staudinger, J., Jones, J. K., y Ghannouchi, F. M. (2018). High-Efficiency Input and Output Harmonically Engineered Power Amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, **66**(2): 1002–1014.

Sheppard, S. T., Pribble, W. L., Enerson, D. T., Ring, Z., Smith, R. P., Allen, S. T., y Palmour, J. W. (2000). High power demonstration at 10 GHz with GaN-AlGaN HEMT hybrid amplifiers. En: *58th DRC. Device Research Conference. Conference Digest (Cat. No. 00TH8526)*. IEEE, pp. 37–38.

Snider, D. M. (1967). A theoretical analysis and experimental confirmation of the optimally loaded and overdriven RF power amplifier. *IEEE Transactions on Electron Devices*, **14**(12): 851–857.

Statz, H. (1987). GaAs FET device and circuit simulation in SPICE. *IEEE Trans. Electron Devices*, **34**(2): 160–169.

Trask, C. (1999). Class-F amplifier loading networks: a unified design approach. En: *1999 IEEE MTT-S International Microwave Symposium Digest (Cat. No. 99CH36282)*. IEEE, Vol. 1, pp. 351–354.

Tyler, V. J. (1958). A new high-efficiency high-power amplifier. *Marconi Rev.*, **21**(130): 96–109.

Verspecht, J. y Van Esch, P. (1998). Accurately characterizing hard nonlinear behavior of microwave components with the nonlinear network measurement system: Introducing 'nonlinear scattering functions'. En: *Proceedings of the 5th International Workshop on Integrated Nonlinear Microwave and Millimeterwave Circuits*. Citeseer, pp. 17–26.

Williams, D. (1990). De-embedding and unterminating microwave fixtures with nonlinear least squares. *IEEE transactions on microwave theory and techniques*, **38**(6): 787–791.

Woo, Y. Y., Yang, Y., y Kim, B. (2006). Analysis and experiments for high-efficiency class-F and inverse class-F power amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, **54**(5): 1969–1974.

Wright, P., Lees, J., Benedikt, J., Tasker, P. J., y Cripps, S. C. (2009). A methodology for realizing high efficiency class-J in a linear and broadband PA. *IEEE Transactions on Microwave Theory and Techniques*, **57**(12): 3196–3204.

Xiong, X.-p., Luo, Y.-L., Zhang, Y., Ma, X.-L., Wu, P.-c., y Chen, L. (2014). A high-efficiency class-f power amplifier using double crlh-tl for lte application. En: *2014 15th International Conference on Electronic Packaging Technology*. IEEE, pp. 1312–1315.

Yeom, K.-W. (2015). *Microwave circuit design: a practical approach using ADS*. Prentice Hall.

Zarate-de Landa, A., Zuniga-Juarez, J. E., Loo-Yau, J. R., Reynoso-Hernandez, J. A., del Carmen Maya-Sanchez, M., y del Valle-Padilla, J. L. (2009). Advances in linear modeling of microwave transistors. *IEEE Microwave magazine*, **10**(2): 100–102.

Anexo A

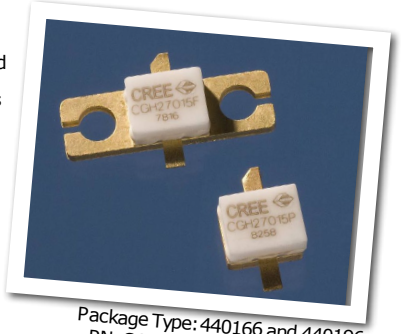
Hoja de especificaciones del transistor usado para el diseño del amplificador.

CREE

CGH27015

15 W, 28V, GaN HEMT for Linear Communications ranging from VHF to 3 GHz

Cree's CGH27015 is a gallium nitride (GaN) high electron mobility transistor designed specif cally for high eff ciency, high gain and wide bandwidth capabilities, which makes the CGH27015 ideal for VHF, Comms, 3G, 4G, LTE, 2.3-2.9GHz WiMAX and BWA amplif er applications. The unmatched transistor is available in both screw-down, f ange and solder-down, pill packages.



Package Type: 440166 and 440196
PN: CGH27015F and CGH27015P

Typical Performance 2.3-2.7 GHz (T_C = 25°C)

Parameter	2.3 GHz	2.4 GHz	2.5 GHz	2.6 GHz	2.7 GHz	Units
Small Signal Gain	16.9	16.0	15.1	14.6	14.3	dB
EVM at P_{AVE} = 33 dBm	1.69	1.51	1.50	1.66	1.93	%
Drain Eff ciency at P_{AVE} = 33 dBm	27.1	27.8	28.4	28.0	28.0	dB

Note:
Measured in the CGH27015F-AMP amplif er circuit, under 802.16 OFDM, 3.5 MHz Channel BW, 1/4 Cyclic Pref x, 64 QAM Modulated Burst, 5 ms Burst, Symbol Length of 59, Coding Type RS-CC, Coding Rate Type 2/3, PAR = 9.8 dB @ 0.01 %Probability on CCDF.

Features

RoHS COMPLIANT

- VHF - 3.0 GHz Operation
- 15 W Peak Power Capability
- 14.5 dB Small Signal Gain
- 2 W P_{AVE} <2.0 %EVM
- 28 %Eff ciency at 2 W Average Power
- Designed for WiMAX Fixed Access 802.16-2004 OFDM Applications
- Designed for WiMAX Mobile Access 802.16e OFDMA Applications

Large Signal Models Available for ADS and MWO

Rev 4.0 – May 2015

Absolute Maximum Ratings (not simultaneous) at 25°C Case Temperature

Parameter	Symbol	Rating	Units	Units
Drain-Source Voltage	V_{DSS}	84	Volts	25°C
Gate-to-Source Voltage	V_{GS}	-10, +2	Volts	25°C
Storage Temperature	T_{STG}	-65, +150	°C	
Operating Junction Temperature	T_J	225	°C	
Maximum Forward Gate Current	I_{GMAX}	4.0	mA	25°C
Maximum Drain Current[1]	I_{DMAX}	1.5	A	25°C
Soldering Temperature[2]	T_S	245	°C	
Screw Torque	τ	60	in-oz	
Thermal Resistance, Junction to Case[3]	$R_{\theta JC}$	8.0	°C/W	85°C
Case Operating Temperature[3]	T_C	-40, +150	°C	

Note:
[1] Current limit for long term, reliable operation.
[2] Refer to the Application Note on soldering at www.cree.com/RF/Document-Library
[3] Measured for the CGH27015F at P_{DISS} = 14W.

Electrical Characteristics (T_C = 25°C)

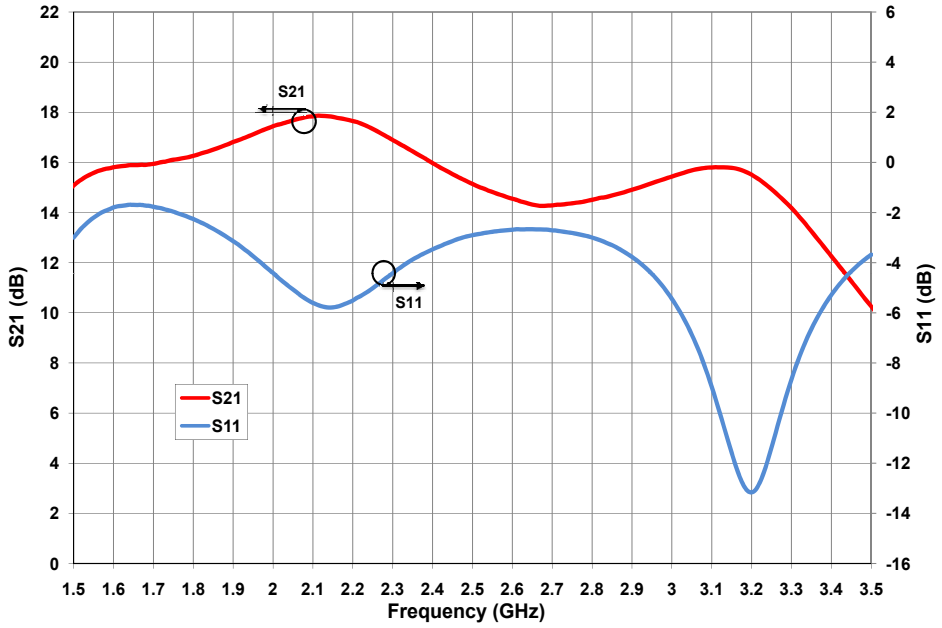
Characteristics	Symbol	Min.	Typ.	Max.	Units	Conditions
DC Characteristics[1]						
Gate Threshold Voltage	$V_{GS(th)}$	-3.8	-3.0	-2.3	V_{DC}	V_{DS} = 10 V, I_D = 3.6 mA
Gate Quiescent Voltage	$V_{GS(Q)}$	–	-2.7	–	V_{DC}	V_{DS} = 28 V, I_D = 100 mA
Saturated Drain Current	I_{DS}	2.9	3.5	–	A	V_{DS} = 6.0 V, V_{GS} = 2.0 V
Drain-Source Breakdown Voltage	V_{BR}	120	–	–	V_{DC}	V_{GS} = -8 V, I_D = 3.6 mA
RF Characteristics[2,3] (T_C = 25°C, F_0 = 2.5 GHz unless otherwise noted)						
Small Signal Gain	G_{SS}	13	15	–	dB	V_{DD} = 28 V, I_{DQ} = 100 mA
Drain Efficiency[4]	η	20	28	–	%	V_{DD} = 28 V, I_{DQ} = 100 mA, P_{AVE} = 33 dBm
Error Vector Magnitude	EVM	–	2.0	–	%	V_{DD} = 28 V, I_{DQ} = 100 mA, P_{AVE} = 33 dBm
Output Mismatch Stress	VSWR	–	–	10 : 1	Ψ	No damage at all phase angles, V_{DD} = 28 V, I_{DQ} = 100 mA, P_{AVE} = 33 dBm OFDM P_{AVE}
Dynamic Characteristics						
Input Capacitance	C_{GS}	–	4.5	–	pF	V_{DS} = 28 V, V_{gs} = -8 V, f = 1 MHz
Output Capacitance	C_{DS}	–	1.3	–	pF	V_{DS} = 28 V, V_{gs} = -8 V, f = 1 MHz
Feedback Capacitance	C_{GD}	–	0.2	–	pF	V_{DS} = 28 V, V_{gs} = -8 V, f = 1 MHz

Notes:
[1] Measured on wafer prior to packaging.
[2] Measured in the CGH27015F-AMP test fixture.
[3] Under 802.16 OFDM, 3.5 MHz Channel BW, 1/4 Cyclic Prefix, 64 QAM Modulated Burst, 5 ms Burst, Symbol Length of 59, Coding Type RS-CC, Coding Rate Type 2/3, PAR = 9.8 dB @ 0.01 %Probability on CCDF.
[4] Drain Efficiency = P_{OUT} / P_{DC}.

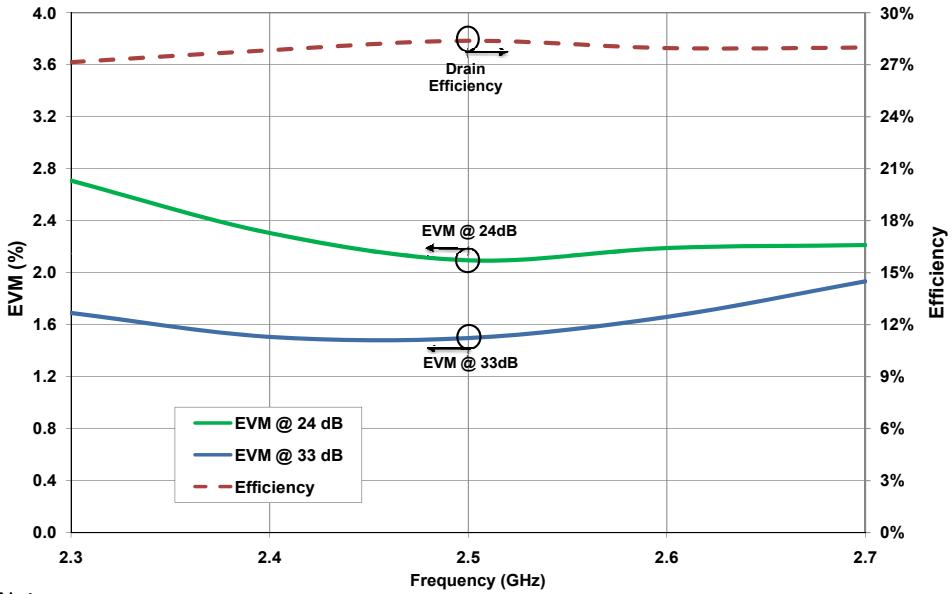
Copyright © 2005-2015 Cree, Inc. All rights reserved. The information in this document is subject to change without notice. Cree and the Cree logo are registered trademarks of Cree, Inc.

Typical Performance Data

Performance of CGH27015 in Broadband Amplif er Circuit
V_{DD} = 28 V, I_{DQ} = 100 mA



Typical EVM and Eff ciency at 24dB and 33 dB vs Frequency of CGH27015 in Broadband Amplif er Circuit

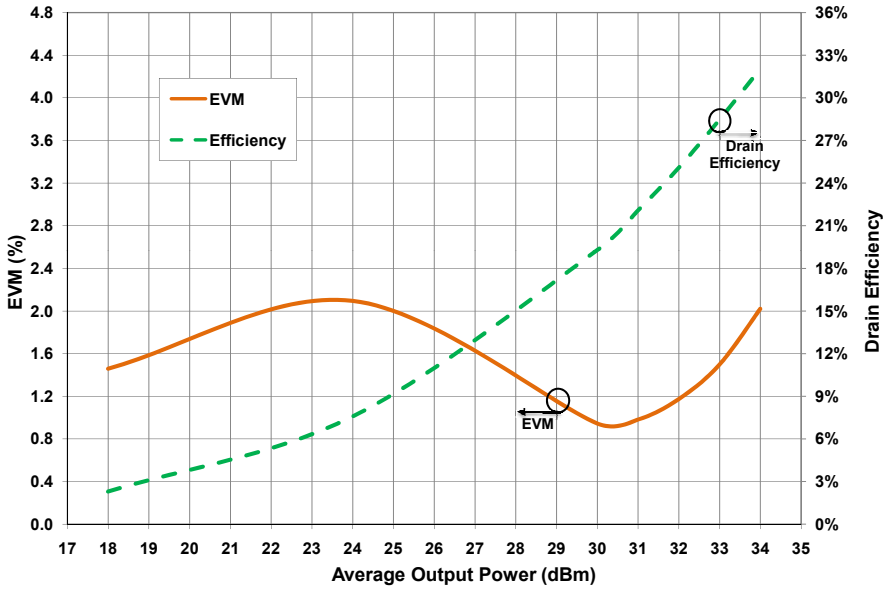


Note:
Under 802.16 OFDM, 3.5 MHz Channel BW, 1/4 Cyclic Pref x, 64 QAM Modulated Burst, Symbol Length of 59, Coding Type RS-CC, Coding Rate Type 2/3.

Copyright © 2005-2015 Cree, Inc. All rights reserved. The information in this document is subject to change without notice. Cree and the Cree logo are registered trademarks of Cree, Inc.

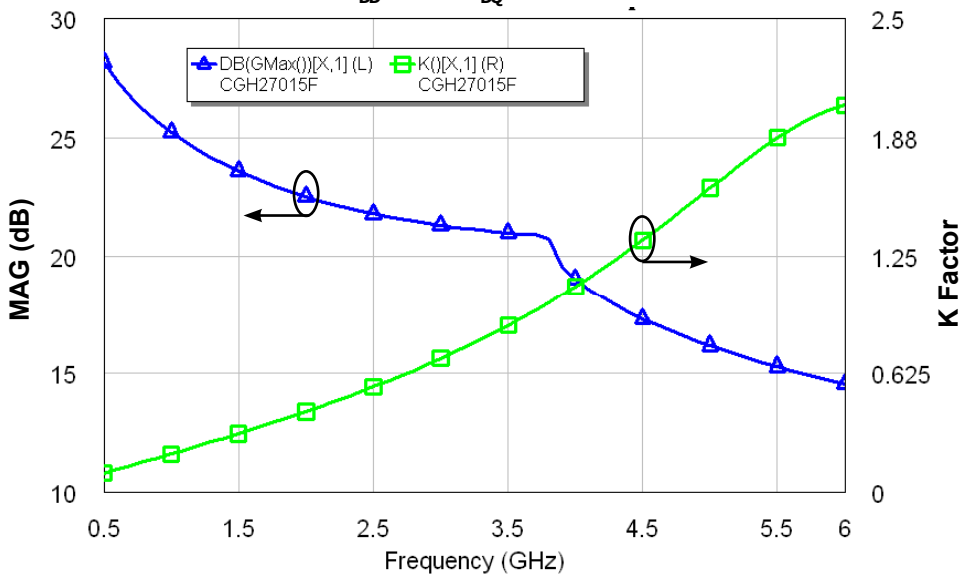
Typical Performance Data

Typical EVM and Eff ciency of CGH27015 in Broadband Amplif er Circuit at 2.5 GHz
F=2.5 GHz, 802.16-2004 OFDM, P/A=9.8 dB



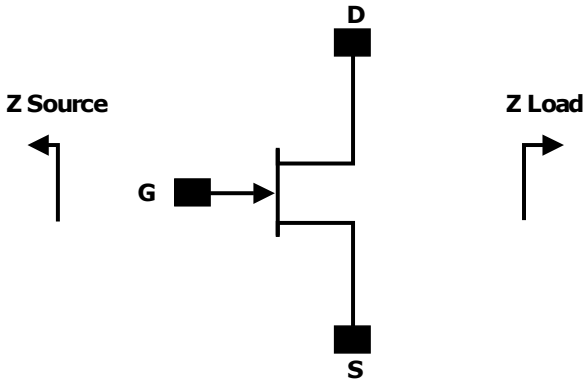
Note:
Under 802.16-2004 OFDM, 3.5 MHz Channel BW, 1/4 Cyclic Pref x, 64 QAM Modulated Burst, Symbol Length of 59, Coding Type RS-CC, Coding Rate Type 2/3.

Simulated Maximum Available Gain and K Factor of the CGH27015F
V_{DD} = 28 V, I_{DQ} = 100 mA



Copyright © 2005-2015 Cree, Inc. All rights reserved. The information in this document is subject to change without notice. Cree and the Cree logo are registered trademarks of Cree, Inc.

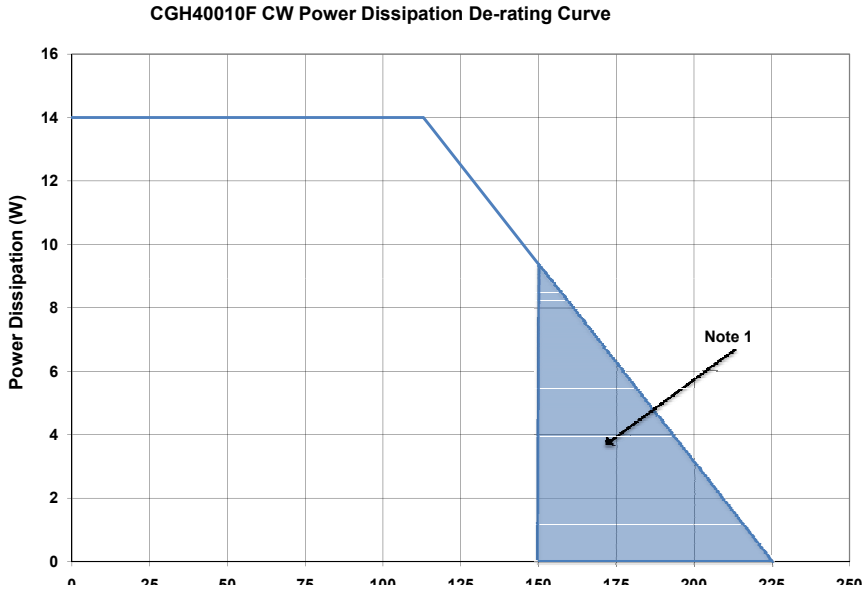
Source and Load Impedances



Frequency (MHz)	Z Source	Z Load
2300	17.8 - j1.5	16.8 - j1.7
2400	20.3 - j4.0	16.9 - j0.8
2500	20.6 - j7.9	17.2 + j0.2
2600	18.2 - j11.3	17.7 + j1.3
2700	14.6 - j12.6	19.1 + j2.4

Note 1. V_{DD} = 28V, I_{DQ} = 200mA in the 440166 package.
Note 2. Impedances are extracted from the CGH27015-AMP demonstration amplif er and are not source and load pull data derived from the transistor.

CGH27015 Power Dissipation De-rating Curve



Note 1. Area exceeds Maximum Case Operating Temperature (See Page 2).

Copyright © 2005-2015 Cree, Inc. All rights reserved. The information in this document is subject to change without notice. Cree and the Cree logo are registered trademarks of Cree, Inc.

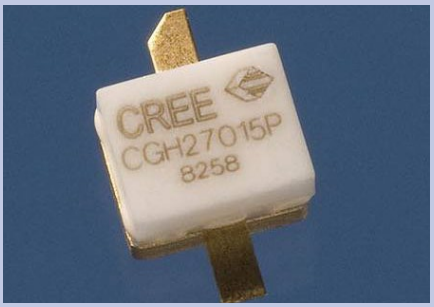
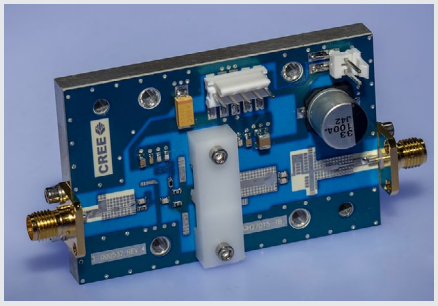
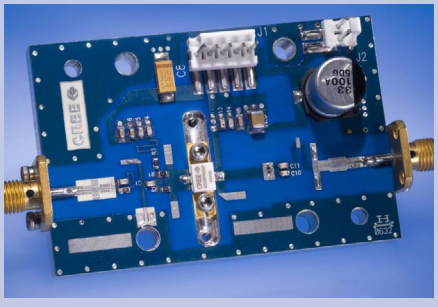
Typical Package S-Parameters for CGH27015
(Small Signal, V_{DS} = 28 V, I_{DQ} = 100 mA, angle in degrees)

Frequency	Mag S11	Ang S11	Mag S21	Ang S21	Mag S12	Ang S12	Mag S22	Ang S22
500 MHz	0.909	-124.41	17.41	107.81	0.026	21.06	0.335	-93.73
600 MHz	0.902	-134.04	15.04	101.48	0.027	15.39	0.322	-101.61
700 MHz	0.898	-141.62	13.18	96.16	0.028	10.74	0.315	-107.78
800 MHz	0.894	-147.78	11.71	91.54	0.028	6.79	0.312	-112.73
900 MHz	0.892	-152.91	10.51	87.43	0.028	3.35	0.312	-116.77
1.0 GHz	0.890	-157.30	9.53	83.68	0.028	0.28	0.314	-120.15
1.1 GHz	0.889	-161.12	8.71	80.20	0.028	-2.51	0.318	-123.04
1.2 GHz	0.889	-164.51	8.01	76.95	0.028	-5.07	0.322	-125.57
1.3 GHz	0.888	-167.56	7.41	73.86	0.028	-7.45	0.328	-127.82
1.4 GHz	0.888	-170.34	6.89	70.91	0.028	-9.69	0.335	-129.87
1.5 GHz	0.888	-172.91	6.44	68.07	0.028	-11.81	0.342	-131.77
1.6 GHz	0.888	-175.30	6.04	65.32	0.028	-13.82	0.349	-133.56
1.7 GHz	0.888	-177.55	5.69	62.65	0.027	-15.74	0.357	-135.25
1.8 GHz	0.888	-179.68	5.37	60.05	0.027	-17.58	0.364	-136.89
1.9 GHz	0.888	178.29	5.09	57.50	0.027	-19.34	0.373	-138.48
2.0 GHz	0.888	176.34	4.83	55.01	0.027	-21.04	0.381	-140.03
2.1 GHz	0.889	174.45	4.60	52.56	0.026	-22.69	0.389	-141.55
2.2 GHz	0.889	172.63	4.39	50.14	0.026	-24.27	0.397	-143.06
2.3 GHz	0.889	170.84	4.20	47.76	0.026	-25.80	0.405	-144.56
2.4 GHz	0.889	169.10	4.02	45.41	0.025	-27.28	0.413	-146.04
2.5 GHz	0.890	167.39	3.86	43.09	0.025	-28.70	0.421	-147.52
2.6 GHz	0.890	165.71	3.71	40.79	0.025	-30.08	0.429	-149.00
2.7 GHz	0.891	164.04	3.57	38.51	0.024	-31.41	0.437	-150.48
2.8 GHz	0.891	162.39	3.44	36.26	0.024	-32.69	0.445	-151.95
2.9 GHz	0.891	160.76	3.32	34.01	0.024	-33.92	0.452	-153.43
3.0 GHz	0.892	159.13	3.21	31.79	0.023	-35.10	0.459	-154.92
3.2 GHz	0.892	155.89	3.00	27.38	0.023	-37.31	0.473	-157.90
3.4 GHz	0.893	152.65	2.83	23.00	0.022	-39.32	0.486	-160.90
3.6 GHz	0.893	149.39	2.67	18.66	0.021	-41.09	0.499	-163.93
3.8 GHz	0.894	146.09	2.54	14.34	0.020	-42.63	0.510	-166.99
4.0 GHz	0.894	142.74	2.41	10.02	0.020	-43.90	0.521	-170.10
4.2 GHz	0.895	139.33	2.31	5.70	0.019	-44.88	0.530	-173.24
4.4 GHz	0.895	135.84	2.21	1.37	0.018	-45.53	0.539	-176.45
4.6 GHz	0.895	132.26	2.12	-2.98	0.018	-45.84	0.547	-179.71
4.8 GHz	0.895	128.59	2.04	-7.36	0.017	-45.78	0.554	176.97
5.0 GHz	0.895	124.80	1.97	-11.79	0.016	-45.32	0.561	173.56
5.2 GHz	0.895	120.90	1.91	-16.27	0.016	-44.47	0.566	170.07
5.4 GHz	0.895	116.87	1.85	-20.81	0.016	-43.25	0.571	166.48
5.6 GHz	0.895	112.70	1.80	-25.41	0.015	-41.72	0.575	162.78
5.8 GHz	0.895	108.38	1.75	-30.10	0.015	-39.97	0.579	158.96
6.0 GHz	0.895	103.92	1.70	-34.88	0.016	-38.13	0.581	155.00

To download the s-parameters in s2p format, go to the CGH27015 Product Page and click on the documentation tab.

Copyright © 2005-2015 Cree, Inc. All rights reserved. The information in this document is subject to change without notice. Cree and the Cree logo are registered trademarks of Cree, Inc.

Product Ordering Information

Order Number	Description	Unit of Measure	Image
CGH27015F	GaN HEMT	Each	
CGH27015P	GaN HEMT	Each	
CGH27015F-TB	Test board without GaN HEMT	Each	
CGH27015F-AMP	Test board with GaN HEMT installed	Each	

Copyright © 2005-2015 Cree, Inc. All rights reserved. The information in this document is subject to change without notice. Cree and the Cree logo are registered trademarks of Cree, Inc.