

La investigación reportada en esta tesis es parte de los programas de investigación del CICESE (Centro de Investigación Científica y de Educación Superior de Ensenada, Baja California).

La investigación fue financiada por el SECIHTI (Secretaría de Ciencia, Humanidades, Tecnología e Innovación).

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México). El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo o titular de los Derechos de Autor.

**Centro de Investigación Científica y de Educación  
Superior de Ensenada, Baja California**



---

**Maestría en Ciencias  
en Nanociencias**

---

**Fabricación y caracterización de  
transistores de compuertas flotantes a  
base de películas delgadas de ZnO**

Tesis  
para cubrir parcialmente los requisitos necesarios para obtener el grado de  
Maestro en Ciencias

Presenta:  
**Emilio Alejandro Castillo Ochoa**

Ensenada, Baja California, México  
2025

Tesis defendida por  
**Emilio Alejandro Castillo Ochoa**

y aprobada por el siguiente Comité

**Dr. Wencel José De La Cruz Hernández**  
Director de tesis

**Dr. Mario Humberto Farías Sánchez**

**Dra. María Del Carmen Maya Sánchez**



**Dr. Alejandro Huerta Saquero**  
Coordinador del Posgrado en Nanociencias

**Dra. Ana Denise Re Araujo**  
Directora de Estudios de Posgrado

Resumen de la tesis que presenta **Emilio Alejandro Castillo Ochoa** como requisito parcial para la obtención del grado de Maestro en Ciencias en Nanociencias.

### **Fabricación y caracterización de transistores de compuertas flotantes a base de películas delgadas de ZnO**

Resumen aprobado por:

Dr. Wencel José De La Cruz Hernández  
**Director de tesis**

En este trabajo se desarrollaron transistores de películas delgadas convencionales y transistores de películas delgada con compuerta flotante, implementando óxido de zinc (ZnO) en su estructura. La fabricación de los dispositivos se realizó mediante técnicas de fotolitografía, mientras que las películas delgadas de ZnO fueron depositadas a temperatura ambiente utilizando la técnica de ablación láser pulsado en atmósfera reactiva de oxígeno y nitrógeno. Las películas sintetizadas fueron caracterizadas mediante efecto hall y elipsometría, evidenciando conductividad tipo *n*. En este trabajo se usaron dos tipos de películas delgadas de ZnO, una para ser usada como canal y otra para ser usada como capa trampa del transistor de compuerta flotante. Los valores de concentración de portadores, movilidad y resistividad fueron de  $-1.38 \times 10^{19} \text{ cm}^{-3}$ ,  $1.67 \text{ cm}^2/\text{V}\cdot\text{s}$  y  $0.02 \text{ }\Omega\cdot\text{cm}$ , respectivamente, para la película utilizada en la capa trampa, y de  $-1.53 \times 10^{20} \text{ cm}^{-3}$ ,  $2.36 \text{ cm}^2/\text{V}\cdot\text{s}$  y  $1.3 \text{ }\Omega\cdot\text{cm}$ , respectivamente, para la película empleada como canal activo de los transistores. Se realizó una evaluación del comportamiento eléctrico de ambos tipos de transistores, identificando diferentes comportamientos entre ellos. En los dispositivos con compuerta flotante se observó un comportamiento de histéresis en la curva de transferencia del transistor, fenómeno que, aunque no idéntico a los reportados en la literatura, confirma la funcionalidad del ZnO dentro de la estructura del dispositivo. Asimismo, se determinó un valor de 7 V en términos de retención de carga para el dispositivo, este valor se mantuvo dentro de los valores esperados, según referencias previas. Los resultados obtenidos validan tanto la metodología de fabricación como la eficiencia del ZnO como material fundamental para este tipo de dispositivos electrónicos. Se concluye que el óxido de zinc representa un componente esencial en la estructura de estos transistores, constituyéndose como un material prometedor para futuras aplicaciones en el campo de la electrónica.

**Palabras clave:** Semiconductores, Películas delgadas, Transistores, ZnO, Capa trampa.

Abstract of the thesis presented by **Emilio Alejandro Castillo Ochoa** as a partial requirement to obtain the Master of Science degree in Nanoscience.

### **Fabrication and Characterization of Floating-Gate Transistors Based on ZnO Thin Films**

Abstract approved by:

Ph.D. Wencel José De La Cruz Hernández  
**Thesis Director**

In this work, conventional thin-film transistors and thin-film transistors with a floating gate were developed, incorporating zinc oxide (ZnO) into their structure. The fabrication of the devices was carried out using photolithography techniques, while the ZnO thin films were deposited at room temperature using the pulsed laser deposition technique in a reactive atmosphere of oxygen and nitrogen. The synthesized films were characterized using Hall effect and ellipsometry, revealing n-type conductivity. Two types of ZnO thin films were used in this work: one to be used as the channel and another as the trap layer for the floating-gate transistor. The values for carrier concentration, mobility, and resistivity were  $-1.38 \times 10^{19} \text{ cm}^{-3}$ ,  $1.67 \text{ cm}^2/\text{V}\cdot\text{s}$ , and  $0.02 \text{ }\Omega\cdot\text{cm}$ , respectively, for the film used as the trap layer, and  $-1.53 \times 10^{20} \text{ cm}^{-3}$ ,  $2.36 \text{ cm}^2/\text{V}\cdot\text{s}$ , and  $1.3 \text{ }\Omega\cdot\text{cm}$ , respectively, for the film used as the active channel of the transistors. An evaluation of the electrical behavior of both types of transistors was conducted, revealing distinct behaviors between them. In the devices with a floating gate, a hysteresis behavior was observed in the transistor's transfer curve—a phenomenon that, although not identical to those reported in the literature, confirms the functionality of ZnO within the device structure. Additionally, a value of 7 V in terms of charge retention was determined for the device, which remained within expected values according to previous references. The results obtained validate both the fabrication methodology and the efficiency of ZnO as a key material for this type of electronic device. It is concluded that zinc oxide represents an essential component in the structure of these transistors, establishing itself as a promising material for future applications in the field of electronics.

**Keywords:** Semiconductors, Thin films, Transistors, ZnO, Charge Trap Layer.

## **Dedicatoria**

A mis padres, por ser la base firme en la que he construido mis sueños. Por sus sacrificios tenaces, por las lecciones de vida que me han inculcado desde niño y por el ejemplo de trabajo, honestidad, compromiso y perseverancia que ha sido mi guía. Sus palabras de aliento, incluso en mis momentos de mayor incertidumbre, fueron el impulso que me ayudó a continuar cuando la situación se ponía con dificultades o percances no previstos.

A mi familia, por ser refugio en los días difíciles y por celebrar conmigo cada pequeño paso hacia esta meta. Su apoyo incondicional ha sido un recordatorio constante de que nunca me encuentro solo.

A mis amigos, quienes con su compañía y connivencia convirtieron este camino en una experiencia más ligera y llevadera. Gracias por las conversaciones que me devolvieron la calma, las risas que me recordaron que la vida es más que trabajo y las motivaciones que me empujaron para seguir adelante en este proyecto.

Este logro no es únicamente mío; pertenece también a todos ustedes. Cada página de este trabajo lleva un pedazo de su apoyo, su cariño y su fe en mí. Por todo ello, y con profundo agradecimiento, les dedico este esfuerzo que hoy se convierte en realidad.

## Agradecimientos

En primer lugar, expreso mi más profundo agradecimiento a mis padres, por haberme formado en la persona que soy en la actualidad, por transmitirme sus valores, enseñanzas y sabiduría, y por enseñarme, con su ejemplo, la importancia del esfuerzo y la perseverancia. La culminación de esta etapa académica se la debo a ustedes, a la motivación y confianza que siempre han depositado en mí, y al apoyo constante que ha sido mi mayor fortaleza. A mis hermanos César y José Ángel, les agradezco por impulsarme a seguir adelante incluso en los momentos más difíciles, por no permitir que me rindiera y por estar siempre pendientes de mi bienestar. Su compañía y palabras de ánimo han sido un motor invaluable en este camino.

Mi más sincero agradecimiento al Dr. Wencel De La Cruz por sus consejos, paciencia, compromiso y dedicación que muestra día con día con todos sus alumnos, por el apoyo brindado a lo largo de este proyecto de investigador como director de tesis. Igualmente agradezco al Dr. Mario Humberto Farías y la Dra. María del Carmen Maya, miembros de mi comité de tesis, por su tiempo, sus valiosos consejos y su disposición para contribuir al desarrollo de este trabajo.

Extiendo también gratitud a mi grupo de trabajo NANODID, por haber hecho de esta una etapa enriquecedora y especial. Gracias por el apoyo brindado, las retroalimentaciones constructivas y el conocimiento compartido, que me permitieron ampliar mi perspectiva y fortalecer el desarrollo de este proyecto. A mis amigos, quienes, con su apoyo constante, palabras de aliento y momentos de alegría, hicieron que este proceso fuera más llevadero y menos solitario. Sin ustedes, este camino no hubiera tenido el mismo significado.

Me gustaría agradecer al Dr. Harvi Castillo, M.I. Irene Barberena y a la Dra. Noemí Abundiz por enseñarme y guiarme en las técnicas de fabricación y caracterización en la UNaFab. Sus conocimientos fueron esenciales para desarrollar una parte importante de este trabajo.

Agradezco al Laboratorio Nacional de Nanofabricación, al proyecto PAPIIT-IT103125, así como a los proyectos CONAHCYT No. 194758 y No. 298971 por el apoyo financiero brindado para la realización de este trabajo de tesis.

Finalmente, agradezco a la Secretaría de Ciencia, Humanidades, Tecnología e Innovación (SECIHTI) por el apoyo económico recibido durante estos dos años para la realización de este trabajo. También al

Centro de Investigación Científica y Educación Superior de Ensenada, Baja California y al Centro de Nanociencias y Nanotecnología, Universidad Nacional Autónoma de México, por permitirme realizar los estudios en sus instalaciones.

# Tabla de contenido

	Página
Resumen en español.....	ii
Resumen en inglés.....	iii
Dedicatoria .....	iv
Agradecimientos.....	v
Lista de figuras.....	ix
Lista de tablas .....	xi
<b>Capítulo 1. Introducción .....</b>	<b>1</b>
1.1 Antecedentes .....	1
1.1.1 Materiales semiconductores.....	1
1.1.2 Semiconductores de óxidos transparente .....	3
1.1.3 Óxido de Zinc (ZnO).....	4
1.1.4 Transistores de películas delgadas.....	5
1.1.5 Transistores de películas delgadas de compuerta flotante .....	7
1.2 Hipótesis.....	10
1.3 Objetivos .....	11
1.3.1 Objetivo general.....	11
1.3.2 Objetivos específicos.....	11
<b>Capítulo 2. Metodología .....</b>	<b>12</b>
2.1 Depósito de películas delgadas .....	12
2.1.1 Evaporación por haz de electrones.....	12
2.1.2 Depósito por ablación láser.....	14
2.1.3 Depósito de capas atómicas.....	16
2.1.4 Depósito por pulverización catódica.....	17
2.2 Caracterizaciones de los materiales.....	19

2.2.1	Espesor .....	19
2.2.2	Propiedades eléctricas de las películas delgadas .....	20
2.3	Fotolitografía .....	22
2.4	Fabricación del transistor de compuerta flotante .....	24
2.4.1	Depósito de Fuente y drenador del dispositivo .....	24
2.4.2	Depósito de Canal .....	25
2.4.3	Depósito de capa de tunelamiento y capa trampa .....	25
2.4.4	Depósito de capa de bloqueo .....	26
2.4.5	Depósito de la compuerta .....	27
2.5	Caracterización del transistor de compuerta flotante .....	28
<b>Capítulo 3. Resultados y discusiones.....</b>		<b>30</b>
3.1	Tasas de depósito y decapado de películas delgadas .....	30
3.1.1	Películas delgadas de Cr depositado por evaporación.....	30
3.1.2	Películas delgadas de ZnO .....	31
3.1.3	Películas delgadas de Al <sub>2</sub> O <sub>3</sub> depositadas mediante la técnica de depósito por capas atómicas.....	32
3.2	Caracterización eléctrica de las películas delgadas de ZnO .....	33
3.3	Transistor de películas delgada (TFT) y Transistor de película delgada de compuerta flotante (FGTFT).....	34
3.3.1	Resultados de fabricación del dispositivo .....	34
	.....	36
3.3.2	Caracterización eléctrica de los TFT y de los FGTFTs .....	36
3.3.2.1	Resultados de la caracterización eléctrica de los TFTs.....	37
3.3.2.2	Resultados de la caracterización eléctrica del transistor de película delgada de compuerta flotante.....	39
<b>Capítulo 4. Conclusiones.....</b>		<b>44</b>
<b>Literatura Citada.....</b>		<b>45</b>

## Lista de figuras

Figura	Página
Figura 1. Esquema de estructura de bandas para: a) aislantes, b) semiconductores y c) conductores. .2	
Figura 2. Esquema representativo de un transistor de película delgada y sus tipos de construcciones.6	
Figura 3. Estructura de un transistor de película delgada de compuerta flotante. ....8	
Figura 4. Esquema de la técnica de evaporación por haz de electrones tomado y traducido del artículo de Bashir et al., 2020. .... 13	
Figura 5. Esquema del proceso de depósito mediante ablación láser pulsado, tomado y traducido del artículo de Lu et al., 2024. .... 14	
Figura 6. Proceso de depósito de películas de $Al_2O_3$ por medio de la técnica de depósito por capa atómica, tomada y traducida del artículo de (Leskelä et al., 2014). .... 17	
Figura 7. Esquema de la técnica de pulverización catódica con magnetrón, tomado del artículo de Dussán Cuenca et al., 2020. .... 18	
Figura 8. Esquema de la técnica de elipsometría, tomada del artículo de Ortega-Bailón et al., 2012. 20	
Figura 9. Representación esquemática del efecto hall. .... 21	
Figura 10. Medición de resistividad por medio de la técnica de Van der Pauw. .... 22	
Figura 11. Proceso de transferencia de patrones mediante la técnica de fotolitografía utilizando fotomáscaras. .... 23	
Figura 12. Representación esquemática de electrodos fuente y drenador de Cr. .... 24	
Figura 13. Segunda etapa de transferencia de patrones para depositar el canal de ZnO. .... 25	
Figura 14. Etapas de grabado de patrones micrométricos por medio de <i>Lift-off</i> . .... 26	
Figura 15. Esquema de la transferencia de patrones micrométricos para el depósito de la capa túnel de $Al_2O_3$ y la capa trampa de ZnO. .... 26	
Figura 16. Cuarta etapa de transferencia de patrones micrométricos para encapsular la capa trampa en $Al_2O_3$ . .... 27	
Figura 17. Ultima etapa de transferencia de patrones micrométricos para depositar compuerta de Cr. .... 27	
Figura 18. Diseño de fotomáscaras de un transistor de compuerta flotante, cuando se encuentra fabricado por completo. .... 28	

Figura 19. Instrumentación empleada para la caracterización del dispositivo fabricado. a) Equipo de mediciones eléctricas Keithley 4200A-SCS y estación de pruebas con microscopio, b) Fotografía de medición eléctrica sobre el dispositivo terminado. ....	28
Figura 20. Fotografías de las diferentes etapas de fabricación de los transistores de películas delgadas convencionales y de películas delgadas con compuerta flotante. a) fuente y drenador de Cr para ambos tipos de transistores, b) capa del canal de ZnO para ambos transistores, c) capa de tunelamiento de $\text{Al}_2\text{O}_3$ y capa trampa de ZnO para el transistor de película delgada con compuerta flotante, d) capa de bloqueo de $\text{Al}_2\text{O}_3$ para transistor de película delgada con compuerta flotante y capa aislante para el transistor de película delgada convencional, e) compuerta de Cr de ambos tipos de transistores.....	36
Figura 21. Curva de ganancia de Transistor de película delgada convencional.....	37
Figura 22. Grafica de transferencia de transistor de película delgada convencional. ....	39
Figura 23. Curva de ganancia de transistor de película delgada con compuerta flotante. ....	40
Figura 24. Curva de transferencia del transistor de película delgada con compuerta flotante. ....	42

## Lista de tablas

Tabla	Página
<b>Tabla 1.</b> Parámetros de crecimiento de películas delgadas de ZnO por ablación láser pulsado, utilizadas como capa trampa y canal del dispositivo. ....	16
<b>Tabla 2.</b> Parámetros de crecimiento de películas delgadas de Cr depositadas por pulverización catódica. ....	19
<b>Tabla 3.</b> Grosos de las películas delgadas de Cr por medio de técnica evaporación por haz de electrones, obtenidos por elipsometría.....	30
<b>Tabla 4.</b> Tasa de decapado de las películas delgadas de Cr depositadas por evaporación por haz de electrones, medidas por elipsometría. ....	31
<b>Tabla 5.</b> Condiciones experimentales y tasa de depósito de películas delgadas de ZnO mediante la técnica de ablación láser pulsado, el grosor de las películas obtenido mediante la técnica de elipsometría. ....	31
<b>Tabla 6.</b> Tasa de decapado de películas delgadas de ZnO depositado mediante la técnica de ablación láser pulsado con solución de HCL 1:20000, los grosos fueron obtenidos mediante la técnica de elipsometría. ....	32
<b>Tabla 7.</b> Parámetros de crecimiento de películas delgadas de Al <sub>2</sub> O <sub>3</sub> por técnica de depósito por capas atómicas. Los valores de los grosos fueron obtenidos mediante la técnica de elipsometría. ..	32
<b>Tabla 8.</b> Propiedades eléctricas de las películas delgadas de ZnO obtenidas por la técnica de efecto Hall.....	33

# Capítulo 1. Introducción

---

En la actualidad, la electrónica se ha posicionado como una pieza fundamental para el desarrollo tecnológico y socioeconómico a nivel global. Desde la invención del transistor en 1947 (Ross, 1998), ha experimentado un gran avance, derivando en nuevas tecnologías que han generado un cambio significativo en la manera en que vivimos, trabajamos y nos comunicamos, ya que abarca todos los aspectos de nuestro entorno, desde dispositivos como celulares y computadoras, hasta sectores como la medicina, las telecomunicaciones, la industria automotriz y la exploración espacial (Gutierrez -D. et al., 2016). La importancia de la electrónica radica en su capacidad para impulsar el avance científico y tecnológico, mejorar la eficiencia de los procesos industriales y proporcionar soluciones a desafíos globales. La miniaturización de componentes electrónicos y el desarrollo de nuevas tecnologías, como la nanotecnología y la inteligencia artificial, han permitido explorar nuevos retos en la investigación y en la aplicación práctica de la electrónica, facilitando el diseño de dispositivos más potentes, eficientes y versátiles (Huang, 2017).

En el año 2022, el área de semiconductores generó un total de 660 mil millones de dólares a nivel mundial. Los países que más capital invierten en esta área son Estados Unidos y China, debido a su fuerte economía y capacidad de producción. Los principales productores de semiconductores incluyen, entre otros, a Estados Unidos, China, Taiwán, Corea del Sur y Japón (Juan Reyes, 2023).

## 1.1 Antecedentes

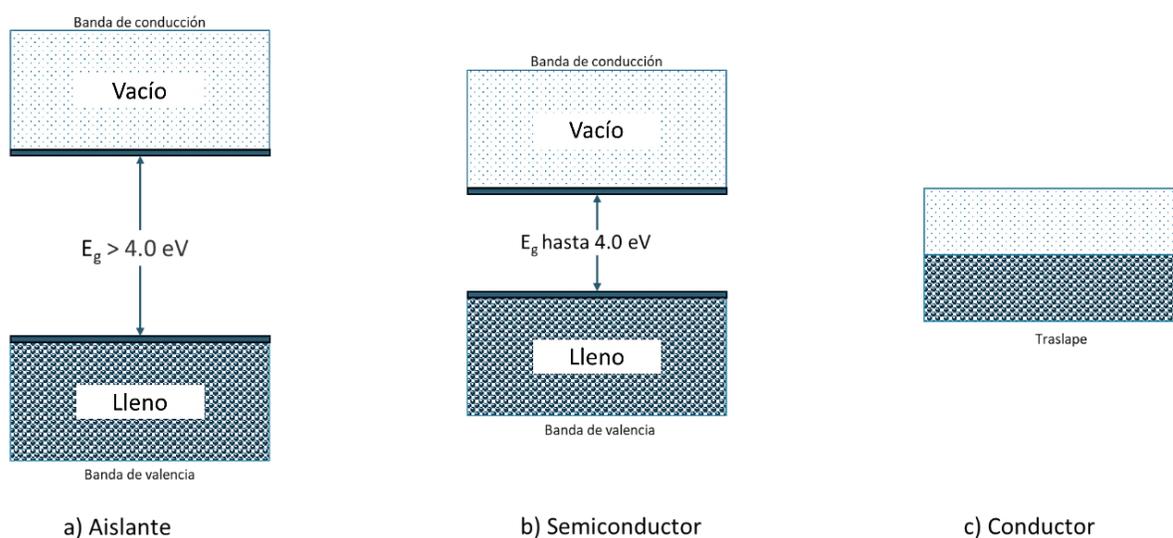
### 1.1.1 Materiales semiconductores

Los materiales sólidos se clasifican en tres grupos principales según su conductividad eléctrica, es decir, su capacidad para permitir el flujo de los electrones. Los tres grupos son: conductores, semiconductores y aislantes.

Los materiales conductores permiten el paso de la corriente eléctrica con una resistencia mínima, mientras que los materiales aislantes impiden casi por completo el flujo de electrones. Por su parte, los semiconductores presentan una conductividad intermedia, lo cual puede variar según las condiciones

externas, como la temperatura o la presencia de dopantes o polarización. Esto les permite comportarse, en determinadas circunstancias, como conductores o aislantes.

A nivel atómico, los electrones en los sólidos ocupan niveles de energía que, al organizarse, forman bandas de energía. En los materiales semiconductores, a temperaturas cercanas al cero absoluto (0 K), la banda de valencia se encuentra completamente llena, mientras que la banda de conducción permanece vacía. Ambas están separadas por una barrera de energía prohibida o gap de energía ( $E_g$ , por sus siglas en inglés de *energy gap*) (Streetman, 2002). La representación gráfica de la estructura de bandas para los diferentes tipos de materiales se muestra en la Figura 1.



**Figura 1.** Esquema de estructura de bandas para: a) aislantes, b) semiconductores y c) conductores.

Existen semiconductores intrínsecos (semiconductores puros, sin impurezas), los cuales generalmente pertenecen al grupo IV de la tabla periódica, ya que poseen 4 electrones de valencia. Estos materiales cuentan con una banda prohibida con valores que oscilan de 1 a 4 eV. Cuando los electrones localizados en la banda de valencia son excitados con suficiente energía, los electrones logran pasar a la banda de conducción, dejando un lugar desocupado en la banda de valencia y, así, se generan vacantes en la banda de valencia, las cuales son denominadas huecos (Tarquino Sánchez A., 2013).

Por otro lado, existen los semiconductores extrínsecos, que son aquellos a los cuales se le agregan impurezas de forma controlada. Estas impurezas pueden causar cambios en las propiedades eléctricas del material. Hay dos tipos de semiconductores extrínsecos, los semiconductores tipo *n* y los semiconductores tipo *p*. Estos se denominan según sea la concentración de portadores mayoritarios contenidos en el

material, es decir, si los portadores mayoritarios son huecos esto genera que el material tenga una mayor carga positiva y se denomina tipo  $p$ , y si los portadores mayoritarios son electrones quiere decir que el material posee una mayor carga negativa y se denominan tipo  $n$  (Tarquino Sánchez A., 2013).

### **1.1.2 Semiconductores de óxidos transparente**

El silicio se posiciona actualmente como el material más implementado en la electrónica, esto debido a su compatibilidad con técnicas de fabricación masiva, lo cual ha permitido la creación de dispositivos con un alto rendimiento. La industria electrónica ha dependido en gran medida del silicio debido a sus propiedades eléctricas, mecánicas y térmicas.

A pesar del impacto que ha tenido el silicio, se ha generado una búsqueda de nuevos materiales que puedan superar o igualar sus propiedades. En este contexto, compuestos como los semiconductores de óxidos transparente (SOT) han logrado destacar.

En términos generales, los semiconductores de óxidos transparentes (SOT) son materiales que combinan una alta transmitancia óptica con una elevada conductividad eléctrica, lo que se convierte en componentes estratégicos para el desarrollo de tecnologías electrónicas avanzadas. Estos materiales, con una banda prohibida superior a 3.2 eV, han despertado un creciente interés en la comunidad científica, impulsando inicialmente por los avances en óxidos conductores transparentes (OCT) (Hosono, 2007).

La investigación en este campo se ha acelerado por diversos factores, entre los que destaca el incremento constante en la demanda de óxido de indio y estaño (ITO), ampliamente utilizado como material de electrodo en dispositivos electrónicos como pantallas y celdas solares. Este aumento en la demanda ha generado un aumento significativo en su precio, de un orden de magnitud en los últimos años. En este contexto, la búsqueda de nuevos OCT que puedan sustituir al ITO se ha convertido en una prioridad emergente, la cual requiere enfoques de investigación innovadores en el diseño y desarrollo de materiales con propiedades ópticas y electrónicas optimizadas (Hosono, 2007).

Los SOT tienen una gran variedad de aplicaciones en el creciente campo de la electrónica flexible. La transición de la electrónica de gran área sobre sustratos de vidrio hacia sustratos de plásticos es una tendencia indudable. Los transistores de películas delgadas, elementos fundamentales en dispositivos de cambio de estado, necesitan ser fabricados sobre plásticos en lugar de vidrios. Como consecuencia, el

depósito a bajas temperaturas en la fabricación de transistores es un requisito esencial para los materiales de canal. Hasta ahora, los semiconductores orgánicos han sido ampliamente estudiados para esta aplicación (Hosono, 2007). Los SOT se han convertido en un componente esencial en una larga lista de dispositivos modernos incluyendo pantallas táctiles, electrónica flexible, óptica, sensores ambientales, etc. La demanda de esta tecnología ha incrementado el desarrollo del mundo. Debido al alto uso de los SOT en las aplicaciones modernas, el costo elevado relacionado a estos materiales ha impulsado a investigar más sobre ellos. Uno de los materiales que más impacto y relevancia ha tenido es el óxido de Zinc (Jayathilake & Peiris, 2018).

El óxido de zinc (ZnO) ha surgido como un candidato para reemplazar al silicio en ciertas aplicaciones gracias a sus propiedades únicas. Además, el ZnO puede ser procesado a bajas temperaturas, lo que reduce los costos de fabricación y permite su uso en una variedad de sustratos, incluyendo los flexibles (Subramanian et al., 2009).

### **1.1.3 Óxido de Zinc (ZnO)**

El ZnO se estudia desde 1912 (Luka et al., 2010). Cuando comenzó la era de los transistores, se investigó el ZnO como semiconductor. En 1960, se aplicó como película delgada por primera vez en dispositivos de ondas acústica superficiales. Tras extensas investigaciones en las décadas de 1950 y 1970, surgieron los estudios sobre el óxido de zinc como material semiconductor. Los resultados de estas actividades previas están descritos en las siguientes referencias: Heiland, Mollwo y Stockmann (1959), Hirschwald (1981) y Klingshirn y Haug (1998). Desde 1990, el número de publicaciones periódicas sobre el ZnO ha aumentado de manera espectacular (Ellmer & Klein, 2008).

El ZnO es un semiconductor de banda prohibida directa (3.4eV) (Özgür et al., 2005), considerado como el semiconductor óptimo para distintas aplicaciones tales como: absorción de rayos UV, tratamientos antibacterianos, protectores solares (L. Zhang et al., 2007), catalizadores (Strunk et al., 2009), fotocatalisis (Shahmoradi et al., 2010), entre otras. Una característica particular del ZnO es que destaca entre los elementos del sexto grupo de la tabla periódica, esto por la relación que existe entre el zinc y el oxígeno (Ellmer et al., 2007).

La variación de las propiedades del ZnO al introducir impurezas ha sido un tema de interés, ya que permite manipular las propiedades ópticas, estructurales, eléctricas y magnéticas mediante la modificación de su

estructura electrónica. Tras la obtención del material dopado, se ha logrado observar una mejora en diversas aplicaciones como la electrónica, espintrónica, optoelectrónica, catálisis, entre otras (Ghani et al., 2023). Otra razón que permite considerar al ZnO como una alternativa viable es por la posible escasez del indio ante la creciente demanda de óxido de indio-estaño (ITO) (Özgür et al., 2010).

Las películas delgadas de ZnO se han depositado a través de diversas técnicas como evaporación, epitaxia por haz electrónico molecular, depósito por láser pulsado (PLD por sus siglas en inglés de *Pulsed Laser Deposition*), pulverización catódica, depósito químico de vapores metal-orgánicos, entre otras. El uso del PLD para la síntesis del ZnO tiene ventajas en comparación con las otras técnicas, como el crecimiento orientado de las películas (a baja temperatura el sustrato), las altas velocidades de depósito, el depósito a alta presión de oxígeno y buena calidad de películas (Aravind et al., 2011).

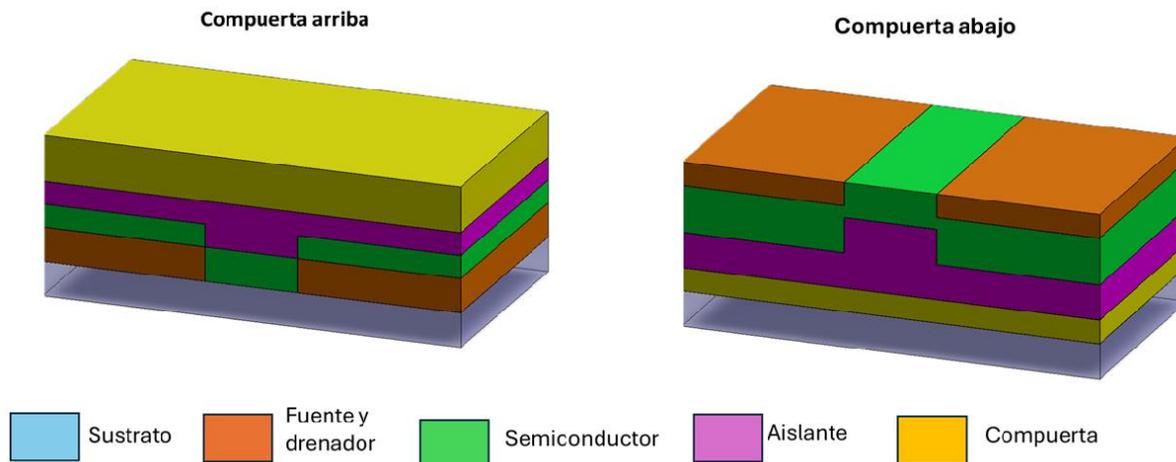
En particular, un tema ampliamente investigado en relación con las películas delgadas de ZnO sin dopar es su aplicación en transistores de efecto de campo (FET), tanto con enfoques convencionales de compuerta superior o inferior. Además, se han explorado estrategias de ingeniería de interfaces orientadas a incrementar la movilidad del material (Borysiewicz, 2019).

#### **1.1.4 Transistores de películas delgadas**

En la actualidad se ha incrementado la implementación de óxidos semiconductores en los dispositivos, debido a que permiten aplicaciones como la electrónica transparente y flexible. El transistor fue inventado en diciembre de 1947 por John Bardeen, Walter Brattain y William Shockley en los laboratorios Bell. A medida que ha avanzado la tecnología, estos dispositivos se han convertido en una pieza fundamental para el desarrollo de circuitos integrados y dispositivos de procesamiento de información. De manera básica, estos dispositivos se componen de tres terminales, las cuales permiten el flujo de corriente entre dos de ellas, mediante la modulación el voltaje aplicado en la tercera terminal.

El transistor de película delgada (TFT, por sus siglas en inglés de *Thin Film Transistor*) es un transistor de efecto de campo FET (por sus siglas en inglés de *Field Effect Transistor*), su funcionamiento y características eléctricas son similares al transistor tipo MOSFET (por sus siglas en inglés de *Metal-Oxide-Semiconductor Field Effect Transistor*). De manera general, un transistor de efecto de campo es un dispositivo en el cual se deposita un material semiconductor entre dos electrodos, conocidos como fuente y drenador. La corriente que fluye entre estos dos electrodos se modula mediante el voltaje aplicado en un tercer

electrodo denominado compuerta (Kasturi La Chopra, 1983). En la Figura 2 se ilustran las estructuras típicas de los transistores de películas delgadas, las cuales constan de una capa semiconductor, un material dieléctrico y los contactos que son la fuente, el drenador y la compuerta.



**Figura 2.** Esquema representativo de un transistor de película delgada y sus tipos de construcciones.

El funcionamiento de los TFTs se puede explicar de la siguiente manera: el transistor se polariza aplicando un voltaje entre los contactos de fuente y drenador ( $V_{DS}$ ), que depende del tipo de transistor. Los transistores permanecen apagados mientras no haya acumulación de cargas entre la fuente y el drenador. Para encender el transistor, se aplica un voltaje a la compuerta ( $V_{GS}$ ), lo cual provoca el movimiento de portadores hacia la superficie del semiconductor del dispositivo, formando un canal que permite el flujo de corriente entre la fuente y el drenador ( $I_{DS}$ ). En un dispositivo tipo  $n$  se aplica un voltaje negativo, mientras que en uno tipo  $p$  se aplica un voltaje positivo.

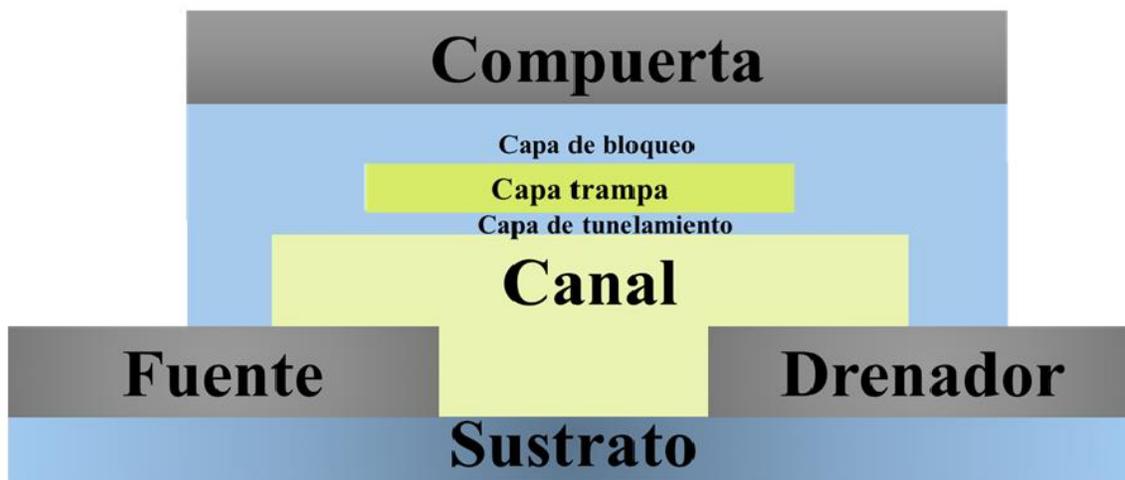
Los TFTs que emplean SOT como capa de canal desempeñan un papel clave en el avance de esta tecnología, ya que ofrecen ventajas significativas frente a los FET convencionales. Entre ellos destacan su alta tolerancia a voltajes y temperaturas elevadas, así como su capacidad para mantener un rendimiento estable. La naturaleza de los SOT, caracterizada por la presencia de vacantes de oxígeno que actúan como donadores de portadores de carga, permite obtener dispositivos con excelentes características de encendido y apagado, optimizando la relación de la corriente de encendido/apagado. Estos avances representan una mejora sustancial respecto a tecnologías anteriores y abren el camino hacia el desarrollo de circuitos invisibles, esenciales para aplicaciones en electrónica transparente y de nueva generación. Se han logrado obtener dispositivos con estos materiales que reportan mejores características que los TFTs de Si (Hosono, 2007).

En particular, los TFTs transparentes que emplean películas delgadas de ZnO como canal activo han mostrado un gran potencial, ya que ofrecen una transmitancia del orden del 80% y pueden ser sintetizados a temperaturas relativamente bajas (por debajo de los 100 °C). Estos dispositivos han sido reportados como flexibles y transparentes, con una movilidad de  $1.77 \text{ cm}^2/\text{Vs}$  (Fortunato et al., 2004), superando en desempeño a los fabricados con silicio amorfo, el cual sigue siendo el principal material en la tecnología actual de FET (Özgür et al., 2010). Además, los TFTs basados en películas delgadas de ZnO también destacan por su buena reproducibilidad y facilidad de grabado durante la transferencia de patrones (Dehuff et al., 2005). Asimismo, los transistores basados en películas delgadas de ZnO ofrecen ventajas frente a los dispositivos basados en silicio existentes, tales como una operación más rápida del dispositivo, lo cual permiten obtener una respuesta más ágil y una mayor frecuencia de actualización (Rogers & H. Teherani, 2010).

### **1.1.5 Transistores de películas delgadas de compuerta flotante**

Los dispositivos electrónicos como los transistores de película delgada (TFT) han generado gran interés debido a su potencial en aplicaciones electrónicas ligeras, flexibles y de bajo costo. Dentro de estos, los transistores de película delgada de compuerta flotante (FGTFT, por sus siglas en inglés de *Floating Gate Thin Film Transistor*) han cobrado especial relevancia tanto en la investigación académica como en la industria, debido a su importancia en el desarrollo de memorias no volátiles (Wang et al., 2012). Cuando un dispositivo TFT se modifica para que se pueda almacenar carga semipermanente dentro de la capa trampa, la nueva estructura (FGTFT) se convierte en un dispositivo de memoria no volátil. Como lo indica su nombre, una memoria volátil pierde contenido cuando se apaga, mientras que una memoria no volátil no requiere voltaje para mantener los datos (Wu, 2023).

Los FGTFTs son una variante del TFT convencional, diseñados con el fin de incorporar capacitancias adicionales entre la fuente, el drenador y la compuerta. La característica distintiva de estos dispositivos es la compuerta flotante (CF), la cual está rodeada por un material altamente resistivo y, por lo tanto, eléctricamente aislada. Esta configuración permite que la compuerta flotante actúe como una capa trampa de carga, permitiendo almacenar carga eléctrica sin necesidad de estar aplicando un voltaje de manera continua. La función de esta capa trampa es fundamental, ya que se encarga de modular el comportamiento del transistor en función de la carga almacenada. Dicha estructura es posible visualizarla en la Figura 3 (Pavan et al., 2004).



**Figura 3.** Estructura de un transistor de película delgada de compuerta flotante.

Un avance importante en este campo de las memorias se tuvo en el 1987, cuando el Dr. Fujio Masuoka dio a conocer por primera vez el concepto de memoria NAND flash, con el desarrollo de las tecnologías de integración a escala industrial, la densidad de bits de memorias no volátiles comenzó a tener un crecimiento revolucionario (Masuoka et al., 1987).

Existen diferentes propuestas para explicar la transferencia de carga eléctrica hacia la compuerta flotante. El mecanismo que se utiliza principalmente es el de túnel de Fowler–Nordheim, el cual es uno de los más comúnmente utilizados para escribir en las memorias flash. Para que este mecanismo suceda es necesario aplicar un campo eléctrico a través de una capa delgada de óxido (capa de tunelamiento). En estas condiciones, el diagrama de bandas de energía de la región de óxido se vuelve muy pronunciado, aumentando la probabilidad de que los electrones puedan atravesar directamente la barrera de energía (Cappelletti et al., 1999).

Para poder obtener una memoria no volátil que se pueda programar/borrar eléctricamente, se puede implementar el mecanismo de túnel Fowler–Nordheim tanto para la programación, como para el borrado, tal como se utilizó por primera vez por Harari et al., 1978. La programación se logra aplicando un voltaje en la compuerta, mientras que el drenador se mantiene a un bajo potencial. A través del acoplamiento capacitivo, el voltaje en la compuerta flotante también se eleva, permitiendo comenzar el tuneleo de los electrones desde el canal hacia la compuerta flotante a través de una delgada capa de óxido ( $\leq 5$  nm de grosor) (Cappelletti et al., 1999).

Para realizar el borrado, se aplica un voltaje negativo a la compuerta y se coloca a tierra el drenador. En este caso, la compuerta flotante se acopla capacitivamente a un bajo voltaje, lo cual permite que los electrones logren tunelar desde la compuerta flotante hacia el drenador y volviendo la compuerta flotante a su estado original.

La industria de los semiconductores ha buscado reducir el tamaño y mejorar la velocidad de procesamiento de los transistores de compuerta flotante. Por ello, se han investigado intensamente distintas formas de optimizarlos, así como los factores que afectan su desempeño. En este proceso, se han desarrollado diversos transistores que incorporan óxido de zinc en su estructura, cuyas características han sido mejoradas progresivamente y demostrando el impacto que tiene este material en presencia de estos dispositivos.

En 2012 se fabricaron transistores de compuerta flotante utilizando óxido de zinc como capa trampa. Aunque el dispositivo presentaba una retención de carga pobre, se logró demostrar un comportamiento tipo memoria con histéresis. Además, las características del transistor destacaron entre las mejores reportadas en la literatura de ese periodo, estableciendo un precedente importante para la incorporación del ZnO en la estructura de estos dispositivos para futuras investigaciones. En este dispositivo el valor de la capacidad de retención de carga fue de 2.35 V (Oruc et al., 2012).

En 2016, Yun et al. llevaron a cabo la fabricación y caracterización de transistores de compuerta flotante que incorporaron películas delgadas de óxido de indio, galio y zinc (IGZO) tanto en la compuerta flotante, como en el canal del dispositivo. Las películas fueron depositadas mediante pulverización catódica. Se evaluó el impacto de la variación en el grosor de la capa túnel y la capa trampa sobre el comportamiento del dispositivo. Se determinó que un espesor del óxido de tunelamiento de 5 nm proporcionó un equilibrio entre rendimiento y tolerancia del proceso, ya que grosores menores, como los de 3 nm provocaban daño en el canal de IGZO. Asimismo, se concluyó que una capa trampa con espesor de 30 nm ofrecía las mejores características eléctricas. En este trabajo de Yun et al. se logró destacar la obtención de una capacidad de retención de 6.6 V (Yun et al., 2016).

En el 2022, N. Zhang et al. fabricaron y caracterizaron transistores que incorporaba óxido de zinc (ZnO) como material para la capa trampa, depositado mediante la técnica de depósito por capas atómicas (ALD). Esta técnica permitió obtener una capa de alta calidad, con buena uniformidad. El uso de óxidos conductores transparentes como el ZnO en la capa trampa se destacó por su capacidad para retener electrones, gracias a la presencia de vacancias de oxígeno y fronteras de grano, lo que se tradujo en una

mayor capacidad de almacenamiento de carga. N. Zhang et al. evaluaron el efecto del grosor de la capa trampa, utilizando espesores de 2, 10 y 20 nm. Encontraron que la capa trampa con espesor de 10 nm ofrecía el mejor rendimiento. Cuando la capa trampa tenía un espesor de 2 nm se saturaba rápidamente debido a su espacio físico, mientras que, si la capa trampa tenía un espesor de 20 nm, el campo eléctrico aplicado no era suficiente para cargar completamente la capa trampa de manera eficiente. Estos resultados evidenciaron que la capacidad de atrapamiento de carga depende directamente del grosor de la capa trampa.

Además, N. Zhang et al. observaron que, si los electrones que tunelaban superaban la región de carga positiva fija en la capa trampa, generaban un campo eléctrico interno que limita el transporte de más electrones desde el canal, estableciendo así un equilibrio y un desplazamiento positivo limitado. El dispositivo demostró un rendimiento sobresaliente, posicionándose entre los mejores reportados en la literatura hasta la fecha. La capacidad de retención de carga fue de 11.3 V (N. Zhang et al., 2022).

Con base en lo anterior, se propuso como tema de tesis la fabricación de transistores de películas delgadas de compuerta flotante, utilizando óxido de zinc depositado mediante la técnica de ablación láser pulsado, tanto para el semiconductor del canal como para la capa trampa. Además, se realizó la caracterización con el fin de evaluar el comportamiento y desempeño eléctrico de los dispositivos. Bajo este contexto, se planteó la siguiente hipótesis.

## **1.2 Hipótesis**

Es posible la fabricación de transistores de compuerta flotante mediante la implementación de películas delgadas de ZnO, depositadas mediante la técnica de ablación láser pulsado, empleando este material tanto en la región activa del canal como en la capa trampa, logrando así un dispositivo funcional con capacidad de retención de carga.

## **1.3 Objetivos**

### **1.3.1 Objetivo general**

Fabricar y caracterizar transistores de compuerta flotante usando películas delgadas de ZnO depositado mediante la técnica de ablación láser pulsado.

### **1.3.2 Objetivos específicos**

1. Determinar los parámetros de crecimiento de películas delgadas de ZnO depositadas mediante la técnica de ablación láser pulsado.
2. Establecer los parámetros de crecimiento de películas delgadas de  $\text{Al}_2\text{O}_3$  empleando la técnica de depósito por capas atómicas.
3. Definir los parámetros de crecimiento de películas delgadas de Cr mediante la técnica de Depósito por haz de electrones.
4. Caracterización química y eléctrica de los depósitos anteriormente obtenidos.
5. Desarrollar una metodología de fabricación por fotolitografía que permita la obtención de transistores FGTFE utilizando los materiales previamente sintetizados.
6. Fabricar transistores de compuertas flotantes sobre sustrato de vidrio.
7. Evaluar las propiedades eléctricas de los transistores de compuerta flotante fabricados.

## Capítulo 2. Metodología

---

En el presente capítulo se describe el procedimiento mediante el cual se sintetizaron las películas delgadas de óxido de zinc (ZnO), de cromo (Cr) y de óxido de aluminio ( $\text{Al}_2\text{O}_3$ ). Estas películas se obtuvieron utilizando diferentes técnicas de depósito: para las de Cr se empleó pulverización catódica, así como el depósito por haz de electrones, para las de ZnO se implementó la técnica de ablación láser y para las de  $\text{Al}_2\text{O}_3$ , se utilizó depósito de capas atómicas. Además, en el capítulo se abordan los aspectos básicos de las técnicas de caracterización empleadas para medir las propiedades eléctricas y morfológicas de las películas delgadas sintetizadas. Finalmente, se presenta el método utilizado para la fabricación del dispositivo, así como el procedimiento y la caracterización del dispositivo obtenido.

### 2.1 Depósito de películas delgadas

#### 2.1.1 Evaporación por haz de electrones

La técnica consiste en utilizar un haz de electrones de alta energía, el cual se dirige y focaliza sobre la superficie del material que se quiere depositar. Esta técnica utiliza lentes electromagnéticas, las cuales permiten guiar y ajustar la trayectoria del haz de electrones. Cuando el haz impacta el material, transfiere una gran cantidad de energía, lo que provoca que su temperatura se eleve y comience a evaporarse.

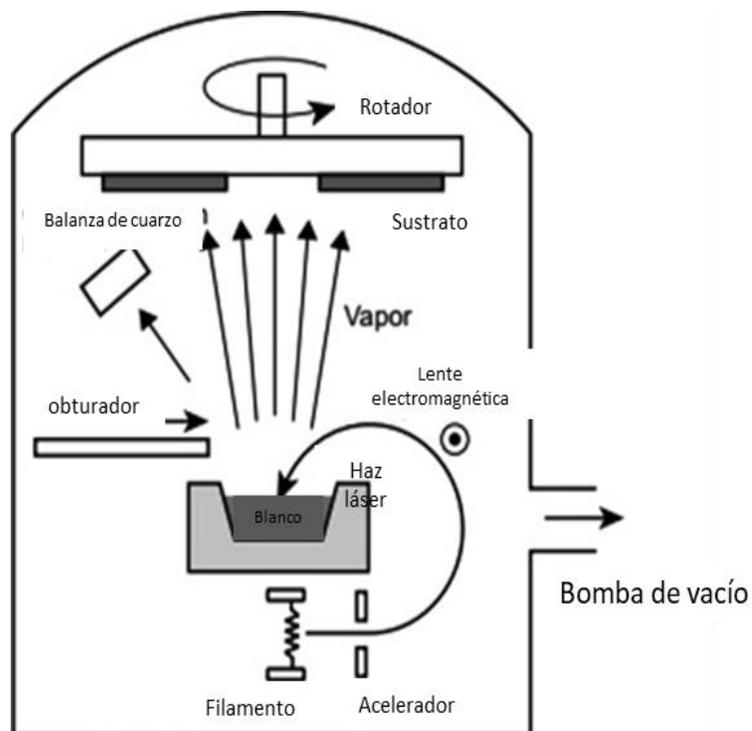
Tras la evaporación del material, los átomos y/o moléculas se desplazan por la cámara de vacío y al llegar al sustrato se condensan y solidifican, formando una capa delgada y homogénea. El ambiente de la cámara de vacío es fundamental, ya que, al disminuir la presencia de partículas externas se asegura un depósito de mejor calidad, con mejores propiedades.

Adicionalmente, para mejorar la calidad de la película formada, el sustrato puede ser calentado durante la etapa de preparación. Este calentamiento cumple dos objetivos principales, por un lado, activar la superficie del sustrato, eliminando impurezas; y por otro, promover una adhesión más uniforme entre el material depositado y el sustrato. En la Figura 4 se ilustra un esquema representativo de la técnica de evaporación por haz de electrones (Bashir et al., 2020).

Antes de iniciar el depósito de la película delgada de cromo, fue necesario limpiar los sustratos con

detergente Alconox®, acetona y alcohol isopropílico. Esto aseguró una superficie del sustrato libre de impurezas, evitando que los contaminantes afecten la funcionalidad del dispositivo. El proceso de limpieza de los sustratos de vidrio comenzó con un sonicado de 15 minutos en una solución de detergente Alconox®. Luego, se frotaron con un hisopo para eliminar residuos y se enjuagaron en agua desionizada, donde se sometieron a un segundo sonicado de 15 minutos para remover el exceso de detergente. Posteriormente, los sustratos se colocaron en acetona y se sonicaron nuevamente durante 15 minutos. Al finalizar, se transfirieron a alcohol isopropílico y se repitió el ciclo de sonicado en acetona y alcohol una vez más. Finalmente, tras el segundo sonicado en alcohol isopropílico, los sustratos se retiraron uno por uno y se secaron utilizando una pistola de nitrógeno de ultra alta pureza.

Para el depósito del metal de la fuente y el drenador del transistor se utilizaron piezas de cromo de una pureza del 99.95%, adquiridas de la compañía Kurt J. Lesker. Se realizó el depósito a una presión base del orden de  $2 \times 10^{-7}$  Torr y una presión de trabajo de  $3 \times 10^{-6}$  Torr. Para la obtención de las películas delgadas de cromo es necesario agregar las piezas de cromo sobre un crisol de molibdeno para poder evaporarlo y generar el depósito de las películas. Usando el sistema de control de potencia del equipo *Telemark TT Cheetah*, se ingresó un voltaje de 7.5 KV para acelera los electrones generados y se controló la corriente de emisión de electrones a 25 mA.



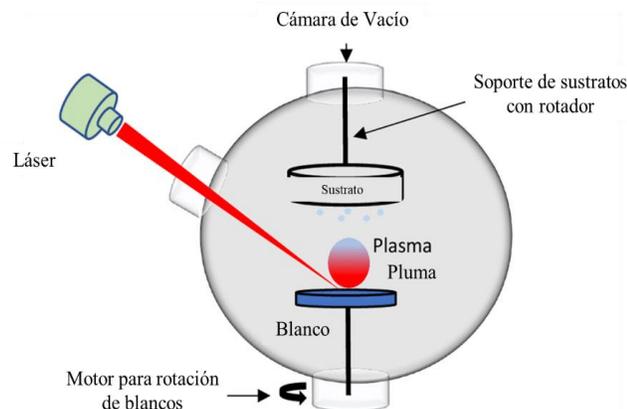
**Figura 4.** Esquema de la técnica de evaporación por haz de electrones tomado y traducido del artículo de Bashir et al., 2020.

### 2.1.2 Depósito por ablación láser

El depósito por ablación láser (PLD, por sus siglas en inglés de *Pulsed Laser Deposition*) se llevó a cabo en una cámara de ultra alto vacío, diseñada para mantener condiciones extremadamente controladas y libres de contaminantes. Dentro de esta cámara, se colocaron dos componentes principales: el blanco, que es el material que se desea depositar, y el sustrato, que es la superficie sobre la cual se formó la película delgada. Estos dos elementos estuvieron separados por una distancia que ronda los 10 centímetros.

El proceso de depósito por PLD es ampliamente conocido y comienza cuando un haz láser de alta energía, generado externamente, se introduce en la cámara a través de una ventana de cuarzo (conocida por su nombre en inglés, *viewport*). Este haz láser se enfoca y dirige hacia la superficie del blanco. Al impactar el láser sobre el blanco se produce un fenómeno conocido como ablación, en el cual la energía del láser es absorbida por el material, causando un calentamiento extremadamente rápido. Esto provoca la vaporización y expulsión de átomos, moléculas, iones y pequeñas partículas del material, formando lo que se conoce como un "plasma de ablación". El material desprendido del blanco se expande formando una nube de plasma, la cual toma la forma de una pluma de un ave y, debido a esa morfología, se le denomina "pluma". Debido a la baja presión del ambiente de ultra alto vacío, las partículas viajan en línea recta sin sufrir colisiones significativas con otras moléculas, lo que permite que el material alcance la superficie del sustrato. Al llegar al sustrato, las partículas se adhieren, formando una película delgada.

Además, durante el proceso, es necesario hacer girar tanto el blanco como el sustrato para garantizar una distribución homogénea del material depositado y evitar el desgaste excesivo en una sola zona del blanco. La Figura 5 es la representación esquemática de la técnica de ablación láser pulsado (Lu et al., 2024).



**Figura 5.** Esquema del proceso de depósito mediante ablación láser pulsado, tomado y traducido del artículo de Lu et al., 2024.

Para los depósitos de las películas delgadas de ZnO se utilizó un sistema de múltiples cámaras (introducción y depósito) de ultra alto vacío de la compañía *Riber* modelo *LDM-32*. Se empleó un blanco de Zn con una pureza del 99.993% de la marca *Kurt J. Lesker*. Se utilizaron gases de N<sub>2</sub> y O<sub>2</sub> de ultra alta pureza del 99.99%. Estos gases fueron ingresados a la cámara de depósito mediante controladores de flujo de la marca *Aalborg*. El controlador de flujo del O<sub>2</sub> contó con una capacidad de 0 a 20 sccm, y el controlador de N<sub>2</sub> tuvo una capacidad de 0 a 100 sccm. La distancia blanco-sustrato fue de aproximadamente 8 cm. La presión base de los depósitos fue alrededor de  $1 \times 10^{-7}$  Torr y los depósitos se realizaron a temperatura ambiente.

Para la ablación del blanco se usó un sistema láser de Nd: YAG *Continuum Surelite SLI-10*, operado a una frecuencia de pulso de 10 Hz y una longitud de onda base de 1024 nm. El haz pasa a través de duplicadores de frecuencia para generar un haz de salida de 266 nm de longitud de onda, con una potencia de láser que varió entre 100 mW y 75 mW, medidas a la salida de los duplicadores de frecuencia. El tiempo de limpieza de los blancos antes de los depósitos fue de 15 minutos para todos. El tiempo de depósito osciló entre 90 y 150 minutos.

Partiendo de los parámetros experimentales previamente reportados por Regalado-Contreras et al. (2023), quienes utilizaron el mismo sistema descrito anteriormente, se depositaron películas delgadas de ZnO: N, a temperatura ambiente, sobre sustratos de vidrio, mediante la técnica de ablación láser pulsado reactivo. Para la fabricación del dispositivo, se realizaron dos depósitos con flujos de gases diferentes. El depósito del ZnO: N destinado a formar el canal del dispositivo, se llevó a cabo a una presión base de  $1.7 \times 10^{-7}$  Torr, un flujo de oxígeno de 0.4 sccm y un flujo de nitrógeno de 14.4 sccm, alcanzando una presión de trabajo de 12.2 mTorr. El tiempo de depósito fue de 150 minutos. Para el depósito de ZnO:N de la capa trampa, se utilizó un flujo de oxígeno de 5 sccm, una presión base de  $1 \times 10^{-7}$  Torr, una presión de trabajo de 4.98 mTorr y un tiempo de depósito de 90 minutos. Las condiciones experimentales se encuentran en la Tabla 1.

**Tabla 1.** Parámetros de crecimiento de películas delgadas de ZnO por ablación láser pulsado, utilizadas como capa trampa y canal del dispositivo.

Nombre de la muestra	Canal		Capa trampa	
	Inicio	Fin	Inicio	Fin
Tiempo (min)	150		90	
Presión Base (Torr)	1.70E-07		2.20E-07	
Presión Trabajo (mTorr)	12.2		4.98	
Potencia del láser (mW)	90	83	92	82
Flujo de gases	0.3 sccm O <sub>2</sub> y 14.4 sccm de N <sub>2</sub>		5 sccm de O <sub>2</sub>	
Potencia de limpieza (mW)	93		95	

### 2.1.3 Depósito de capas atómicas

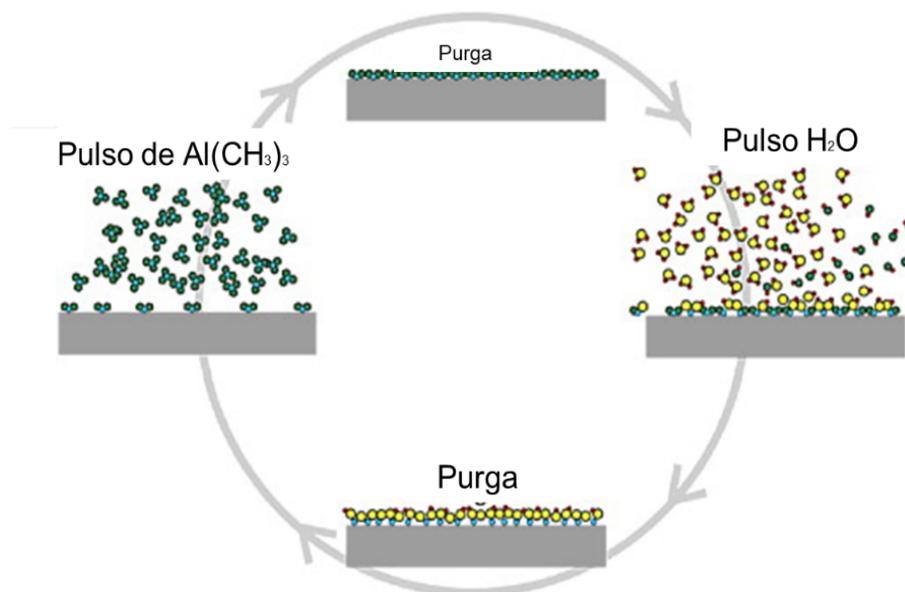
En esta técnica se ingresa la muestra a un reactor y se introduce un precursor químico en forma gaseosa. Este precursor fluye hacia la cámara donde se encuentra el sustrato, el cual se ha preparado y limpiado previamente. Al entrar en contacto con el sustrato, las moléculas del precursor se adsorben sobre su superficie, formando una monocapa. Esta adsorción puede ser física o química, dependiendo de la naturaleza del precursor y del sustrato.

Una vez que el precursor se ha adsorbido en el sustrato, se realiza una etapa de purga. Durante esta fase, se introduce un gas inerte, como argón o nitrógeno, en la cámara del reactor. Este gas ayuda a eliminar cualquier exceso de precursor que no se haya adsorbido, así como los subproductos no deseados que puedan haberse formado durante la adsorción.

Después, se introduce un agente oxidante en la cámara del reactor. Este agente, que puede ser vapor de agua u otro compuesto reactivo, reacciona con el precursor adsorbido en la superficie del sustrato. Esta reacción química transforma el precursor en una capa sólida del material deseado, que se deposita de manera controlada y uniforme sobre el sustrato. La reacción puede implicar la formación de óxidos, nitruros u otros compuestos, dependiendo del precursor y del agente oxidante utilizados.

Después de la reacción, se lleva a cabo una segunda purga con gas inerte. Este paso tiene como objetivo eliminar los productos secundarios generados durante la reacción, así como cualquier exceso de agente oxidante que no haya reaccionado. En la Figura 6 se representa esquemáticamente la técnica de ALD (Leskelä et al., 2014).

El depósito de películas delgadas fue realizado en un reactor *Beneq- TF200S*, a una temperatura de depósito de 180 °C, utilizando como agente oxidante agua ( $H_2O$ ) y TMA como precursor ( $Al_2(CH_3)_6$ ). Se emplearon 40 ciclos de precursor para la capa de tunelamiento del dispositivo y 160 ciclos para la capa de bloqueo. Cada ciclo con un total de duración de 1.63 segundos, que consta de 75 milisegundos de precursor, un ciclo de purga de  $N_2$  de 750 milisegundos, un ciclo de agente oxidante de 300 milisegundos y un tiempo de purga de 750 milisegundos. La tasa de crecimiento aproximada es de 0.12 nm por cada ciclo.



**Figura 6.** Proceso de depósito de películas de  $Al_2O_3$  por medio de la técnica de depósito por capa atómica, tomada y traducida del artículo de (Leskelä et al., 2014).

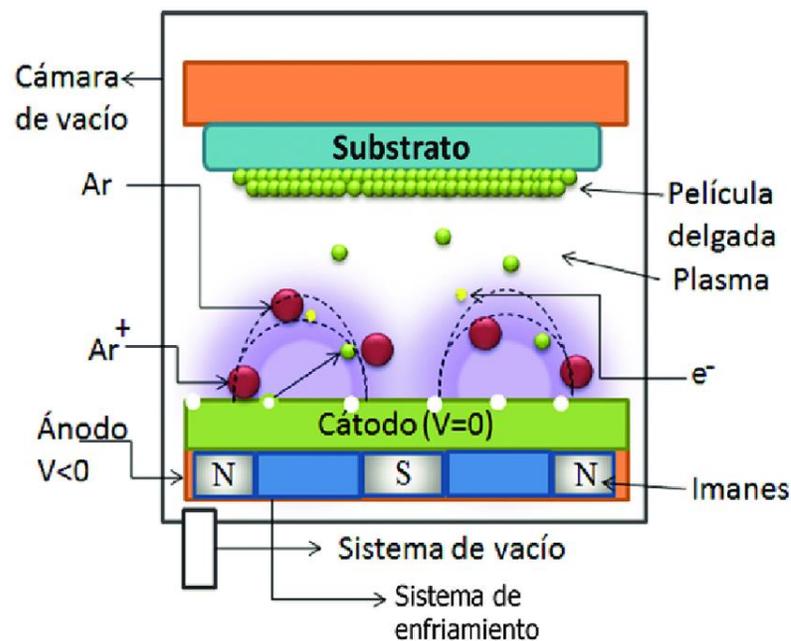
#### 2.1.4 Depósito por pulverización catódica

Esta técnica se basa en la erosión de un material sólido (blanco) mediante el bombardeo de iones provenientes de un plasma, generado dentro de una cámara de vacío. Para ello, se establece una diferencia de potencial entre el cátodo (el blanco) y el ánodo (el resto de la cámara), conectando una fuente de voltaje a estos componentes. En ausencia de un medio conductor entre el cátodo y el ánodo, el

sistema se comporta como si no hubiera flujo de corriente eléctrica. Por esta razón, al introducir un gas inerte en la cámara, sus átomos o moléculas interactúan con el cátodo, el ánodo y las paredes del sistema.

Cuando se utiliza un voltaje suficientemente alto aplicado al gas y causa que éste fluya adecuadamente, los átomos del gas se ionizan, es decir, pierden electrones. Esto genera electrones libres e iones positivos, permitiendo que circule una corriente eléctrica y se forme un circuito cerrado. Los iones positivos, al tener carga, son atraídos hacia el blanco en busca de recuperación de su estabilidad electrónica.

Cuando los iones impactan la superficie del blanco, se desprenden partículas de éste en todas direcciones dentro de la cámara. Una porción de estas partículas se deposita sobre un sustrato colocado estratégicamente. Se suele incorporar un magnetrón, incluyendo un arreglo de imanes que genera un campo magnético perpendicular al campo eléctrico producido por la fuente de voltaje. En la Figura 7 se puede observar un esquema del proceso de esta técnica (Dussán Cuenca et al., 2020).



**Figura 7.** Esquema de la técnica de pulverización catódica con magnetrón, tomado del artículo de Dussán Cuenca et al., 2020.

Para el depósito del material que fue utilizado como compuerta del transistor se usó la técnica de pulverización catódica con fuente de corriente directa (DC), a una potencia de 30 W y a una presión constante de 1.3 mTorr, en un sistema de alto vacío a una presión base del orden de  $7 \times 10^{-6}$  Torr. Se usó gas de argón de ultra alta pureza (99.9%) como gas para la generación del plasma, el cual se introdujo a la

cámara de crecimiento por medio de un controlador *Aalborg*. Para la realización del depósito se utilizó un blanco de cromo de 99.95% de pureza y diámetro de 2.00", de la marca *Kurt J. Lesker*. Los parámetros experimentales para el depósito de las películas delgadas de Cr se muestran en la Tabla 2. La distancia blanco-sustrato fue de aproximadamente 5 cm y el tiempo de depósito fue de 10 minutos.

**Tabla 2.** Parámetros de crecimiento de películas delgadas de Cr depositadas por pulverización catódica.

Parametros	Durante la limpieza del blanco	Durante el depósito
Flujo de Argon (sccm)	1.4	1.4
Presión de trabajo (mTorr)	1.3	1.3
Potencia (W)	30	30
Tiempo (minutos)	10	30

## 2.2 Caracterizaciones de los materiales

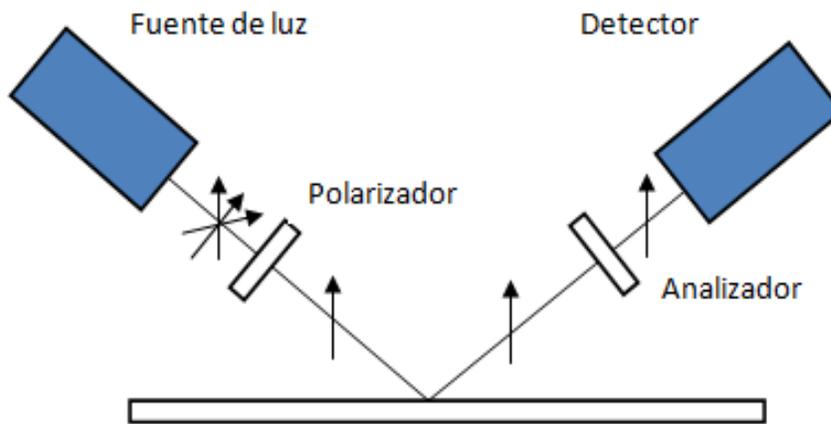
### 2.2.1 Espesor

Para determinar el espesor de las películas delgadas utilizadas durante la fabricación del dispositivo se utilizó la técnica de elipsometría. Esta técnica se basa en el análisis de los cambios en la polarización de un haz de luz al reflejarse en la superficie de una muestra.

El procedimiento consiste en hacer incidir un haz de luz polarizada, cuyas propiedades iniciales se conocen, sobre la muestra de interés. Las mediciones hechas en esta tesis se realizaron a un ángulo de 75°. Al interactuar con la muestra, el haz reflejado por la superficie experimenta una modificación en su estado de polarización, dependiendo de las propiedades ópticas y físicas de las películas delgadas que se desean analizar.

El haz reflejado por la superficie de la muestra se capta por un sistema de detección, el cual mide el cambio en el ángulo de fase y la relación de amplitudes. Estos parámetros se comparan con modelos ópticos teóricos que simulan el comportamiento del haz en función de diferentes espesores y propiedades de la película. Se estima el espesor y la rugosidad superficial de la película a través de un ajuste entre los datos

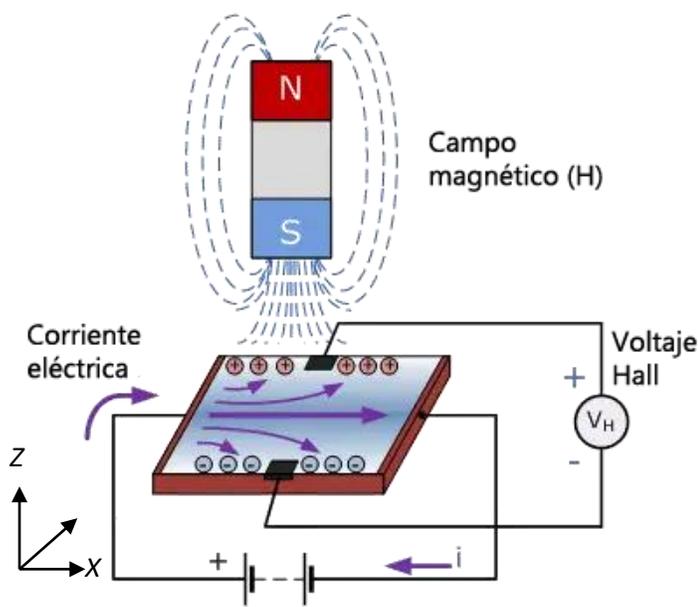
experimentales y el modelo. Para este análisis se utilizó un elipsómetro *Woollam Alpha SE*. En la Figura 8 se representa de manera visual la técnica (Ortega-Bailón et al., 2012).



**Figura 8.** Esquema de la técnica de elipsometría, tomada del artículo de Ortega-Bailón et al., 2012.

### 2.2.2 Propiedades eléctricas de las películas delgadas

En los materiales semiconductores es deseable poder determinar el tipo de portadores mayoritarios, la concentración de portadores y el valor de la movilidad de portadores con la que cuenta el material bajo estudio. Estas propiedades no se pueden determinar a través de una simple medición de conductividad eléctrica; por esta razón, se emplea la medición de efecto Hall. En las mediciones de efecto Hall se aplica un campo eléctrico al material bajo estudio y, según el signo de los portadores de la muestra, dichos portadores se moverán acorde a la dirección del campo aplicado, dando como resultado una corriente. Si se aplica un campo magnético perpendicular a la muestra, la fuerza resultante sobre los portadores de carga hace que se desvíen en la dirección perpendicular a la que se estaban desplazando. Los huecos (portadores con cargas positivas) hacia el lado del material mientras que los electrones (portadores con carga negativa) hacia el lado opuesto de los huecos, tal como se puede observar en la Figura 9.

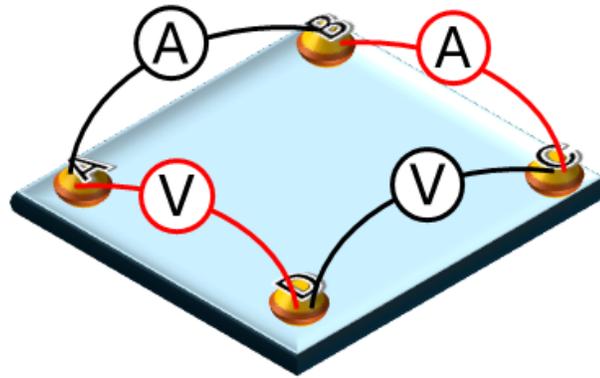


**Figura 9.** Representación esquemática del efecto hall.

La acumulación de las cargas en lugares extremos de la muestra, debida a la presencia del campo magnético (ver Figura 9), generan un voltaje perpendicular a la dirección del campo eléctrico aplicado, el cual se le conoce como voltaje Hall. Según el tipo de semiconductor, dicho voltaje puede tener un valor positivo o negativo. Por conveniencia, se ha adoptado que el voltaje sea el positivo para el caso de los semiconductores tipo  $p$ , mientras que, para los semiconductores tipo  $n$ , el voltaje hall sea el negativo. Esto puede expresarse de acuerdo con la ecuación 1 (Neamen, 2011).

$$V_H = \frac{I_x B_z}{epd} \quad (1)$$

Donde  $V_H$  representa el Voltaje Hall,  $I_x$  se refiere a la corriente tras haber aplicado el campo eléctrico en dirección de  $X$ ,  $B_z$  el campo magnético aplicado en la dirección  $Z$  positiva,  $e$  representa la carga del electrón,  $p$  la concentración de portadores el material y, por último,  $d$  se refiere al espesor del material. Gracias a esta ecuación es posible la obtención de las propiedades eléctricas del material depositado. De igual forma, es posible medir la resistividad de los depósitos mediante el método de Van Der Pauw. En este método, es deseable que la muestra tenga una forma homogénea (tanto en grosor como en composición). La Figura 10 muestra el esquema correspondiente a esta técnica.



**Figura 10.** Medición de resistividad por medio de la técnica de Van der Pauw.

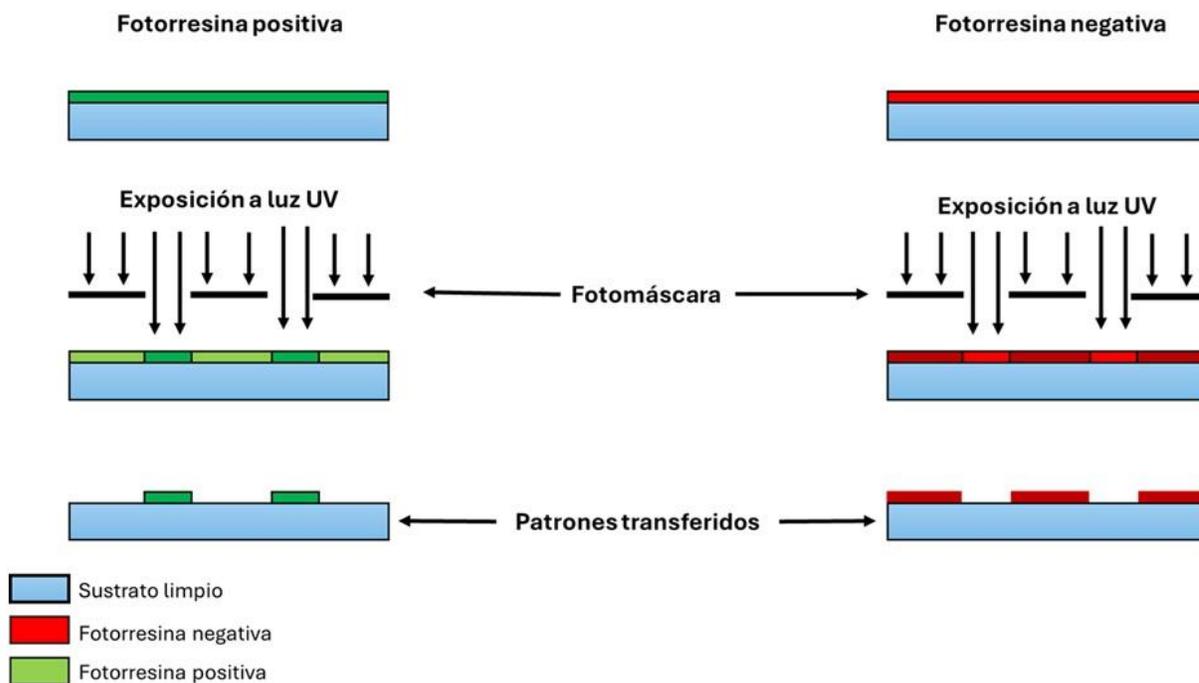
Para este método de Van der Pauw es necesario aplicar voltaje entre dos contactos y se mide la corriente entre los otros dos restantes; posteriormente, se invierte la configuración para obtener los valores de todas las combinaciones posibles. Se puede obtener la resistividad de la película, si se sabe el espesor de la muestra.

La caracterización de las propiedades eléctricas de las películas delgadas se llevó a cabo mediante el equipo de medición de efecto Hall *HMS-500*, de la marca *Ecopia*, el cual nos permitió obtener el tipo y la concentración de portadores, así como la resistividad eléctrica y los valores de movilidad.

### 2.3 Fotolitografía

La fabricación del dispositivo se llevó a cabo mediante la técnica de fotolitografía, la cual permite transferir patrones sobre un sustrato utilizando fotomáscaras que permiten delimitar las regiones donde se desea depositar o eliminar material del sustrato. Una fotomáscara es una placa de cuarzo sobre la cual se encuentra el diseño del dispositivo, compuesto por regiones opacas (típicamente compuesta de Cr) que bloquean la luz ultravioleta (UV), permitiendo así la transferencia precisa del patrón deseado. Para ello, se aplica sobre el sustrato una capa de fotorresina, un recubrimiento fotosensible constituido por un monómero que se polimeriza al exponerse a radiación UV. Posteriormente, el sustrato recubierto se expone a luz UV a través de la fotomáscara. Esta exposición provoca una reacción química en las regiones de la fotorresina en la que incide la luz, modificando su solubilidad, dependiendo si se trata de una fotorresina positiva o negativa. En el caso de la fotorresina positiva, las áreas expuestas se vuelven

solubles; en la negativa, estas se vuelven insolubles después del revelado. Este proceso se puede visualizar en la Figura 11.



**Figura 11.** Proceso de transferencia de patrones mediante la técnica de fotolitografía utilizando fotomáscaras.

Antes de la exposición, el sustrato recubierto se calienta a 100 °C durante un minuto para evaporar los solventes de la fotorresina y facilitar su polimerización. En el caso de la fotorresina negativa, este proceso se realiza a 110 °C. Luego, se expone la muestra a luz UV durante aproximadamente ocho segundos, con una intensidad de 145–150 mJ/cm<sup>2</sup>. Para la fotorresina negativa, se aplica un recocido posterior a 110 °C durante un minuto adicional. Una vez completada la exposición, la muestra se sumerge en un revelador, lo cual permite eliminar las zonas de fotorresina correspondientes al patrón deseado. Las regiones de la película delgada expuestas se graban posteriormente mediante técnicas de grabado físico o químico, según se requiera. Finalmente, se remueve la fotorresina restante utilizando acetona o la solución AZ400, seguida de un enjuague con alcohol isopropílico y un secado con pistola de nitrógeno.

En el proceso de fabricación se emplearon las fotorresinas positiva AZ<sup>®</sup>1518 y negativa Apollo 3204, ambas de la marca Merck. Las fotomáscaras utilizadas fueron placas de cuarzo de 5x5 pulgadas, recubiertas con una bicapa de cromo, que contiene los patrones correspondientes a las distintas etapas de fabricación de los transistores de compuerta flotante. Estos diseños fueron desarrollados por el grupo de trabajo. Para el revelado, se utilizaron AZ<sup>®</sup>300MIF para la fotorresina positiva y AZ<sup>®</sup>726 para la negativa,

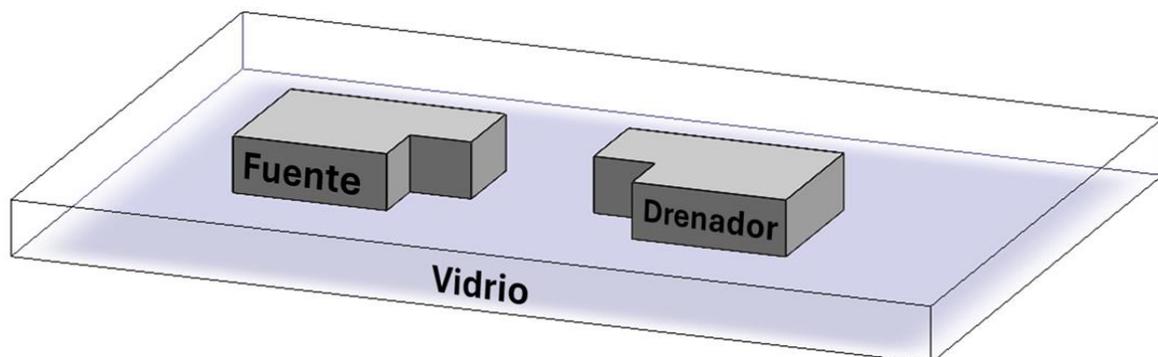
ambas de la marca Merck. Todos los procesos de fotolitografía se realizaron en el Laboratorio Nacional de Nanofabricación (LaNNAFab) del Centro de Nanociencias y Nanotecnología (CNYN) de la UNAM. El proceso de alineación y exposición se realizó utilizando el equipo Midas MDA-400M, mientras que el lavado de las fotomáscaras se realizó con el equipo PicoTrack PCT-200 RRE MC.

## 2.4 Fabricación del transistor de compuerta flotante

Se realizó la fabricación de transistores de compuerta flotante basados en películas delgadas de ZnO, como material para el canal del dispositivo y la capa trampa, utilizando la técnica de fotolitografía y procesos de decapado por vía húmeda. En el proceso de fabricación se utilizaron vidrios como sustratos del dispositivo, los cuales fueron lavados previamente, dicha limpieza se mencionó con anterioridad en la sección 2.1.1. A continuación, se aborda el proceso de fabricación del dispositivo por cada etapa.

### 2.4.1 Depósito de Fuente y drenador del dispositivo

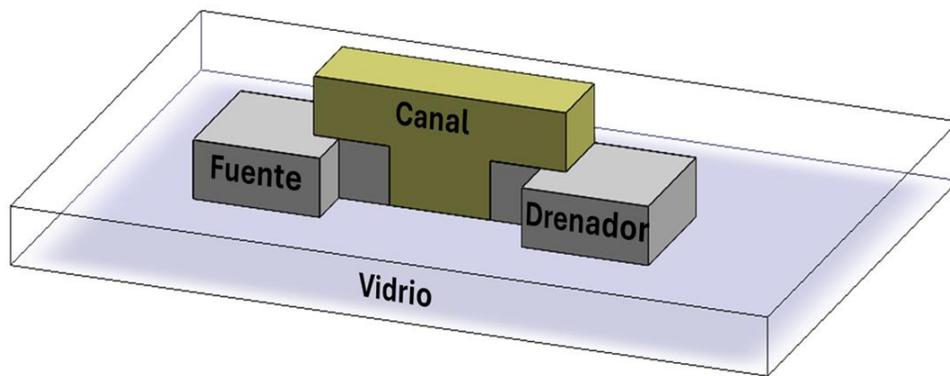
Para formar la fuente y drenador de nuestro dispositivo, se realizó un depósito de Cr mediante la técnica de depósito físico de vapor por haz de electrones, con un espesor de 30 nm (verificado mediante elipsometría). Para la remoción del Cr se utilizó una solución de nitrato de amonio cerio disuelto en ácido nítrico ( $\text{HNO}_3$ ) a una concentración de 16.67% en volumen. El sustrato fue sumergido en la solución durante 1 minuto. En la Figura 12 se esquematiza como quedan los contactos inferiores sobre el sustrato.



**Figura 12.** Representación esquemática de electrodos fuente y drenador de Cr.

### 2.4.2 Depósito de Canal

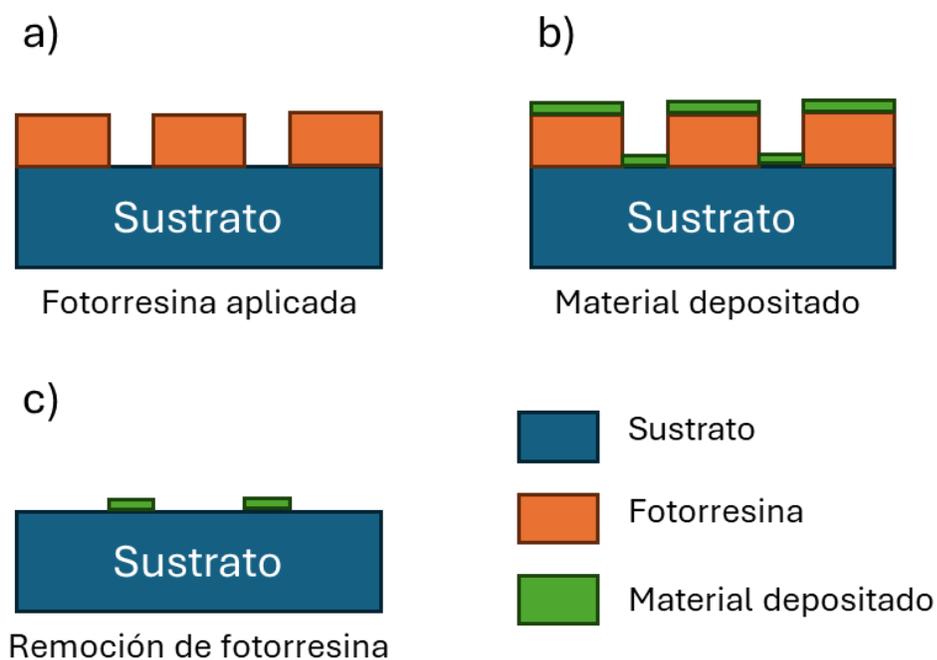
Para el depósito del material que fue utilizado como canal del dispositivo se utilizó la técnica de ablación láser pulsado. Se creció una película delgada de ZnO de 38 nm, cuyo espesor fue medido por elipsometría. Para el decapado de esta película, se preparó una solución de ácido clorhídrico (HCl) en una proporción 1:20000, agregando 1 mL de HCl a 100 mL de agua, y posteriormente se extrajo 1 mL de esta solución diluyéndose en 200 mL de agua desionizada para obtener la solución final. El sustrato se sumergió en la solución aproximadamente un minuto con cuarenta segundos. La representación esquemática de cómo se deposita el canal sobre la fuente y el drenador se puede ver en la Figura 13.



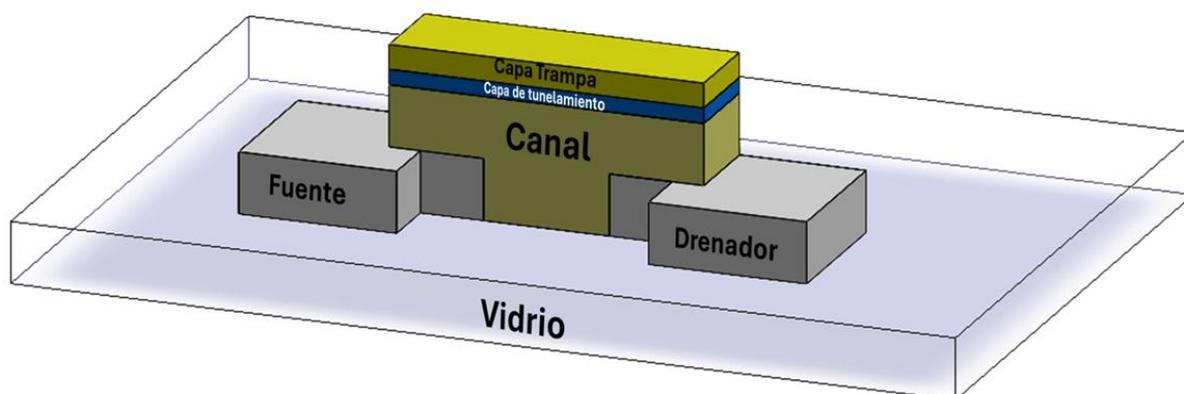
**Figura 13.** Segunda etapa de transferencia de patrones para depositar el canal de ZnO.

### 2.4.3 Depósito de capa de tunelamiento y capa trampa

Después de depositado en canal del dispositivo, se procedió al depósito de una película delgada de  $\text{Al}_2\text{O}_3$  mediante la técnica de depósito por capas atómicas (ALD), alcanzando un espesor de 5 nm tras 40 ciclos de precursor. Esta capa tiene el papel de capa túnel. Posterior al depósito, se creció una película de ZnO de 15 nm, para formar la capa trampa, mediante la técnica de ablación láser. El grabado de la capa trampa se realizó utilizando la técnica *Lift-off*, la cual consiste en depositar una capa de fotorresina sobre el sustrato para transferir un patrón previo al depósito del material de interés. Una vez hecho el patrón de fotorresina, se deposita el material, rellenando solo las áreas deseadas. Finalmente, la muestra se sumerge en acetona para remover la fotorresina junto con el material sobrante. En la Figura 14 se muestra el proceso de *Lift-off* y en la Figura 15 se presenta un esquema de cómo es el ensamblado de la tercera etapa del dispositivo.



**Figura 14.** Etapas de grabado de patrones micrométricos por medio de *Lift-off*.

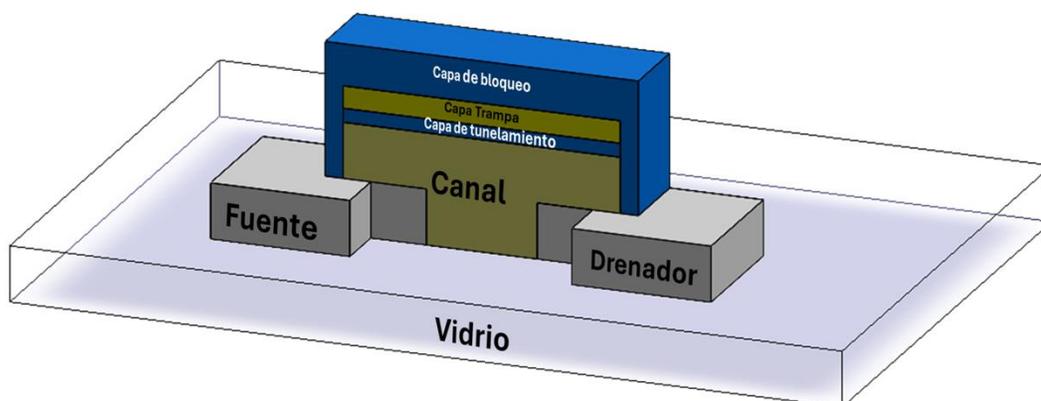


**Figura 15.** Esquema de la transferencia de patrones micrométricos para el depósito de la capa túnel de  $\text{Al}_2\text{O}_3$  y la capa trampa de  $\text{ZnO}$ .

#### 2.4.4 Depósito de capa de bloqueo

La cuarta etapa consistió en el depósito de una capa de 20 nm de  $\text{Al}_2\text{O}_3$  como capa de bloqueo (dieléctrico de la compuerta). Posteriormente, se transfirió el patrón de fotorresina que define a la capa del dieléctrico de la compuerta. Una vez transferido el patrón, se procedió al decapado de las capas de tunelamiento y bloqueo. Para ello, se utilizó un atacante de óxidos conocido como BOE (por sus siglas en inglés de *Buffer Oxide Etchant*), compuesto por fluoruro de amonio ( $\text{NH}_4\text{F}$ ) y ácido fluorhídrico (HF). La muestra se

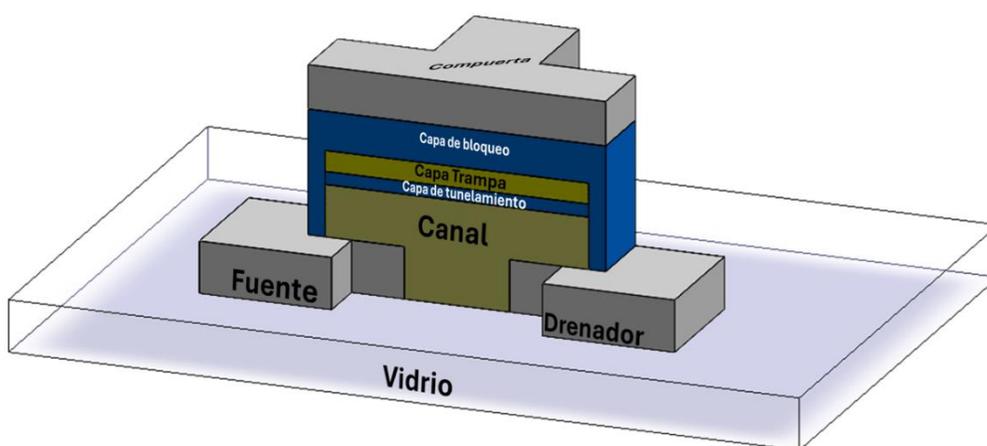
sumergió en la solución durante 35 segundos para remover el  $\text{Al}_2\text{O}_3$  de la capa de tunelamiento y de la capa de bloqueo. En la Figura 16 se visualiza la cuarta etapa del dispositivo.



**Figura 16.** Cuarta etapa de transferencia de patrones micrométricos para encapsular la capa trampa en  $\text{Al}_2\text{O}_3$ .

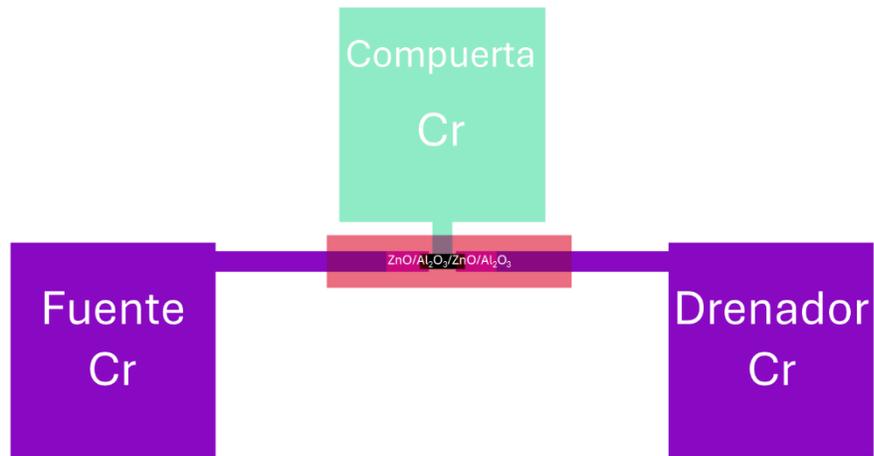
#### 2.4.5 Depósito de la compuerta

La quinta y última etapa del dispositivo se realizó mediante la técnica *Lift-off*; es decir, se grabó en fotorresina el patrón que define la compuerta del dispositivo. En esta etapa se depositó el contacto superior mediante la técnica de pulverización catódica, durante 10 minutos, para lograr un espesor de 100 nm, verificado por microscopía de fuerza atómica. En la Figura 17 se muestra el esquema del dispositivo una vez finalizado su ensamblaje.



**Figura 17.** Última etapa de transferencia de patrones micrométricos para depositar compuerta de Cr.

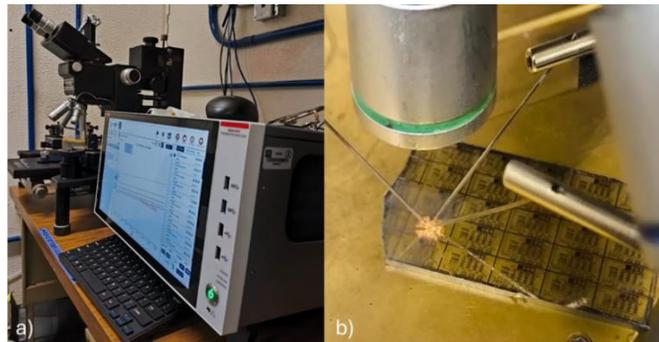
El diseño final de las estructuras apiladas definidas por las fotomáscaras se muestra en la Figura 18.



**Figura 18.** Diseño de fotomáscaras de un transistor de compuerta flotante, cuando se encuentra fabricado por completo.

## 2.5 Caracterización del transistor de compuerta flotante

Las mediciones eléctricas del transistor se realizaron utilizando el sistema de caracterización de semiconductores conocido como Keithley 4200A-SCS, el cual está conectado mediante alambres de oro a unos micromanipuladores, que poseen puntas micrométricas de tungsteno, las cuales permiten contactar la muestra en un punto específico y así realizar la medición de interés. En la Figura 19 se muestra una fotografía de dicho equipo de medición.



**Figura 19.** Instrumentación empleada para la caracterización del dispositivo fabricado. a) Equipo de mediciones eléctricas Keithley 4200A-SCS y estación de pruebas con microscopio, b) Fotografía de medición eléctrica sobre el dispositivo terminado.

La caracterización eléctrica del transistor consistió en realizar un barrido de voltaje entre las terminales de fuente y drenador ( $V_{DS}$ ) con el objetivo de medir la corriente de drenador ( $I_{DS}$ ). Este procedimiento se repitió para diferentes valores de voltaje de compuerta ( $V_{GS}$ ), los cuales se aplicaron mediante una fuente conectada entre la compuerta y la fuente. Asimismo, se efectuó la medición de la curva de transferencia, que muestra la relación entre la corriente de drenador ( $I_{DS}$ ) y el voltaje de compuerta ( $V_{GS}$ ), manteniendo constante el voltaje de drenador ( $V_{DS}$ ). Esta medición permitió determinar el voltaje umbral del dispositivo.

El juego de fotomáscaras empleado en este proyecto permitió la fabricación de dos tipos de transistores: transistores de película delgada (TFT) y transistores de película delgada con compuerta flotante (FGTFT). Ambos tipos fueron caracterizados eléctricamente con el fin de comparar su comportamiento y verificar el funcionamiento adecuado de los dispositivos fabricados.

## Capítulo 3. Resultados y discusiones

---

En el presente capítulo se presentan los resultados de las caracterizaciones hechas a las películas delgadas de óxido de zinc (ZnO) con el objetivo de conocer las propiedades eléctricas de dichas películas. Con base en los resultados obtenidos, se implementaron estas películas delgadas en la fabricación del transistor. Así mismo, se aborda la caracterización eléctrica de los transistores de efecto de campo y de los transistores de compuerta flotante.

### 3.1 Tasas de depósito y decapado de películas delgadas

Para la fabricación del dispositivo fue necesario controlar los grosores de las películas delgadas; por esta razón se determinó la tasa de depósito y la tasa de decapado de los materiales empleados en la fabricación de los dispositivos.

#### 3.1.1 Películas delgadas de Cr depositado por evaporación

Para la obtención de las tasas de depósito de las películas de Cr, se realizaron depósitos en condiciones lo más similares posibles, empleando tiempos de depósito de 4, 8 y 12 minutos. Los depósitos se realizaron a una presión base del orden de  $1 \times 10^{-7}$  Torr, bajo las condiciones descrita en el capítulo 2 de esta tesis. Todos los datos experimentales de los depósitos de las películas delgadas se presentan en la tabla 3.

**Tabla 3.** Grosores de las películas delgadas de Cr por medio de técnica evaporación por haz de electrones, obtenidos por elipsometría

Tiempo (min)	4	8	12
Presion Base (Torr)	6.70E-07	5.90E-07	5.80E-07
Presion Trabajo (Torr)	3.30E-06	3.00E-06	3.80E-06
Corriente de emision (mA)	25	25	25
Voltaje de aceleracion del haz de electrones (kV)	7.5	7.5	7.5
Grosor medido por elipsometria	10 nm	20 nm	30 nm

De los datos mostrados en la Tabla 3, se estima que el grosor de las películas delgadas de Cr crece a una velocidad de 2.4 nm/minuto. De igual manera, se determinó la tasa de decapado del Cr depositado mediante la técnica de evaporación por haz de electrones, para la cual se utilizó la solución descrita en la sección 2.4.1. Los datos experimentales del proceso de decapado del Cr se muestran en la Tabla 4.

**Tabla 4.** Tasa de decapado de las películas delgadas de Cr depositadas por evaporación por haz de electrones, medidas por elipsometría.

Grosor original (nm)	Tiempo (s)	Grosor final (nm)	Tasa (nm/min)
10	15	3.2	27
20	43	0.28	28
30	60	0.12	30

A partir de los datos mostrados en la Tabla 4 se puede determinar que las películas delgadas depositadas mediante evaporación presentan una tasa de decapado de 30 nm/minuto cuando la película delgada de Cr sumergida en el atacante de Cr.

### 3.1.2 Películas delgadas de ZnO

Se depositaron películas delgadas de ZnO sobre vidrio con tiempos de depósito de 15, 30, 45, 60 y 90 minutos, manteniendo condiciones similares para todos los casos, las cuales se describen en el capítulo 2. Los datos experimentales se presentan en la Tabla 5. Usando los valores de grosores mostrados en la Tabla 5, se estimó una tasa de crecimiento de 0.33 nm/minutos, lo que permitió un buen control de los grosores deseados de los depósitos.

**Tabla 5.** Condiciones experimentales y tasa de depósito de películas delgadas de ZnO mediante la técnica de ablación láser pulsado, el grosor de las películas obtenido mediante la técnica de elipsometría.

Parámetros	Inicio	Fin								
Tiempo (min)	15		30		45		60		90	
Presión Base (Torr)	8.50E-08		2.20E-07		8.80E-08		8.50E-08		1.30E-07	
Presión Trabajo (mTorr)	14.49		14.52		14.5		14.6		14.45	
Potencia del láser (mW)	96	90	96	94	95	94	90	90	107	102
Potencial de limpieza (mW)	94		98		91		90		108	
Flujo de O <sub>2</sub>	14.4 sccm									
Flujo de N <sub>2</sub>	0.3 sccm									
Grosor obtenido	4.76 nm		9.50 nm		14.87 nm		19 nm		29 nm	

Por otro lado, también se determinó la tasa de decapado de las películas delgadas de ZnO depositadas mediante la técnica de depósito por ablación láser. Las películas delgadas fueron decapadas con la solución que se describe en la sección 2.4.2. Los datos del proceso de decapado se encuentran en la Tabla 6. A partir de estos datos se estimó una tasa de decapado de 0.3 nm/segundo.

**Tabla 6.** Tasa de decapado de películas delgadas de ZnO depositado mediante la técnica de ablación láser pulsado con solución de HCL 1:20000, los grosores fueron obtenidos mediante la técnica de elipsometría.

Grosor (nm)	Tiempo de decapado (s)	Tiempo acumulado (s)
28.12	3	3
27.77	3	6
25.52	5	11
23.25	5	16
21.06	5	21
20.55	3	24
12.05	20	44
6.23	10	54
3.02	5	59

### 3.1.3 Películas delgadas de Al<sub>2</sub>O<sub>3</sub> depositadas mediante la técnica de depósito por capas atómicas

Para el caso de las películas delgadas de Al<sub>2</sub>O<sub>3</sub>, se implementaron las mismas condiciones de trabajo, variando únicamente el número de ciclos. De esta manera, se corroboró la cantidad de material que crece por cada ciclo realizado. En la Tabla 7 se muestran los resultados considerando ciclos de 100, 200, 225, 300 y 400. Las películas de Al<sub>2</sub>O<sub>3</sub> presentaron una tasa de crecimiento de 0.12 nm/ciclo.

**Tabla 7.** Parámetros de crecimiento de películas delgadas de Al<sub>2</sub>O<sub>3</sub> por técnica de depósito por capas atómicas. Los valores de los grosores fueron obtenidos mediante la técnica de elipsometría.

Ciclos	Grosor obtenido	Temperatura (°C)
100	12 nm	200
200	29 nm	200
225	29.5 nm	200
300	40 nm	200
400	51 nm	200

De igual manera se determinó la tasa de decapado de  $\text{Al}_2\text{O}_3$  utilizando el decapante que se menciona en la sección 2.4.4. Gracias a este decapante se obtuvo una relación de remoción de material de 0.8 nm/segundo, correspondiente al tiempo que la muestra permaneció sumergida en la solución.

### 3.2 Caracterización eléctrica de las películas delgadas de ZnO

Las muestras de ZnO depositadas a presiones de trabajo de 4.74 mTorr y 14.4 mTorr, mediante la técnica de ablación láser pulsado, presentaron conductividades tipo  $n$ , lo que indica que los portadores mayoritarios son electrones. En la Tabla 8 se presentan las propiedades eléctricas obtenidas de los depósitos.

**Tabla 8.** Propiedades eléctricas de las películas delgadas de ZnO obtenidas por la técnica de efecto Hall.

Muestra	Concentración de portadores ( $\text{cm}^{-3}$ )	Resistividad ( $\Omega \cdot \text{cm}$ )	Conductividad (S/cm)	Movilidad ( $\text{cm}^2 / \text{V} \cdot \text{s}$ )	Presión de trabajo (mTorr)
Canal	-1.38E+19	1.34E+00	7.46E+01	1.67E+00	14.4
Capa trampa	-1.53E+20	2.32E-02	4.35E+01	2.36E+00	4.74

Las películas depositadas a una presión de trabajo de 14.4 mTorr, utilizando un flujo de 0.3 sccm de  $\text{O}_2$  y 14.4 sccm de  $\text{N}_2$ , mostraron un aumento en la resistividad respecto a las obtenidas bajo condiciones de las de 4.74 mTorr. Esto se atribuye a la incorporación de nitrógeno en la red del ZnO, generando estados aceptores que disminuyen la concentración de portadores. Esto concuerda con lo reportado por Regalado-Contreras et al., 2023. La formación de estos estados aceptores podría ser de interés para modular la conductividad del material; sin embargo, si se incorpora un exceso de nitrógeno, se puede generar nitruros indeseados.

Por otro lado, la muestra depositada a una presión de 4.74 mTorr con un flujo de 5 sccm de  $\text{O}_2$  presentó una mayor concentración de portadores, así como una mejor conductividad y movilidad electrónica. Estas propiedades son deseables para la capa trampa del dispositivo, debido a que permiten un mejor desempeño en el movimiento de carga y descarga de la capa trampa (Ye et al., 2017).

En el reporte de Craciun et al., 1994, se utilizó la técnica de ablación láser pulsado para depositar películas delgadas de ZnO sobre vidrio y silicio. En este estudio, las películas se depositaron a presiones de trabajo

de 1 a 4 mTorr. En términos de propiedades eléctricas, observaron que la resistividad aumentaba conforme se incrementaba la presión de oxígeno, pasando de valores de  $7 \times 10^{-3} \Omega \cdot \text{cm}$  a  $8 \times 10^{-2} \Omega \cdot \text{cm}$ , lo cual se interpreta como una reducción en la concentración de portadores. Esta tendencia se observó en nuestros resultados, ya que las muestras depositadas a un mayor flujo de  $\text{O}_2$  y a presiones más bajas lograron presentar una mejor conductividad.

Por otro lado, en la literatura se encuentran reportes como los de Choopun et al., 1999, quienes lograron sintetizar películas delgadas de ZnO sobre sustratos de zafiro, con una movilidad de  $72 \text{ cm}^2/\text{V}\cdot\text{s}$  y una concentración de portadores del orden de  $7 \times 10^{17} \text{ cm}^{-3}$ , al utilizar presiones de oxígeno entre  $10^{-4}$  y  $10^{-3}$  Torr. Sin embargo, es importante destacar las diferencias en el tipo de sustratos, la temperatura de crecimiento de las películas delgadas (temperatura ambiente contra temperatura de  $300 \text{ }^\circ\text{C}$ ), factores que podrían afectar las propiedades como la movilidad y la resistividad. A pesar de la diferencia en los valores, la tendencia general de las propiedades se mantuvo. En resumen, los resultados obtenidos confirman que el control de la presión de trabajo es crucial para ajustar las propiedades eléctricas de las películas delgadas de ZnO. Este control de las propiedades eléctricas es relevante para estudiar el desempeño de los dispositivos.

### **3.3 Transistor de películas delgada (TFT) y Transistor de película delgada de compuerta flotante (FGTFT)**

#### **3.3.1 Resultados de fabricación del dispositivo**

En esta tesis, la fabricación de los dispositivos se llevó a cabo empleando películas delgadas de Cr para los electrodos,  $\text{Al}_2\text{O}_3$  como material dieléctrico para la capa de tunelamiento y capa de bloqueo, ZnO para la capa del canal y de la capa trampa. En la Figura 20 se observa la secuencia de fabricación, paso por paso, de los transistores de películas delgadas de compuerta flotante y de los transistores de películas delgadas convencionales. En la parte superior de cada imagen de la Figura 20 se muestran los transistores de película delgada de compuerta flotante, mientras que en la parte inferior de cada imagen se presentan los transistores de película delgada convencionales. La Figura 20 contiene todos los resultados de la fabricación de las diferentes etapas de fotolitografía mencionadas en la sección 2.4.1. Dichas imágenes corresponden a:

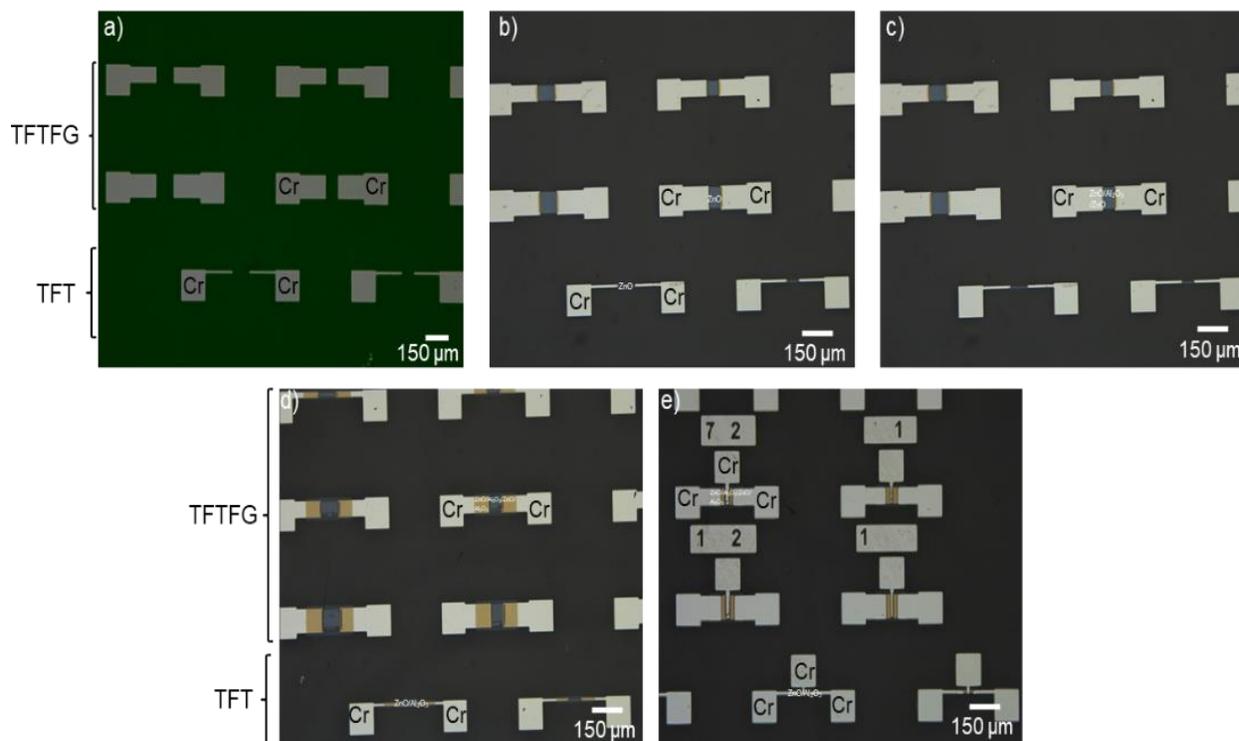
a) Primera etapa de transferencia de patrones utilizados como electrodos (fuente y drenador), los cuales fueron fabricados en Cr (ver figura 20a). Cabe destacar que los patrones presentan una tonalidad blanca debido a que el microscopio óptico utilizado para adquirir las imágenes trabaja en modo de reflexión y, dado que el cromo refleja de manera eficiente la luz visible, el microscopio muestra esta tonalidad, indicando una alta intensidad de la luz reflejada.

b) Fabricación del canal del transistor. Una vez fabricados los electrodos de fuente y drenador, se procedió a la alineación y depósito de la capa del canal de ZnO, con un grosor de 38 nm (Ver figura 20b). En esta etapa se visualizó el resultado de la segunda transferencia de patrones micrométricos de ZnO, a pesar de que este material es altamente transparente. Esta visualización permitió evaluar la calidad morfológica del canal fabricado.

c) Fabricación de la capa de tunelamiento y de la capa trampa. La capa de tunelamiento, compuesta por  $\text{Al}_2\text{O}_3$ , tuvo un espesor de 5 nm. Sobre esta capa se depositaron 15 nm de ZnO, cumpliendo la función de la capa trampa. La tonalidad beige/amarillenta en la Figura 20c corresponde al ZnO depositado para la capa trampa. Es de suma importancia realizar este proceso de alineación con la mayor precisión posible, debido a que los patrones de ZnO son de tamaño reducido y cualquier mínimo desfase puede comprometer el correcto funcionamiento del dispositivo.

d) Fabricación de la capa de bloqueo del dispositivo. Esta capa tiene la función de aislar dieléctricamente la capa trampa y la compuerta. Fue fabricada de  $\text{Al}_2\text{O}_3$  con un grosor de 20 nm. En esta etapa, fue necesario decapar tanto la capa de bloqueo, como la capa de tunelamiento, para poder definir que encapsule solo lo correspondiente a la capa trampa, así como dar acceso a los contactos de fuente y drenador. Para ello, se realizó el decapado de ambas capas, la de tunelamiento y la de bloqueo, lo que implicó la remoción de 25 nm de  $\text{Al}_2\text{O}_3$ . La transferencia de los patrones se puede observar en la Figura 20d.

e) Finalmente, se fabricó el electrodo superior (compuerta). Esta capa también cumple la función de reforzar los contactos definidos en la primera etapa del dispositivo (fuente y drenador). La transferencia de los patrones se puede observar en la Figura 20e



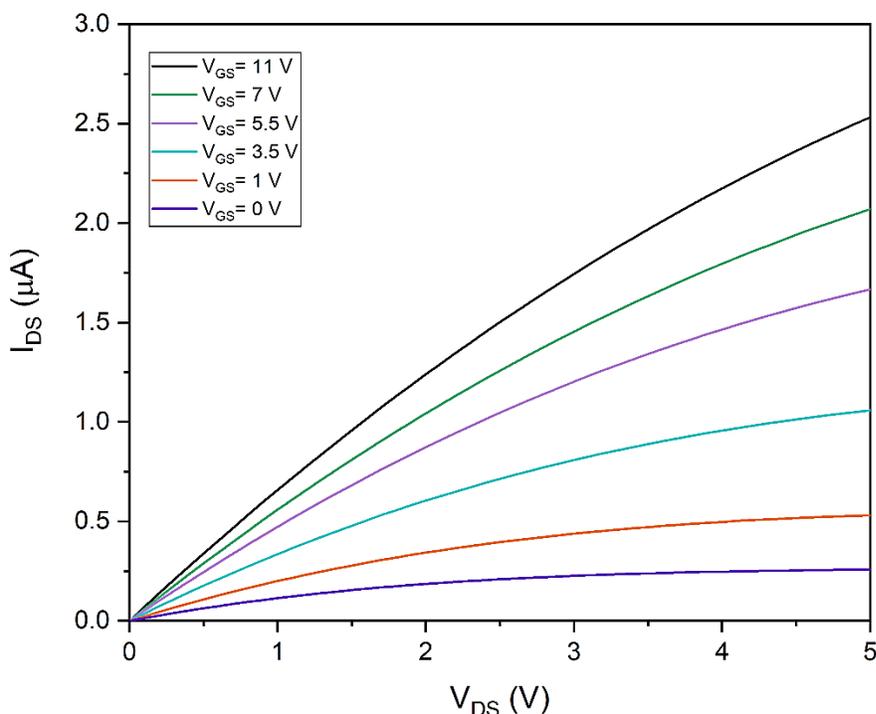
**Figura 20.** Fotografías de las diferentes etapas de fabricación de los transistores de películas delgadas convencionales y de películas delgadas con compuerta flotante. a) fuente y drenador de Cr para ambos tipos de transistores, b) capa del canal de ZnO para ambos transistores, c) capa de tunelamiento de  $\text{Al}_2\text{O}_3$  y capa trampa de ZnO para el transistor de película delgada con compuerta flotante, d) capa de bloqueo de  $\text{Al}_2\text{O}_3$  para transistor de película delgada con compuerta flotante y capa aislante para el transistor de película delgada convencional, e) compuerta de Cr de ambos tipos de transistores.

### 3.3.2 Caracterización eléctrica de los TFT y de los FGTTs

En este trabajo de tesis, la metodología utilizada permitió la fabricación simultánea de transistores de películas delgadas convencionales y de transistores de películas delgadas de compuerta flotante. Este hecho permitió realizar una comparación directa del comportamiento eléctrico de ambos tipos de transistores bajo condiciones similares de operación. Para este propósito, se llevaron a cabo mediciones I-V, que permitieron observar de manera detallada las respuestas eléctricas de cada tipo de transistor. Asimismo, fue posible identificar la diferencia en el desempeño derivada de la implementación de la compuerta flotante en la estructura del dispositivo. Además, la caracterización eléctrica ayudó a determinar si los transistores cumplían con los parámetros esperados y si su comportamiento es acorde al diseñado.

### 3.3.2.1 Resultados de la caracterización eléctrica de los TFTs

Para evaluar el desempeño eléctrico de los transistores de película delgada convencionales se realizó un barrido de voltaje entre los electrodos de fuente y drenador ( $V_{DS}$ ) en el rango de 0 a 5, mientras que el voltaje de compuerta ( $V_{GS}$ ) se mantuvo entre 0 y 11 V. La Figura 21 muestra la curva característica de ganancia obtenida experimentalmente para uno de los dispositivos fabricados.



**Figura 21.** Curva de ganancia de Transistor de película delgada convencional.

En la Figura 21 se puede observar que, al incrementar el voltaje de compuerta, la corriente del drenador también aumenta, evidenciando la modulación de corriente propia del comportamiento de los transistores tipo  $n$ . Este aumento progresivo en la corriente del drenador permitió alcanzar un valor de aproximadamente 2.5  $\mu$ A.

Cabe destacar que el rango de voltajes empleados estuvo limitado a 11 V, debido a que valores superiores provocaba fallos en el funcionamiento del dispositivo, generando el deterioro e incluso ocasionando la quema de los patrones de contacto. Esto se puede atribuir al efecto joule, en el cual el aumento de la corriente produce una disipación térmica excesiva, elevando la temperatura de la capa del canal y ocasionando daños físicos en los contactos metálicos.

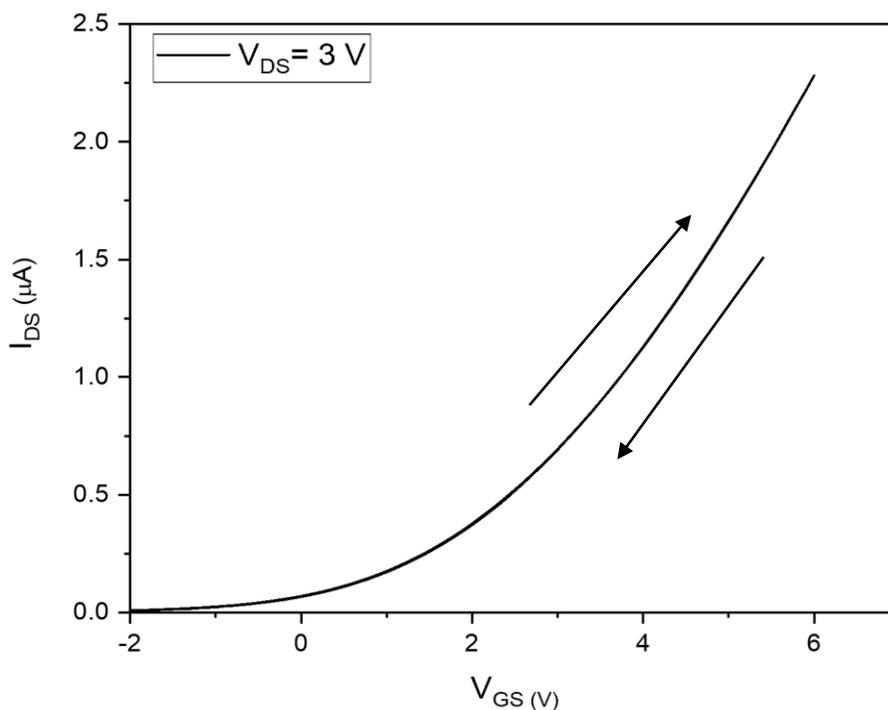
Al contrastar estos resultados con lo reportado por Hong et al., 2008, quienes realizaron una simulación de las curvas de ganancia de TFT con diferentes concentraciones de portadores en la capa del canal ( $1 \times 10^{20}$ ,  $1 \times 10^{19}$ ,  $1 \times 10^{18}$  y  $1 \times 10^{17}$   $\text{cm}^{-3}$ ), se observó una fuerte correlación entre la concentración de portadores y la capacidad de modulación de la corriente por parte de la compuerta. En concentraciones elevadas ( $1 \times 10^{20}$  y  $1 \times 10^{19}$   $\text{cm}^{-3}$ ), el canal se mantiene prácticamente “encendido”, reduciendo la influencia del voltaje de compuerta sobre la corriente del drenador. Por el contrario, a concentraciones más bajas ( $1 \times 10^{18}$  y  $1 \times 10^{17}$   $\text{cm}^{-3}$ ), la modulación por parte del voltaje de compuerta es más eficiente y se obtiene un comportamiento más cercano al de un transistor ideal.

Extrapolando esta información a los resultados experimentales obtenidos en este trabajo se puede concluir que la dificultad para definir con claridad la zona de saturación en la curva del dispositivo se debe a la elevada concentración de portadores en el canal, la cual se encuentra en el orden de  $1 \times 10^{19}$   $\text{cm}^{-3}$ . Esta alta densidad de portadores impide una modulación efectiva por parte del voltaje de compuerta, razón por la cual el dispositivo parece mantenerse “encendido” en todo momento, afectando negativamente la distinción de las regiones de operación del transistor. Esto sugiere que, para mejorar el control sobre la corriente del canal, sería conveniente optimizar los parámetros para la obtención de una concentración de portadores en el orden de  $1 \times 10^{17}$   $\text{cm}^{-3}$  en el canal del dispositivo.

Por otro lado, también se obtuvo la curva de transferencia correspondiente a los transistores de película delgada convencionales, bajo una condición de voltaje constante entre los electrodos de drenador y fuente de 3V. La medición se realizó mediante un barrido del voltaje de compuerta, variándolo desde -2 V hasta 6 V y, posteriormente, regresando hasta alcanzar el voltaje con que se inició el barrido (ver Figura 22). En la Figura 22 se observa una coincidencia casi perfecta entre las curvas correspondientes al barrido ascendente y descendente, lo cual indica la ausencia de histéresis en el comportamiento eléctrico del dispositivo. Esta superposición sugiere que no se produce acumulación ni retención de carga durante la operación del transistor, lo cual es consistente con la estructura física del dispositivo evaluado.

La estabilidad observada en el comportamiento eléctrico del dispositivo, evidenciada por la coincidencia entre barridos de ida y vuelta, refleja una operación libre de efectos de memoria. Este resultado se alinea con lo reportado por Dong et al., 2021, quienes fabricaron un TFT sobre sustrato flexible de PET utilizando ZnO como material semiconductor y  $\text{Al}_2\text{O}_3$  como dieléctrico, ambos depositados mediante la técnica de depósito por capas atómicas (ALD). En su estudio, las curvas de transferencia también mostraron una trayectoria coincidente en ambos sentidos de barrido, lo cual fue atribuido a la calidad de la interfaz ZnO/ $\text{Al}_2\text{O}_3$ .

En este sentido, los resultados experimentales obtenidos en este trabajo son consistentes con lo reportado a la literatura y confirman el funcionamiento del dispositivo, así como la estabilidad operativa esperada para la arquitectura del TFT.



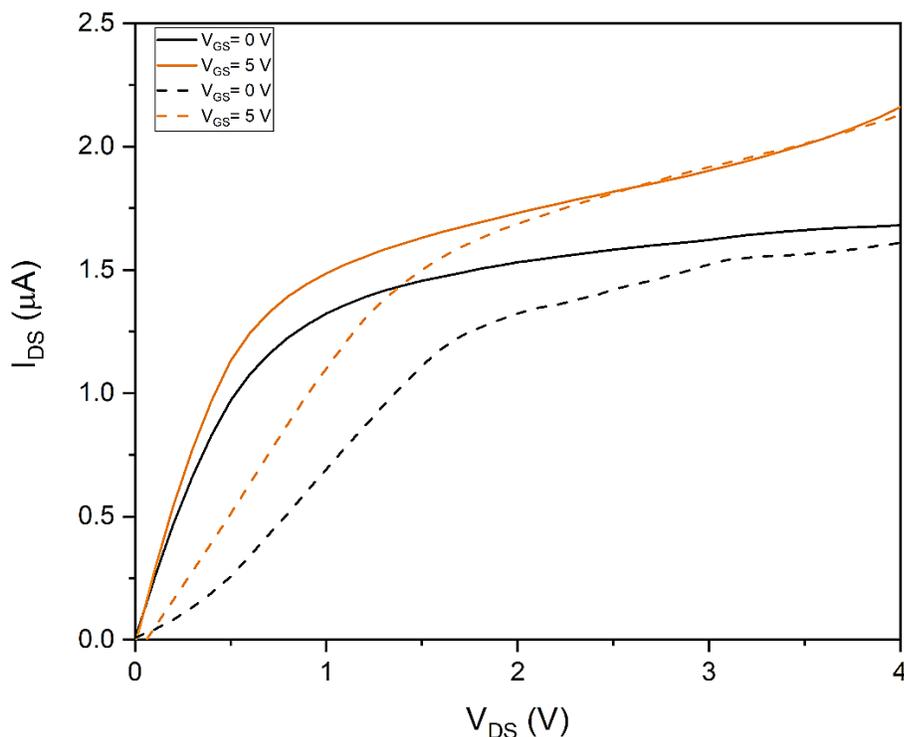
**Figura 22.** Grafica de transferencia de transistor de película delgada convencional.

### 3.3.2.2 Resultados de la caracterización eléctrica del transistor de película delgada de compuerta flotante

Para la caracterización eléctrica de los transistores de películas delgadas con compuerta flotante, se realizó un barrido de voltaje entre los electrodos de fuente y drenador ( $V_{DS}$ ) en un rango de 0 a 4 V, mientras que el voltaje entre la compuerta y la fuente ( $V_{GS}$ ) se varió de 0 a 5 V. Este procedimiento se repitió en dos ocasiones con el objetivo de identificar posibles variaciones en el comportamiento del dispositivo. La Figura 23 presenta las curvas de ganancia obtenidas experimentalmente, donde se distinguen líneas sólidas y punteadas, que corresponden a la primera y segunda medición, respectivamente.

En la figura 23 se aprecia una disminución en la corriente que fluye a través del canal durante la segunda medición a 0 V. En la medición inicial, la corriente registrada fue de 1.3  $\mu A$ ; sin embargo, tras aplicar

previamente una medición de 5 V, condición que genera inyección y retención de carga en la capa trampa, la corriente medida en la repetición a 0 V se redujo a cerca de 1.1  $\mu\text{A}$ . Aunque la variación es moderada, este comportamiento es indicativo de un efecto de memoria asociado a la carga atrapada, la cual actúa como barrera adicional para el transporte de electrones, alterando así la respuesta del dispositivo en mediciones posteriores.



**Figura 23.** Curva de ganancia de transistor de película delgada con compuerta flotante.

El comportamiento de las curvas que se muestran en la Figura 23 es característico de dispositivos con capacidad de memoria, y respalda la funcionalidad del FGTFE como una estructura capaz de almacenar carga. Además, se identificó que el transistor presenta un nivel de conducción, incluso sin aplicar voltaje en la compuerta, lo que podría indicar una baja resistividad en el canal, facilitando la conducción inicial.

La comparación entre los dispositivos TFT y los FGTFE se muestra en la Figura 21 y 23, respectivamente. El transistor de película delgada sin compuerta flotante presentó un comportamiento típico de transistor tipo  $n$ , evidenciando un incremento progresivo de la corriente a medida que se incrementa el voltaje de compuerta. Por el contrario, el dispositivo FGTFE mostró, desde la primera medición, una respuesta diferente. Además de exhibir una ligera disminución de corriente en barridos sucesivos, indicativo del

atrapamiento de carga, también reveló que, a diferencia del TFT, la corriente no incrementa de manera sostenida al aumentar  $V_{GS}$ . Este comportamiento confirma la presencia de un mecanismo de memoria y retención de carga en la estructura del dispositivo, atribuible a la acumulación de electrones en la capa trampa, lo cual modula el campo eléctrico interno y afecta la conducción.

Estos resultados se correlacionan con lo reportado por Park et al., 2010, quienes fabricaron un transistor con compuerta flotante sobre un sustrato flexible, observando un cambio en el voltaje umbral debido al atrapamiento de cargas en la capa del óxido de tunelamiento. En su estudio, se evidenció que los sitios de atrapamiento en la interfaz entre la capa trampa y la de tunelamiento influyen directamente en el desempeño del dispositivo. Esta observación, refuerza que el comportamiento experimental obtenido en el presente trabajo es atribuible al mismo fenómeno físico, confirmando que las cargas retenidas en la capa trampa tienen un impacto significativo en la conducción del canal y en la funcionalidad del dispositivo.

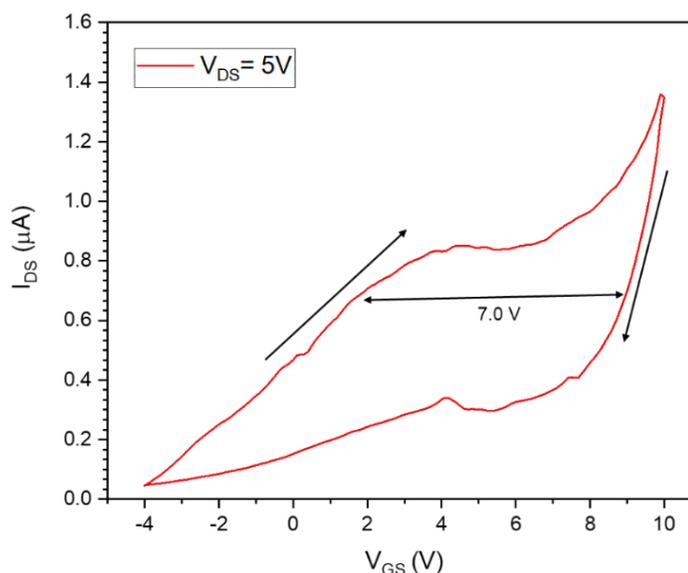
Asimismo, se realizó la obtención de la curva de transferencia del transistor de película delgada con compuerta flotante. Para ello, se aplicó un voltaje fijo al drenador de 5 V, mientras que el voltaje de compuerta se barrió de un rango de -4 V a 10 V, realizando un barrido de ida y vuelta. Esta metodología permitió evaluar la respuesta del dispositivo frente a la modulación del voltaje en la compuerta.

En la Figura 24 se presenta el comportamiento obtenido para la curva de transferencia del FGFTT, donde se observa claramente la presencia del fenómeno de histéresis. Este efecto se manifiesta como una diferencia significativa entre la trayectoria de corriente durante el barrido ascendente y el descendente del voltaje de la compuerta, lo cual es característico de los dispositivos con estructura de compuerta flotante. La presencia de la histéresis se atribuye a la incorporación de la capa trampa dentro del diseño del transistor; dicha capa se encarga de retener la carga durante la operación. En este sentido, el comportamiento observado es consistente con la función de programación y borrado propia de este tipo de dispositivos.

En la Figura 24, también se observa un incremento en la corriente del drenador desde valores próximos a cero hasta aproximadamente  $1.4 \mu A$ , lo que indica la capacidad del dispositivo para amplificar la corriente como respuesta al estímulo aplicado en la compuerta. Este incremento también produce una mayor inyección de cargas en la capa trampa, fenómeno conocido como “programación”, mientras que el descenso observado en la curva corresponde a la expulsión de cargas de la capa trampa. Cuando no hay cargas acumuladas en esta capa, el estado se conoce como “borrado”. El hecho de que estas trayectorias no coinciden refleja la existencia de la capacidad de retención de carga del dispositivo.

A partir de la diferencia entre las trayectorias de ascenso y de descenso de las curvas de transferencia, es posible estimar el valor de ventana de memoria del dispositivo. La cual puede calcularse empleando la fórmula descrita en la ecuación (2). La ventana de memoria se define como la capacidad del dispositivo para retener carga en la capa trampa.

$$\Delta V_{TH} = V_{GS}(\text{borrado}) - V_{GS}(\text{Programado}) \quad (2)$$



**Figura 24.** Curva de transferencia del transistor de película delgada con compuerta flotante.

De acuerdo con los valores observados en la Figura 24, el umbral de borrado se encuentra en aproximadamente 8.6 V, mientras que el umbral de programación se ubica alrededor 1.6 V, lo cual permite estimar la ventana de memoria de 7.0 V. Este valor confirma la capacidad de retención de carga del dispositivo en su estructura, validando su funcionamiento como un transistor de compuerta flotante.

Los resultados obtenidos son comparables con lo reportado por N. Zhang et al., 2022, quienes estudiaron TFTs de compuerta flotante con capas de ZnO de diferentes espesores, logrando valores de ventana de memoria que oscilan entre 5.3 y 11.3 V. En este trabajo de tesis, la capa trampa tiene un espesor de 15 nm, y el valor de 7.0 V estimado para la ventana de memoria se encuentra dentro del rango de operación

reportado por N. Zhang et al., lo que sugiere un desempeño funcional adecuado, a pesar de las diferencias en materiales y procesos de fabricación.

Sin embargo, al comparar los resultados de esta tesis con los reportados por Oruc et al., 2012, quienes obtuvieron una ventana de memoria de 2.35 V en un dispositivo con capa trampa de 2 nm, se observa una discrepancia significativa. Esta diferencia puede explicarse por la limitación física del espesor en la retención de carga, así como por las condiciones de fabricación, ya que en dichos estudios se utilizó la técnica de depósito por capa atómica (ALD), la cual ofrece películas delgadas de alta calidad con menor densidad de defectos.

Por otro lado, en la Figura 24 se puede observar fluctuaciones en la corriente del drenador durante el barrido ascendente y descendente. Estas irregularidades pueden estar asociadas con la eficiencia del mecanismo de tunelamiento a través de la capa dieléctrica, ya que, en algunos puntos del barrido, el campo eléctrico aplicado podría no ser lo suficientemente intenso como para permitir el paso de los electrones a través de la barrera de potencial.

En resumen, los resultados obtenidos permiten validar el diseño estructural del transistor de película delgada con compuerta flotante, confirmando su capacidad funcional para retener y liberar carga eléctrica. Para futuras investigaciones se recomienda realizar un análisis detallado de las interfaces dieléctricas, así como del material del canal, con el objetivo de optimizar tanto la eficiencia del tunelamiento como la estabilidad del dispositivo.

## Capítulo 4. Conclusiones

---

Mediante el uso de la técnica de ablación láser reactiva, se logró el crecimiento exitoso de películas delgadas de óxido de zinc (ZnO), orientadas en el dopaje con nitrógeno para la formación de películas semiconductoras con mejores propiedades. Este proceso se llevó a cabo utilizando un blanco de zinc (Zn), permitiendo un control preciso en la incorporación tanto de oxígeno, como de nitrógeno en el depósito de las películas. Complementariamente, se depositaron películas de Cromo (Cr) para su implementación como contactos eléctricos. Para esto, se depositaron mediante dos técnicas, el depósito físico de vapor por haz de electrones y pulverización catódica, las cuales permitieron capas metálicas con buena adhesión y espesor controlado.

Los resultados obtenidos a partir de las pruebas eléctricas realizadas sobre las películas delgadas de ZnO dopadas mostraron un comportamiento de tipo  $n$ , evidenciado por una alta concentración de portadores de carga mayoritariamente negativa, una baja resistividad y una alta conductividad. Estas características permiten que estas películas sean adecuadas para su implementación en la capa trampa y la capa del canal del dispositivo, debido a que favorecen un transporte eficiente y rápido de electrones en el dispositivo. Asimismo, se determinó la capa de depósito y decapado de los materiales, lo cual resultó esencial para asegurar un control de los espesores de las películas implementadas en el dispositivo, para poder definir los patrones micrométricos mediante fotolitografía.

Por otro lado, se desarrolló una metodología para la fabricación de transistores de películas delgadas de compuerta flotante (FGTFT), utilizando las películas delgadas de ZnO como capa trampa y capa del canal. Esta metodología permitió desarrollar de manera exitosa estructuras complejas a escala micrométrica, permitiendo mantener la integridad del funcionamiento de cada componente del dispositivo.

Finalmente, las mediciones eléctricas realizadas sobre los transistores fabricados permitieron confirmar el correcto funcionamiento del dispositivo y el papel fundamental que desempeña la capa trampa. Al realizar la comparación de los transistores FGTFT y los TFT, se logró observar un efecto de histéresis. Este fenómeno está asociado a la modulación progresiva de la corriente del canal conforme se va cargando la capa trampa del dispositivo. Dicho comportamiento valida la funcionalidad de la estructura. El bajo rendimiento del dispositivo puede estar asociado al proceso durante la fabricación, tal como puede ser decapado excesivo o mala alineación de las fotomáscaras.

## Literatura Citada

- Aravind, A., Hasna, K., & Jayaraj, M. K. (2011). *Defect induced Raman active modes in Mn doped ZnO thin films* (H.-J. M. Drouhin, J.-E. Wegrowe, & M. Razeghi, Eds.; p. 81001L). <https://doi.org/10.1117/12.893266>
- Bashir, A., Awan, T. I., Tehseen, A., Tahir, M. B., & Ijaz, M. (2020). Interfaces and surfaces. In *Chemistry of Nanomaterials* (pp. 51–87). Elsevier. <https://doi.org/10.1016/B978-0-12-818908-5.00003-2>
- Borysiewicz, M. A. (2019). ZnO as a Functional Material, a Review. *Crystals*, 9(10), 1–29. <https://doi.org/10.3390/cryst9100505>
- Cappelletti, P., Golla, C., Olivo, P., & Zanoni, E. (1999). *Flash Memories*. Springer US. <https://doi.org/10.1007/978-1-4615-5015-0>
- Choopun, S., Vispute, R. D., Noch, W., Balsamo, A., Sharma, R. P., Venkatesan, T., Iliadis, A., & Look, D. C. (1999). Oxygen pressure-tuned epitaxy and optoelectronic properties of laser-deposited ZnO films on sapphire. *Applied Physics Letters*, 75(25), 3947–3949. <https://doi.org/10.1063/1.125503>
- Craciun, V., Elders, J., Gardeniers, J. G. E., & Boyd, I. W. (1994). Characteristics of high quality ZnO thin films deposited by pulsed laser deposition. *Applied Physics Letters*, 65(23), 2963–2965. <https://doi.org/10.1063/1.112478>
- Dehuff, N. L., Kettenring, E. S., Hong, D., Chiang, H. Q., Wager, J. F., Hoffman, R. L., Park, C.-H., & Keszler, D. A. (2005). Transparent thin-film transistors with zinc indium oxide channel layer. *Journal of Applied Physics*, 97(6). <https://doi.org/10.1063/1.1862767>
- Dong, J., Li, Q., Yi, Z., Han, D., Wang, Y., & Zhang, X. (2021). High-Performance ZnO Thin-Film Transistors on Flexible PET Substrates With a Maximum Process Temperature of 100 °C. *IEEE Journal of the Electron Devices Society*, 9, 10–13. <https://doi.org/10.1109/JEDS.2020.3034387>
- Dussán Cuenca, A., Quiroz Gaitán, H. P., & Calderón Cómbita, J. A. (2020). *Nanomateriales que revolucionan la tecnología: perspectivas y aplicaciones en espintrónica*. Universidad Nacional de Colombia Facultad de Ciencias. <https://doi.org/10.36385/FCBOG-7-0>
- Ellmer, K., & Klein, A. (2008). ZnO and Its Applications. In K. Ellmer, A. Klein, & B. Rech (Eds.), *Transparent Conductive Zinc Oxide: Basics and Applications in Thin Film Solar Cells* (pp. 1–33). Springer Berlin Heidelberg. [https://doi.org/10.1007/978-3-540-73612-7\\_1](https://doi.org/10.1007/978-3-540-73612-7_1)
- Ellmer, K., Klein, A., & Rech, B. (2007). *Transparent conductive zinc oxide: basics and applications in thin film solar cells* (1st ed.). Springer Science & Business Media. <https://doi.org/10.1007/978-3-540-73612-7>
- Fortunato, E. M. C., Barquinha, P. M. C., Pimentel, A. C. M. B. G., Gonçalves, A. M. F., Marques, A. J. S., Martins, R. F. P., & Pereira, L. M. N. (2004). Wide-bandgap high-mobility ZnO thin-film transistors produced at room temperature. *Applied Physics Letters*, 85(13), 2541–2543. <https://doi.org/10.1063/1.1790587>
- Ghani, Z. I. A., Ismail, A. K., Supee, A., Omar, M. F., Hashim, F., & Syed Yaacob, S. N. (2023). Effect of annealing temperature on the morphological, structural, and optical properties of zinc oxide

nanostructures prepared by the sol-gel spin coating technique. *Materials Research Innovations*, 1–10. <https://doi.org/10.1080/14328917.2023.2281727>

- Gutierrez -D., Guarin Fernando, & Garcia R. (2016). *Nano-Scaled Semiconductor Devices: Physics, Modelling, Characterisation, and Societal Impact* (E. A. Gutierrez-D, Ed.). Institution of Engineering and Technology. <https://doi.org/10.1049/PBCS027E>
- Harari, E., Schmitz, L., Troutman, B., & Wang, S. (1978). A 256-bit nonvolatile static RAM. *1978 IEEE International Solid-State Circuits Conference. Digest of Technical Papers*, 108–109. <https://doi.org/10.1109/ISSCC.1978.1155754>
- Hong, D., G., Y., H. Q., C., M. C., S., & Wager, J. F. (2008). Electrical Modeling of Thin-Film Transistors. *Critical Reviews in Solid State and Materials Sciences*, 33(2), 101–132. <https://doi.org/10.1080/10408430701384808>
- Hosono, H. (2007). Recent progress in transparent oxide semiconductors: Materials and device application. *Thin Solid Films*, 515(15), 6000–6014. <https://doi.org/10.1016/j.tsf.2006.12.125>
- Huang, A. Q. (2017). Power Semiconductor Devices for Smart Grid and Renewable Energy Systems. *Proceedings of the IEEE*, 105(11), 2019–2047. <https://doi.org/10.1109/JPROC.2017.2687701>
- Jayathilake, S., & Peiris, T. A. N. (2018). Overview on Transparent Conducting Oxides and State of the Art of Low-cost Doped ZnO Systems OPEN ACCESS. *SF Journal of Material and Chemical Engineering*, 1, 1–7. <https://scienceforecastoa.com/>
- Reyes Solis, J. (2023). El mercado internacional de semiconductores y sus consecuencias en la economía global: el caso de Taiwán. *Revista Mexicana de Economía y Finanzas Nueva Época REMEF*, 18(4). Recuperado de <https://www.remef.org.mx/index.php/remef/article/view/869/909>
- Kasturi La Chopra. (1983). *Thin Film Device Applications* (K. L. Chopra & I. Kaur, Eds.). Springer US. <https://doi.org/10.1007/978-1-4613-3682-2>
- Leskelä, M., Niinistö, J., & Ritala, M. (2014). Atomic Layer Deposition. In *Comprehensive Materials Processing* (pp. 101–123). Elsevier. <https://doi.org/10.1016/B978-0-08-096532-1.00401-5>
- Lu, X., Fan, X., Zhang, H., Xu, Q., & Ijaz, M. (2024). Review on Preparation of Perovskite Solar Cells by Pulsed Laser Deposition. *Inorganics*, 12(5), 128. <https://doi.org/10.3390/inorganics12050128>
- Luka, G., Krajewski, T., Wachnicki, L., Witkowski, B., Lusakowska, E., Paszkowicz, W., Guziewicz, E., & Godlewski, M. (2010). Transparent and conductive undoped zinc oxide thin films grown by atomic layer deposition. *Physica Status Solidi (a)*, 207(7), 1568–1571. <https://doi.org/10.1002/pssa.200983709>
- Masuoka, F., Momodom, M., Iwata, Y., & Shirota, R. (1987). New ultra high density EPROM and flash EEPROM with NAND structure cell. *1987 International Electron Devices Meeting*, 552–555. <https://doi.org/10.1109/IEDM.1987.191485>
- Neamen, D. A. . (2011). *Semiconductor physics and devices: basic principles* (4th ed.). McGraw-Hill. <https://www.optima.ufam.edu.br/SemPhys/Downloads/Neamen.pdf>
- Ortega-Bailón, C., Lopez-Juarez, I., Osorio, R., & Peña-Cabrera, M. (2012, October 29). *Determinación de características geométricas de cordón en soldadura GMAW empleando procesamiento de imágenes*.

[https://www.researchgate.net/publication/299433412\\_Determinacion\\_de\\_caracteristicas\\_geometricas\\_de\\_cordon\\_en\\_soldadura\\_GMAW\\_empleando\\_procesamiento\\_de\\_imagenes](https://www.researchgate.net/publication/299433412_Determinacion_de_caracteristicas_geometricas_de_cordon_en_soldadura_GMAW_empleando_procesamiento_de_imagenes)

- Oruc, F. B., Cimen, F., Rizk, A., Ghaffari, M., Nayfeh, A., & Okay, A. K. (2012). Thin-Film ZnO Charge-Trapping Memory Cell Grown in a Single ALD Step. *IEEE Electron Device Letters*, 33(12), 1714–1716. <https://doi.org/10.1109/LED.2012.2219493>
- Özgür, Ü., Alivov, Ya. I., Liu, C., Teke, A., Reshchikov, M. A., Doğan, S., Avrutin, V., Cho, S.-J., & Morkoç, H. (2005). A comprehensive review of ZnO materials and devices. *Journal of Applied Physics*, 98(4), 041301. <https://doi.org/10.1063/1.1992666>
- Özgür, Ü., Hofstetter, D., & Morkoç, H. (2010). ZnO Devices and Applications: A Review of Current Status and Future Prospects. *Proceedings of the IEEE*, 98(7), 1255–1268. <https://doi.org/10.1109/JPROC.2010.2044550>
- Park, B., Cho, K., Kim, S., & Kim, S. (2010). Nano-Floating Gate Memory Devices Composed of ZnO Thin-Film Transistors on Flexible Plastics. *Nanoscale Res Lett*, 6(1), 41. <https://doi.org/10.1007/s11671-010-9789-5>
- Pavan, P., Larcher, L., & Marmiroli, A. (2004). Floating Gate Devices: Operation and Compact Modeling. In *2004 NSTI Nanotechnology Conference and Trade Show - NSTI Nanotech 2004* (1st ed., Vol. 2). Springer New York, NY. <https://doi.org/https://doi.org/10.1007/b105299>
- Regalado-Contreras, A., Fariás, M. H., & De La Cruz, W. (2023). Room temperature deposition of stable p-type ZnO:N thin films through chemical species modulation using reactive pulsed laser deposition. *Applied Surface Science*, 640, 158393. <https://doi.org/10.1016/j.apsusc.2023.158393>
- Rogers, D., & H. Teherani, F. (2010). ZnO: From Transparent Conducting Oxide to Transparent Electronics. In *Encyclopedia of Materials: Science and Technology* (pp. 1–5). <https://doi.org/10.1016/B978-008043152-9.02251-X>
- Ross, I. M. (1998). The invention of the transistor. *Proceedings of the IEEE*, 86(1), 7–28. <https://doi.org/10.1109/5.658752>
- Shahmoradi, B., Ibrahim, I. A., Sakamoto, N., Ananda, S., Guru Row, T. N., Soga, K., Byrappa, K., Parsons, S., & Shimizu, Y. (2010). In situ surface modification of molybdenum-doped organic–inorganic hybrid TiO<sub>2</sub> nanoparticles under hydrothermal conditions and treatment of pharmaceutical effluent. *Environmental Technology*, 31(11), 1213–1220. <https://doi.org/10.1080/09593331003592261>
- Streetman, B. G. (2002). Semiconductors and Transistors. In *Reference Data for Engineers* (pp. 18-1-18–27). Elsevier. <https://doi.org/10.1016/B978-075067291-7/50020-0>
- Strunk, J., Kähler, K., Xia, X., & Muhler, M. (2009). The surface chemistry of ZnO nanoparticles applied as heterogeneous catalysts in methanol synthesis. *Surface Science*, 603(10), 1776–1783. <https://doi.org/10.1016/j.susc.2008.09.063>
- Subramanian, V., Bakhishev, T., Redinger, D., & Volkman, S. K. (2009). Solution-Processed Zinc Oxide Transistors for Low-Cost Electronics Applications. *Journal of Display Technology*, 5(12), 525–530. <https://doi.org/10.1109/JDT.2009.2029124>

- Tarquino Sánchez A. (2013). *Electrónica: dispositivos y aplicaciones* (2da ed.). Escuela politécnica nacional. <http://bibdigital.epn.edu.ec/handle/15000/5510>
- Wang, W., Ma, D., & Gao, Q. (2012). Organic thin-film transistor memory with Ag floating-gate. *Microelectronic Engineering*, 91, 9–13. <https://doi.org/https://doi.org/10.1016/j.mee.2011.11.006>
- Wu, Y. (2023). Evolution, Challenges and Applications of Modern MOSFETs. *Applied and Computational Engineering*, 24(1), 294–301. <https://doi.org/10.54254/2755-2721/24/20230724>
- Ye, Z., Yuan, Y., Xu, H., Liu, Y., Luo, J., & Wong, M. (2017). Mechanism and Origin of Hysteresis in Oxide Thin-Film Transistor and Its Application on 3-D Nonvolatile Memory. *IEEE Transactions on Electron Devices*, 64(2), 438–446. <https://doi.org/10.1109/TED.2016.2641476>
- Yun, D.-J., Kang, H.-B., & Yoon, S.-M. (2016). Process Optimization and Device Characterization of Nonvolatile Charge Trap Memory Transistors Using In–Ga–ZnO Thin Films as Both Charge Trap and Active Channel Layers. *IEEE Transactions on Electron Devices*, 63(8), 3128–3134. <https://doi.org/10.1109/TED.2016.2580220>
- Zhang, L., Jiang, Y., Ding, Y., Povey, M., & York, D. (2007). Investigation into the antibacterial behaviour of suspensions of ZnO nanoparticles (ZnO nanofluids). *Journal of Nanoparticle Research*, 9(3), 479–489. <https://doi.org/10.1007/s11051-006-9150-1>
- Zhang, N., Zhao, W., Zhang, X., Liu, Y., Dong, S., Luo, J., & Ye, Z. (2022). Transparent Floating Gate Memory Based on ZnO Thin Film Transistor With Controllable Memory Window. *IEEE Journal of the Electron Devices Society*, 10, 275–280. <https://doi.org/10.1109/JEDS.2022.3159787>